

平成10年度新エネルギー・産業技術総合開発機構委託

次世代超高速通信ノード技術に関わる研究開発
成果報告書

平成12年3月

技術研究組合 フェムト秒テクノロジー研究機構

NEDOBIS

T98114

NEDO 図書・資料室



010015299-0

H 1 0 年度
『次世代超高速通信ノード技術に関わる研究開発』
成果報告書

技術研究組合 フェムト秒テクノロジー研究機構
平成 1 2 年 3 月 1 2 1 頁

研究目的

フェムト秒テクノロジーで実現される超短パルス光エレクトロニクス技術を用いた超高速通信バックボーンとコンピュータネットワークを、スムーズに結合する機能を有した新型超高速通信ノードを実証することを目的とする。

平成１０年度新エネルギー・産業技術総合開発機構委託

次世代超高速通信ノード技術に関わる研究開発
成果報告書

平成１２年３月

技術研究組合 フェムト秒テクノロジー研究機構

まえがき

通商産業省工業技術院は 21 世紀の高度情報化社会を支える新たな産業技術の創出を目指して、産業科学技術研究開発制度の下に平成 7 年度から 10 年間の計画でプロジェクト「フェムト秒テクノロジーの研究開発」を発足した。技術研究組合フェムト秒テクノロジー研究機構（FESTA）は、新エネルギー・産業技術総合開発機構（NEDO）からの委託を受け、平成 10 年度の補正予算で日本電気、沖電気工業、高知工科大学及び大阪大学と連携して、本プロジェクトの研究開発を進めた。本報告書はその成果の報告である。

ソリトンを用いた超高速光伝送システムでは、毎秒 100Gbit 以上の伝送速度が実現されている。一方、LAN（Local Area Network）の伝送速度も毎秒 1Gbit を越えるに到っている。しかし、これらの高速 LAN と超高速伝送システムをシームレスに接続するノード技術は、いまだ存在しない。この結果、現状の異なる LAN 上のコンピューター間の伝送速度は、通常、毎秒 10 乃至 100Mbit 程度におさえられている。本プロジェクトは、こうした現状を打破する一つの画期的な方法として、LAN からの信号をビット圧縮して高速化し、超高速光ネットワークに出し入れする新ノード方式の研究開発を行い、これを用いて高速 LAN を超高速光ネットワークにシームレスに接続する方法を確立することを目的としてスタートした。研究チームはこの新ノード方式を実際に構築し、毎秒 156Mbit のデジタルビデオ信号を圧縮して毎秒 2.56Gbit の光信号にし、またこれを受信してビット伸長を行ってリアルタイムでビデオ信号を再生するデモ実験に成功した。さらに圧縮率をより大きくするために電氣的圧縮を併用する方法、より高速の光信号を伸長する方法、ネットワークの効率化を目指した通信方式などの基礎技術の研究を行い、多くの知見を得た。

本プロジェクトの計画立案と推進、ならびに実務遂行にあたり多大のご指導をいただいた通商産業省工業技術院産業科学技術研究開発課の方々、通商産業省機械情報産業局電子機器課の方々、ならびに NEDO 応用技術開発室の方々に深甚の謝意を表するとともに、本プロジェクトの今後の遂行に当たり一層のご指導とご鞭撻を切望する次第である。

平成 12 年 3 月

高知工科大学

研究教授 長谷川 晃

H10年度 新エネルギー・産業技術総合開発機構委託 次世代超高速通信ノード技術に関わる研究開発 成果報告書 目 次

まえがき

研究開発体制、実施場所	i
研究担当者名簿	
概要	

研究開発状況

第1章 仕様に対する成果概要	1
1. 1 パケット圧縮・伸張回路の研究	1
1. 1. 1 パケット圧縮・伸張回路の新方式の研究	2
1. 1. 2 光ファイバループを用いたパケット圧縮・伸張回路 の基礎研究	2
1. 1. 3 パケット圧縮回路の開発、評価	2
1. 1. 4 パケット伸張回路の開発、評価	3
1. 2 ネットワークノード制御方式の研究	3
1. 2. 1 光ファイバループ方式におけるノード制御系 の基礎研究	3
1. 2. 2 圧縮系（多重系）ノード制御装置の開発	4
1. 2. 3 伸張系（分離系）ノード制御装置の開発	4
1. 3 新しいノード方式の研究	4
1. 3. 1 新ノード方式の研究	5
1. 3. 2 ノード構築技術の開発と評価	5
1. 3. 3 超高速ノードデバイス評価技術の開発	6
第2章 COPMネットワークの設計	7
2. 1 適用ネットワーク	7
2. 2 COPMの基本設計	7
第3章 COPMネットワークにおける通信方式	13
3. 1 ネットワークモデル	13
3. 2 ネットワーク制御方式	13
3. 2. 1 ランダム（非予約）型ネットワーク制御方式	14
3. 2. 2 予約型ネットワーク制御方式	14
3. 2. 3 固定型ネットワーク制御方式	14
3. 3 ネットワークシミュレーション	14
3. 3. 1 平均セル遅延特性	15

3. 3. 2	平均セル遅延特性 (タイマー付き)	1 6
3. 3. 3	不均一トラフィック時の平均セル遅延特性	1 6
3. 3. 4	伝送時間を考慮した予約型とランダム型の比較	1 6
3. 3. 5	相関関係の影響	1 7
3. 3. 6	A D M数の影響	1 7
3. 4	結論	1 7
第 4 章	C O P M光ノード設計	2 6
4. 1	光ノード構成	2 6
4. 2	光パケット圧縮方式	3 0
4. 3	光パケット伸張方式	3 4
第 5 章	C O P M光ノード試作	3 7
5. 1	C O P Mデモシステム試作	3 7
5. 1. 1	デモシステム概要	3 7
5. 1. 2	パケット圧縮装置	4 0
5. 1. 2. 1	開発目標と装置仕様	4 0
5. 1. 2. 2	装置設計	4 0
5. 1. 2. 3	試作結果	4 0
5. 1. 2. 4	10Gbps 以上へのスケーラビリティ評価	4 2
5. 1. 3	パケット伸張装置	5 8
5. 1. 4	画像伝送装置	6 2
5. 1. 4. 1	開発目標と装置仕様	6 2
5. 1. 4. 2	装置設計	6 2
5. 1. 4. 3	試作結果	6 3
5. 1. 5	C O P Mデモンストレーション	6 8
5. 1. 5. 1	信号伝達特性	6 8
5. 1. 5. 2	考察	6 8
5. 2	光ノードにおける同期方式	7 6
5. 2. 1	パケットA D M同期方式	7 6
5. 2. 1. 1	目的	7 6
5. 2. 1. 2	A D M方式設計	7 6
5. 2. 1. 3	実験結果	7 7
5. 2. 2	圧縮伸張同期方式	8 4
5. 2. 2. 1	検討目的	8 4
5. 2. 2. 2	検討内容	8 4
5. 2. 2. 3	検討結果	8 5
第 6 章	高速化に向けての検討	9 3
6. 1	光パケット圧縮方式の高速化	9 3

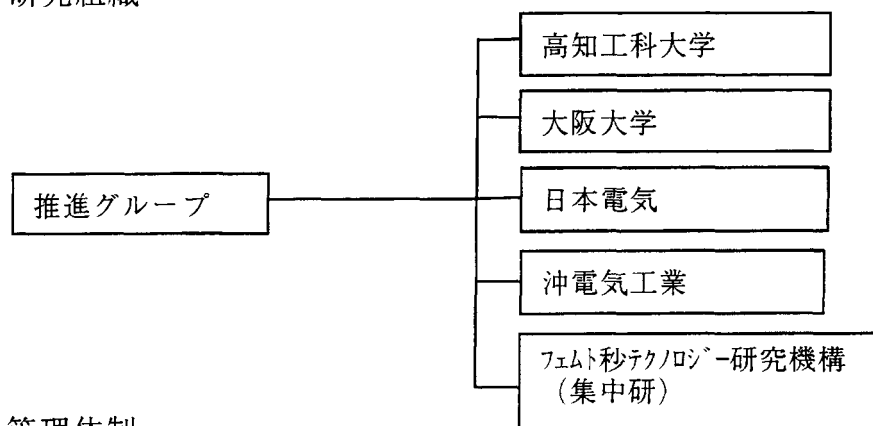
6. 2	電気圧縮伸張方式	103
6. 2. 1	目的	103
6. 2. 2	10Gbps 電気多重回路設計	103
6. 2. 3	実験結果	103
6. 3	高速同期方式	111
6. 3. 1	高速光クロック抽出方式	111
6. 3. 2	高速非同期受信方式	115
6. 4	超高速ノードデバイス評価技術	118
6. 5	超高速伝送	121

Appendix 成果結果リスト

Appendix 1. 平成10～11年度成果報告リスト a-1

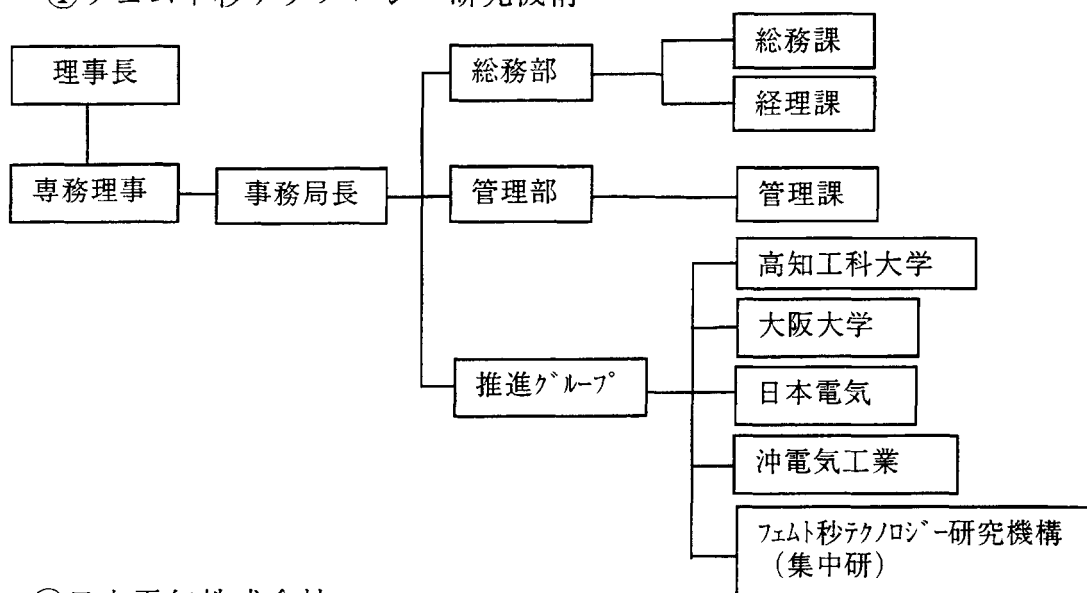
研究開発体制、実施場所

1) 研究組織

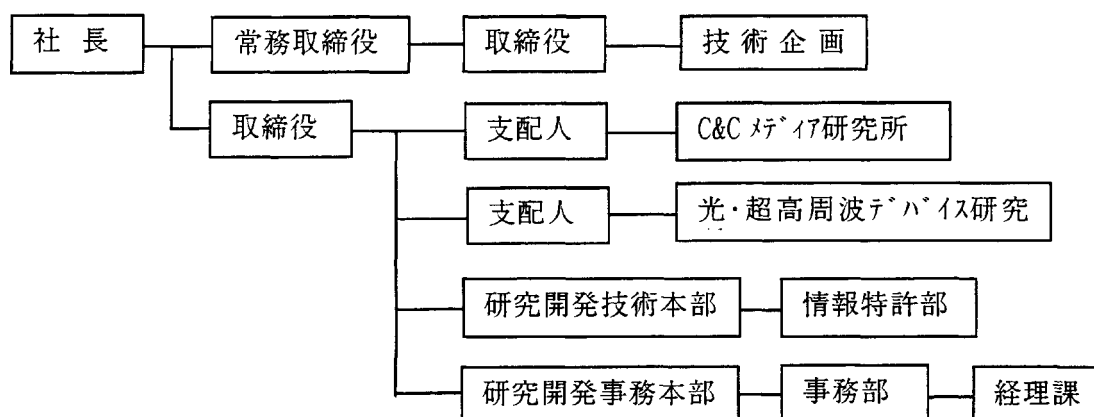


2) 管理体制

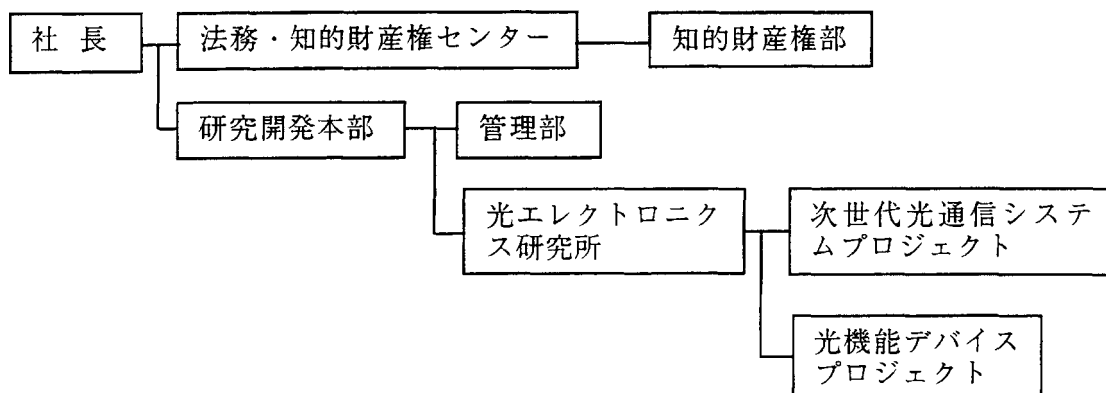
① フェムト秒テクノロジー研究機構



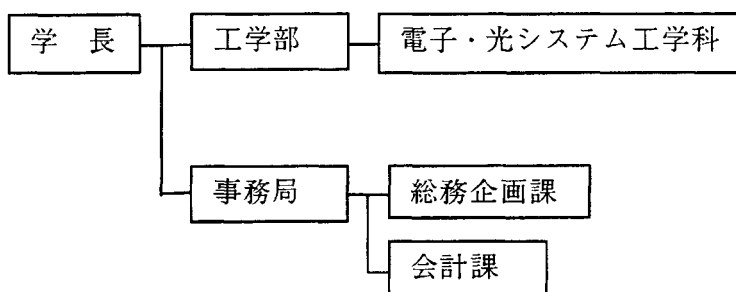
② 日本電気株式会社



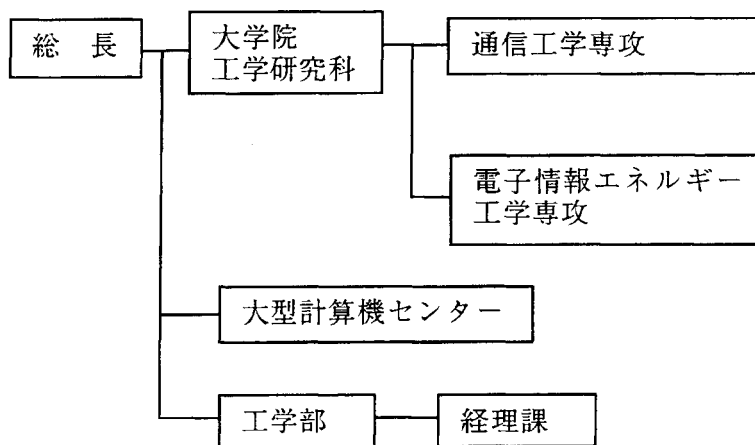
③沖電気工業株式会社



④高知工科大学



⑤大阪大学



3)研究の実施場所

高知工科大学

電子・光システム工学科 高知県香美郡土佐山田町宮ノ口185

A T R内長谷川研究室 京都府相楽郡精華町光台2丁目2番地

大阪大学

大学院工学研究科通信工学専攻 大阪市吹田市山田丘2-1

沖電気工業株式会社

光エレクトロニクス研究所 東京都八王子市東浅川町550-5

日本電気株式会社

C & Cメディア研究所 神奈川県川崎市宮前区宮崎4丁目1-1

光・超高周波デバイス研究所 茨城県つくば市御幸が丘34番地

技術研究組合フェムト秒テクノロジー研究機構

研究所 集中研東光台地区 茨城県つくば市東光台5-5

研究担当者名簿

長谷川 晃	高知工科大学	研究教授
平木 昭夫	高知工科大学工学部電子・光システム工学科	教授
八田 章光	高知工科大学工学部電子・光システム工学科	助教授
リチャード・タスカール	高知工科大学	研究補助員

松本 正行	大阪大学大学院工学研究科通信工学専攻	助教授
原 晋介	大阪大学大学院工学研究科電子情報エネルギー工学専攻	助教授
戸田 裕之	大阪大学大学院工学研究科通信工学専攻	講師
丸田 章博	大阪大学大学院工学研究科電子情報エネルギー工学専攻	助手
馬場 健一	大阪大学大型計算機センター	助教授
(平成 10 年 11 月 30 日まで高知工科大学工学部電子・光システム工学科 講師)		

鹿田 實	日本電気(株) C&C メディア研究所ネットワーク統括グループ	統括マネージャー
江村 克己	日本電気(株) C&C メディア研究所光ネットワーク TG	部長
洲崎 哲行	日本電気(株) C&C メディア研究所光ネットワーク TG	主任研究員
稲田 喜久	日本電気(株) C&C メディア研究所光ネットワーク TG	研究員
田島 一人	日本電気(株) 光・超高周波デバイス研究所光基礎研究部	主管研究員
上野 芳康	日本電気(株) 光・超高周波デバイス研究所光基礎研究部	主任研究員
中村 滋	日本電気(株) 光・超高周波デバイス研究所光基礎研究部	主任

尾関 幸宏	沖電気工業(株) 光エレクトロニクス研究所次世代光通信システムプロジェクト	主任研究員
四方 誠	沖電気工業(株) 光エレクトロニクス研究所次世代光通信システムプロジェクト	研究員
浅林 一成	沖電気工業(株) 光エレクトロニクス研究所次世代光通信システムプロジェクト	研究員
佐々木健介	沖電気工業(株) 光エレクトロニクス研究所光機能デバイスプロジェクト	研究員
田中 和夫	沖電気工業(株) 光エレクトロニクス研究所次世代光通信システムプロジェクト	研究員

桜井 照夫	技術研究組合フェムト秒テクノロジー研究機構研究所	次長兼企画管理部長
鈴木 明	技術研究組合フェムト秒テクノロジー研究機構研究所	グループリーダー
小川 憲介	技術研究組合フェムト秒テクノロジー研究機構研究所	ユニットリーダー
和田 修	技術研究組合フェムト秒テクノロジー研究機構研究所	グループリーダー
吉田 春彦	技術研究組合フェムト秒テクノロジー研究機構研究所	研究主任
秋山 知之	技術研究組合フェムト秒テクノロジー研究機構研究所	研究主任
松井 康浩	技術研究組合フェムト秒テクノロジー研究機構研究所	研究員

概要

本研究は LAN (Local・Area・Network) からの信号をテラビット級の超高速ネットワークにスムーズに結合する新方式 (COPM; Compressed Optical Packet Multiplexing) と、これに必要な要素技術の研究開発を目的とするものである。具体的には LAN からの電気信号をセル化し、これでピコ秒光パルスを変調し、変調された光パルス列を圧縮して毎秒 40~160 ギガビット程度の超高速セルにし、時分割多重で超高速ネットワークに挿入する。また取り出し側ではこの超高速信号を LAN の速度まで落とすビット伸張の方法を用いる。

Abstract

This project aims to develop a new scheme, COPM (Compressed Optical Packet Multiplexing), which allows seamless connection of LAN to an ultra-high speed network and component technologies necessary for the scheme. Digital signals from LAN are combined to form a cell which is used to modulate a picosecond optical pulse train. The modulated pulse train is then compressed to form an ultra-fast optical packet of 80 to 160 Gbps and transmitted through a fiber by means of packet multiplexing. At the receiver side, the dropped packet is expanded and demodulated to form an electrical digital cell which is distributed to the receiver side LAN.

研究開発状況

第1章 仕様に対する成果概要

この章では仕様に基づいて得られた研究成果のサマリーを行う。まず研究テーマである次世代超高速通信ノード技術を代表する新しい通信方式のことを研究の過程から COPM (Compressed Optical Packet Multiplexing; 圧縮光パケット多重) と命名した。成果報告書の第2章から第5章にかけて COPM というタイトルが用いられている。

仕様に基づく成果概要は1. 1節から1. 3節にまとめて報告するが、全体の流れとして得られた大きな成果を記述すると次のようになる。

1) 提案した方式 (COPM) の基本構想のデモンストレーションの成功。

毎秒155メガビットの画像信号で光信号を変調し、変調された光パルス列を16倍に圧縮して毎秒2.5ギガビットの光パルスとして伝送し、これを受信側で再びパルス伸張を行い電気信号に復調して画像をテレビ画面に映し出すという方法により、COPMを用いた伝送方式のデモンストレーションを行うことに成功した。この結果は1999年6月28日の日本経済新聞で公表された。使用した光の伝送速度は仕様書で述べた毎秒100ギガビットに比べ低速であるが、このデモ装置の成功は当構想が基本的に実現可能であることを示したものであり、この意味で重要な成果と考えている。

2) 毎秒100ギガビット程度の高速光パルスを光圧縮の方法を用いて作り出す基礎実験を行う傍ら、光領域のみで圧縮率を高めるための問題点を緩和するため、電気的な圧縮と光領域での圧縮を直列に組み合わせるハイブリット型の圧縮装置を提案した。この結果、電気メモリーを用いることにより、電気的な領域で毎秒10ギガビット程度までの圧縮が可能であることが示された。

3) 実際に当方式を基本とするネットワークを構築するために必要な超高速のクロック抽出装置や同期回路の研究などの要素技術の研究開発も順調に進められ、ほぼ当初の目的が達成された。

4) 当方式を用いてネットワークを構築する場合のパケットの割り当ての方法に関するシミュレーションを行い、受信側にパケットアドレスを予約しておく方法と予約をまったくしない方法の比較検討を行い、有効なシステムの構築方法を確立した。

1. 1 パケット圧縮・伸張回路の研究

パケット圧縮・伸張を用いた COPM 光ノードの設計については第4章で詳しく説明する。ここでは光ノードの構成、また光パケットの圧縮方式、更に光パケットの伸張方式について述べる。パケットの圧縮及び伸張を光領域で行うためには、遅延マッハ・ツェンダー型干渉器を用いた圧縮装置と遅延光ファイバーループを用いたスーパセルの構築の組み合わせを利用する。ここで説明した光パケット圧縮及び光パケット伸張方式は、第5章で記述する COPM 光ノードの試作で具体的に構築したデモ装置の中に組み込まれ、その機能のテストに成功している。デモ装置については第5章で詳しく述べる。

1. 1. 1 パケット圧縮・伸張回路の新方式の研究

ファイバーループを用いたパケット圧縮、伸張回路方式に関する研究は、初期の目的通りに完成し、ループ中の光増幅器からくる雑音の蓄積も、それほど問題にならないことが確認された。しかし、パケットサイズが非常に大きい場合、全て光学的に圧縮・伸張をすることが困難であるため、電氣的圧縮と伸張をシリーズに行う方法を提案し、NECで検討した。こうしたハイブリッド方式を用いることにより、IPパケットなどの大きなパケットの本方式によるノードの設計が可能となる見通しが立った。また、ファイバーループを用いたパケット圧縮、伸張回路が完成したため、当ノード方式を有効に活用するための超高速光ソリトン伝送の研究も行い、伝送に必要なファイバーの分散特性の解析などを行った結果、毎秒100ギガビット以上の超高速伝送を可能にする分散マネジメントの方法が確立できた。

1. 1. 2 光ファイバーループを用いたパケット圧縮・伸張回路の基礎研究

光ファイバーループを用いたパケット圧縮回路のみについて、その高速化を目指した基礎研究を行った。まず、ループ中の光増幅器から発生するASE雑音の蓄積を考慮して、出力パケットの光信号対雑音比（光SN比）を計算した。計算の結果、パケットビット数（＝ループ周回数）が100以下であれば光SN比は20 dB以上得られることがわかった。

次に1段構成のパケット圧縮器を作成して、25 Mbpsのパケットを5 Gbpsに圧縮する実験を行い、10ビットと50ビット長の光パケット圧縮実験に成功した。しかしながら、50ビットの出力パケットに振幅変化が観測された。これら検討結果の詳細は6. 1節で述べる。

1. 1. 3 パケット圧縮回路の開発、評価

今回、各部の光ゲートスイッチには高速スイッチング速度、高消光比、および低偏波依存性の観点から、電界吸収型半導体光変調器（EAM）を用いる事とし、良好なパケット圧縮動作を実現した。

パケット圧縮回路構成として、マッハ・ツェンダ型圧縮器とループ周回型圧縮器の最適組合せが有力候補として挙げられる。今回、圧縮回路の開発で両者を組み込むことにより、長所・短所を比較評価する事とした（第4. 2－1図）。また、それぞれの部位においてタイミング抽出を行なう設計とし、独立した制御が可能になるように設計した。まず、電界吸収型変調器付光源（EA-LD）およびEAMを用いて155.52 MHz、半値全幅 100 ps の光短パルスを生成する。つぎに、マッハ・ツェンダ型圧縮回路ではファイバ長を制御することにより、4段階で16ビットパケットを生成する。この中からデータの順に並んだパケットを切り出し、ループ周回型圧縮器に送り出す。最後に、ループ周回型圧縮器で長さ調整された、ファイバーループに順次、16ビットパケットを送り込むことにより、256ビットパケットとした後、スイッチを切り替え、出力

することにより、実現する。

さらなる高速化、大容量パケット化を目的として、155.52 Mbps→2.6 Gbps、256 ビットパケット圧縮を622 Gbps→10.6 Gbps、1024 ビットパケット圧縮に拡張する検討を行なった。既存の光パルス発生装置の155.52 Mbps 光短パルスを、EAMを用いて約1/4のパルス幅に狭窄する。続いて、光TDM MUXにより、擬似的に10.6 Gbps、4 ビットパケットを生成する（第5. 1. 2. 4－2図）。その光信号を遅延マッハ・ツェンダ回路を用いて10.6 Gbps、64 ビットパケットに圧縮し、ループ周回型圧縮器により10.6 Gbps、1024 ビットパケットにデータを積み上げる。本検討により、10 Gbps への拡張性を確認し、40 Gbps 実現に向けた可能性を見出した。

1. 1. 4 パケット伸張回路の開発、評価

マッハツェンダ(MZ)型遅延光回路と、超高速光ゲートを組み合わせた光回路構成による光パケット伸張方式を提案した。N 段のマッハツェンダ型遅延光回路と数段の超高速光ゲートにより、 2^N ビットパケットの全ての信号パルス間隔を伸張することができる（例えば8段のMZ 回路と2段の光ゲートにより、 $2^8 = 256$ ビットパケットを伸張する）。信号の高速化に伴って光ゲートの高速化が必要となる一方、MZ 回路部分はいかなる超高速信号にも適用可能である。

1. 2 ネットワークノード制御方式の研究

ネットワークノード制御方式の研究を最も効果的に進めるため、当方式を用いた画像伝送を行うデモ装置を試作しこの実験に成功した。デモ装置の内様については第5章で詳しく述べる。デモ装置では155.52 Mbps の光パルスの生成を行い、電気の画像信号でこの光パルスを変調し、続いて遅延マッハ・ツェンダ型圧縮部及びループ周回型圧縮部と組み合わせ、光パケット圧縮ノードを構成した。この光パケット圧縮ノードと光パケット伸張装置を組み合わせ圧縮・伸張を含むノード間伝送実験を実施し、良好な光パケットのバースト伝送を達成した。パケット伸張回路には非対象マッハ・ツェンダ型光伸張回路中に2つの光ゲートを挿入し、その光ゲートのON、OFF タイミングの制御を行うことにより、入力2.5 Gbps 相当のパケット信号の155 Mbps への伸張を実現している。これらの装置を用い連続画像の送受信を当方式を用いて行うことに成功した。

1. 2. 1 光ファイバループ方式におけるノード制御系の基礎研究

ノードでの通信方式として、予約型とランダム型の2つについて、平均セル遅延特性を計算機シミュレーションによって評価した。ランダム型と予約型では達成できる平均セル遅延特性に差がほとんど見られなく、予約型でタイマーを使用するとさらに優れた特性が得られる。予約型には、受信用光メモリーは必要なく、送信用電気メモリーだけで済むという大きなメリットがある。また、セルのフローに偏りがある場合

でも、オフロードが小さければ、予約型はランダム型よりも優れた特性を示すことが明らかになった。従って、我々の計算機シミュレーション結果を総合して判断すると、ループ状のネットワークにおいては予約型が最良の選択であると結論できる。

1. 2. 2 圧縮系（多重系）ノード制御装置の開発

光短パルス発生部、遅延マツハ・ツェンダ型圧縮部、およびループ周回型圧縮部をそれぞれ装置化し、その各ユニットを架に搭載した。続いて、電源および外部インターフェイス部を設け、圧縮試験装置全系を構築し、動作確認を行なった（第5. 1. 2. 3章）。150 Mbps 光短パルス発生部から出力された光パルス波形の半値全幅は約100psであり、光 SNR は 32.0 dB が得られた。また、パルス尖頭から 400 ps 離れた点でのパルス消光比は測定限界以上(>20dB)であった。遅延マツハ・ツェンダ型圧縮部からの出力パルス波形には圧縮によるパルス間干渉は観測されず、光 SNR は 27.9 dB であった。パルス尖頭の光パワーばらつきは±0.3dB 程度であり、パケット消光比は測定限界以上の値が得られた。また、ループ周回型圧縮部から出力された波形の光 SNR は 22.1 dB であり、良好な圧縮特性が得られた。

1. 2. 3 伸張系（分離系）ノード制御装置の開発

COPMネットワークにおける光パケット信号の高速化、超パケット化のためには、高速電子回路を用いた電気圧縮伸張方式の可能性検討が必要である。本方式の動作検証のために、155 Mb/sの信号を高速メモリを用いて、10 Gbpsパケット信号に変換する電気圧縮伸張装置の試作を行った。試作した回路は、Programmable Logic Device (PLD)を用いた圧縮伸張部、および高速デジタルICを用いたbit多重部よりなる。これにより変調速度10 Gbpsにおいて、パケット圧縮率：64倍、パケット長：8192 bitの電気パケット信号の生成に成功するとともに、誤りのない良好な伝達特性を実現している。詳細は6. 2節において説明する。

また、2.6-Gbps 256ビットのスーパーセルに圧縮された光パケットを155-Mbpsパケットへ伸張する伸張系ノード制御装置を開発した。8段のマツハツェンダ(MZ)型遅延光回路、高速光ゲート、ゲート制御回路、などからなる。超短光パルス光源などを用いて高精度な調整・評価を行った結果、±5 ps以下の伸張タイミング誤差（パケット長の $\pm 3 \times 10^{-6}$ 以下）、±0.4 dB以下のビット高均一性などの優れた伸張性能を実現した。

1. 3 新しいノード方式の研究

当研究テーマであるパケット圧縮及び伸張を用いたネットワークの構成技術について、第2章でその基本的なモデルを記述する。このモデルでは、高速のLANを超高速光ループで結ぶネットワークを想定し、これに必要な圧縮・伸張回路を記述する。続いて第3章では、COPMを基本とする通信方式についてのソフトウェアとして、3. 1 ネットワークモデル、3. 2 ネットワークの制御方式、3. 3 ネットワークシミュ

レーションの立場から論じる。ここで特に行った研究は、各ノードへのパケットの割り当て方法についての比較、検討である。第3章で記述する通り、受信側にパケットを割り振る予約型と、空いているパケットに自由に信号を入力する非予約型についての比較を行い、両者についての優劣をシミュレーションを用いて研究した。予約型を用いる場合には、受信側にバッファメモリを必要としないため、受信側のノードの設計が容易になるが、ループ状のネットワークを考えた場合に公正さの問題が発生する。また、送信側に大きなバッファメモリが要求される問題もある。しかし受信側のバッファメモリが光メモリを必要とするのに比べ、送信側のバッファメモリは電気メモリを用いることができるため、装置のコストにそれほど跳ね返らない。非予約型を用いる場合には公正さは確保されるが、受信側に光バッファメモリを必要とするため、装置の建設コストが大きくなるきらいがある。

デモ装置の構築の経験から、圧縮を光パルス領域のみで行うことに無理があることが分かったため、圧縮・伸張の一部を電氣的の行う方法について検討を行った。この結果 10 Gbps の圧縮された光パルスの発生に成功した。この結果を用いると、電氣的圧縮及び光学的圧縮をシリーズに接続した新しいノード方式の構築が可能であると考えられる。電気圧縮・伸張方式については6. 2節で詳しく述べる。更に将来に向けての高速光クロック抽出及び超高速ノードデバイスの評価技術については6. 3及び6. 4節で述べる。

1. 3. 1 新ノード方式の研究

ワークステーションを用い、超高速伝送を行う場合の偏波モード分散 (PMD) によるパルス幅の広がりに関するシミュレーションを行い、ソリトンを用いることにより PMD が大幅に低減できることが確認できた。またアドレスの割り振りの方式で、受け取り側のアドレスを指定する方法と開いているアドレスに自由にパケットを挿入する方法の比較を行い、伝送による時間遅れを考慮すると、前者の持つ不公平性が平均化され、結果としてスループットに殆ど違いがないことが確認された。

1. 3. 2 ノード構築技術の開発と評価

我々が提案するCOPMネットワークにおいては、各ノードにおいて光パケット信号の挿入・抽出 (Add/Drop) を行うため、それに必要なパケットADMの同期方式の提案を行った。本方式では、タイムスロットパルス (以下TSP) と呼ぶ光短パルスを用いて、パケット間を分離すると同時に、このTSPをネットワーク同期信号として用い、パケットのADM動作を実現するものである。基礎実験によりパケット信号とTSPとの間に必要な強度差を検討した。また、40kmの光ファイバ伝送時においても光パケット信号の同期が可能であることを実験的に調べることにより、本提案の実現性を実証した。詳細は5. 2. 1節で述べる。

また、高速同期方式の1つとして、SMZ-Loop 型全光クロック抽出分周器を提案した。構成は、超高速全光スイッチ、ループ光回路、マッハツェンダー光回路などからなる。

高精度な専用シミュレータを開発して 160-Gbps 超高速光信号に対する動作シミュレーションを行い、提案方式の性能の概要を示した。光信号からクロックを抽出かつ分周し、超短光パルス列よりなる分周光クロックを生成すること、ロッキング時間（応答時間）が 20 ns 以下と高速なこと、などである。

1. 3. 3 超高速ノードデバイス評価技術の開発

超高速通信ノードにおける光信号の分岐・挿入を行うための超高速光スイッチデバイス特性を正確に評価するための技術を開発することを目指して、フェムト秒時間領域での応答特性の新しい評価技術を開発した。本技術では、インジウム燐の 2 光子吸収に基づく非線形ブラック反射器を用いることにより、超高速・高効率スペクトル分解ポンププローブ計測が実行できる。これにより、1510 nm 波長付近での 200 fs 領域のチャープ特性など、詳細な特性の観測が達成された。

これらの結果から、本技術が、光非線形材料の応答特性や、超高速光スイッチ内部のパルス伝播特性など、超高速ノードデバイスの性能評価に適用できることが明らかになった。

第2章 COPMネットワークの設計

2. 1 適用ネットワーク

本章では、我々の提案する COPM (Compressed Optical Packet Multiplexing) ネットワークにおける設計方針を述べる。

近年のインターネットに代表されるデータ通信の爆発的増大に伴い、基幹伝送ネットワークはもとより、それにつながる LAN (ローカルエリアネットワーク)、MAN (メトロポリタンエリアネットワーク) などにおいても大幅な伝送容量の拡大が必須となっている。たとえば、それぞれのユーザ端末が接続される LAN においても、その伝送速度は数 100Mbps から数 Gbps になるものと想定される。このような大容量の LAN からのデータを収容し MAN へと展開するためには、新たな高速データ通信ネットワークの構築が不可欠であり、世界各所の研究機関においてその研究が積極的に進められている (参考文献 1～3)。我々の提案する COPM は、高速光ノード技術を用いてこのような次世代高速データ通信への適用することを目指したものである。

第 2. 1-1 図に我々の提案する COPM を用いた次世代高速データ通信ネットワークの適用例を示す (参考文献 4)。本ネットワークは複数の LAN と LAN の間を接続するリング型ネットワークである。各 LAN 内にはコンピュータなどのユーザ端末が接続されており、LAN の中では 155Mbps から 2.5Gbps 程度の伝送速度で通信しているケースを想定している。これらの LAN は、リング状に配置されている ADM (Add Drop Multiplexing) ノードを介してループ状の高速回線と接続され、お互いの LAN 同士の通信を行う。各 ADM ノードは、接続される LAN からのパケット信号をリング型の高速回線上に挿入するとともに、高速回線上を伝送される信号のうち、自 LAN 宛のパケット信号を抽出する。この ADM 機能により、論理的な接続のトポロジーとして各々の LAN が $N:N$ の接続をする論理メッシュ型ネットワーク、あるいはリング型ネットワーク内に一つまたは複数のハブを持つ論理スター方ネットワークを実現することが可能である。

2. 2 COPMの基本設計

ここでは我々の提案する COPM ネットワークにおける ADM ノードの機能の基本設計方針を詳細に説明する。第 2. 2-1～3 図には各 LAN に接続されている ADM ノードの構成を示したものである。この図でバックボーンループ中を色分けして示してあるのが圧縮された光パケットであり、先頭の色付きの旗はヘッダーを表す。ヘッダーは電気で読み取ることができる程度の比較的遅い (10Gbps) 以下の速度をもっているが、ヘッダーの後に続くデータは 40

ないし 160Gbps の高速光パケットである。まず左上にあるアドレス検出装置でヘッダーを読み取り、このヘッダーが自 LAN 宛のアドレスをもっておれば DROP 回路に命令を出し、そのパケットを抽出しバッファメモリに入れる。パケットの前後に適当な時間スロットを設けることにより、抽出回路は比較的低速な電氣的なスイッチで可能であるのが、提案する COPM 方式の特徴の 1 つである。抽出されたパケットは伸長装置を通過し、LAN の速度に伝送速度を変換された後、光検出装置を通して電気信号に変換し自 LAN へと取り込まれる。

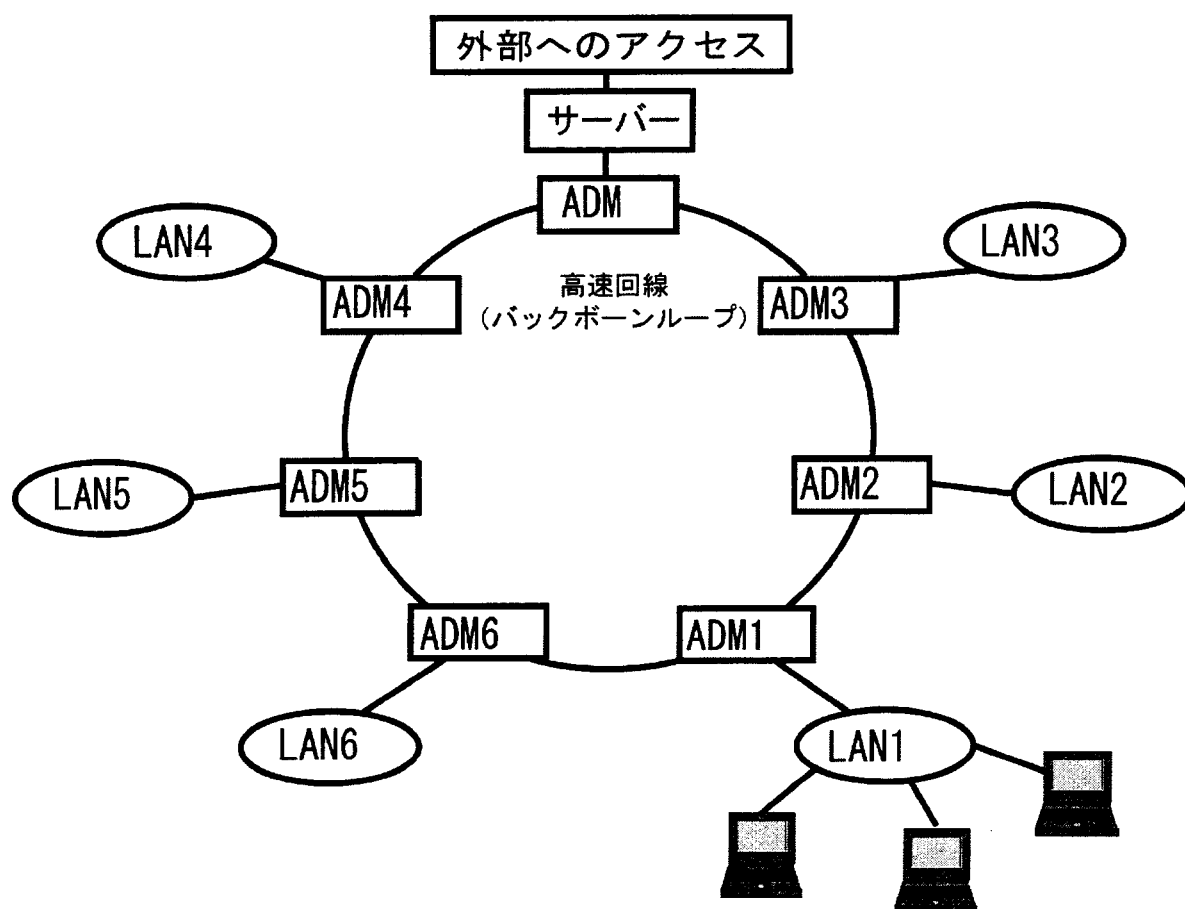
一方、自 LAN から他の LAN に送信される電気信号は各 LAN のアドレス毎に色分けされてある電気メモリに挿入され、これが充分大きなセルサイズになった時点でメモリから取り出され光信号へと変換される。その後、圧縮装置を経て高速の光パケット信号としてバッファメモリに送られ、あるタイミングにおいて取り出され挿入回路において高速回線上へ挿入 (Add) される。ADM 装置はこうしたアドレス検出装置、DROP 回路及び ADD 回路、バッファメモリから成り立っているものである。

ここで、高速回線からの信号を低速の LAN へ接続するため、あるいはその逆の操作において、ビット圧縮装置及びビット伸長装置が不可欠である。この図では圧縮伸長を光で行うことを想定しているが、必要に応じて電気、又は電気・光のハイブリッドとすることも可能である。この考えの特徴は、超高速のバックボーン光回線に低速の LAN からの信号を最も効率良く出し入れする傍ら、スイッチに必要な速度はパケットサイズに応じて比較的低速のものが使われるため、基本的には現在の技術を組み合わせることによって設計可能であることである。

本章に続く各章では、提案する COPM ネットワークの設計手法、ADM ノードの具体的な設計手法とその有効性確認実験、および更なる高性能化・高速化に対しての検討結果について述べる。

[参考文献]

1. R.A.Barry, et al., IEEE JSAC, Vol. 14, No. 5, June 1996
2. B.Y.Yu, et al., Electron. Lett., Vol. 33, p. 1401, 1997
3. D.Cotter, et al., IEEE JLT, Vol. 16, No. 12, 1998
4. A.Hasegawa, et al., IEICE Trans. Commun., Vol. E81-B, No. 8, August 1998



第2. 1-1図 提案するCOPMネットワークの構成例

第3章 COPMネットワークにおける通信方式

3. 1 ネットワークモデル

現在、LAN (Local Area Network) 標準の中で主に使用されているものを低速なものから高速なもの順番に述べると、

- ・イーサネット (Ethernet): 10Mbps (あるいは、100Mbps)
- ・FDDI (Fiber Distributed Data Interface): 100Mbps
- ・ATM (Asynchronous Transfer Mode): 155.5Mbps (あるいは、622Mbps)

となる。一方、LAN の導入形態を見ると、あまり高速な伝送を必要としないユーザー端末の近くではイーサネットが、イーサネットを接続するものとしてFDDI が、そしてそれらの高速のバックボーンとしてATMが使用されている例がほとんどである。従って、インターLANシステムとして位置づけられるCOPMネットワークでサポートするLANとしては、ATMを対象とすることが妥当であると考えられる。ここでは、将来の高速化を考えて、COPMネットワークのノード（以下ではADM (Add Drop Multiplexer) と呼ぶ）に接続されているATMベースのLANの伝送速度は622Mbpsであると仮定する。現在の趨勢から判断すると、セル多重のATMをLAN標準として仮定することは妥当であるが、将来はIP(Internet Protocol) のようなロングパケットをそのまま高速に伝送することもCOPMネットワークの機能として必要になると思われる。

複数のLANを接続するCOPMネットワークのトポロジーとしては、様々なものが考えられるが、本研究ではリング型が妥当であると結論した。その理由は、

- ・リング型は高速な広域なネットワークが構築可能である、
- ・一方向伝送であるので、長距離を損失なく伝送できる、
- ・双方向通信に向かない光ファイバーに適する、
- ・ネットワーク自体を大規模な光メモリーとして使用できる可能性がある、

等である。ただし、COPMネットワークをより高速かつ柔軟性に富んだものとするためには、ADMにおける通信方式（アクセス制御）の選択が重要なキーとなる。それがこの章の主題である。

第3. 1-1図に示すようなリング型ネットワークの場合、回線に障害が生じると、すべてのADMで通信不能になるため、通常は回線を2重にしておく。回線に障害が生じると、その障害の生じた回線の両側のADMでループバックを行うことによって、通信が保証される。

また、障害の発生場所を同定するために、常に回線の品質をモニターすることも必要となる。

3. 2 ネットワーク制御方式

1 ATMセルは53バイトから構成されるため、622Mbpsで伝送される場合は、そのセル長は0.682 μ secとなる。これを一つの単位として圧縮伝送することは、ヘッダーによるオーバーヘッドが大きくなるため、伝送効率を低下させる。このため、ADMでは、到着したATMセルをその行き先ADM毎に分け、ある一定量、例えば10セル、蓄積されたらそれらのATMセルを連結し、圧縮して伝送することを考える。ここでは、いくつ

かのセルが連結／圧縮されたものスーパーセルと呼ぶ。

このセルの送信／受信方法として以下の三つについて検討する。ここでは、COPM ネットワークにN個のADMがある場合を想定している。

3. 2. 1 ランダム（非予約）型ネットワーク制御方式

第3. 2. 1-1図にランダム型(Random Type) ネットワーク制御方式を示す。ランダム型では、スロットの使用状況を常時モニターし、空いている時間スロットがあれば、送信したいスーパーセルに行き先ADM名を付けて、いつでも送信できる。従って、回線の利用効率は高く、最も柔軟性に富んだ制御方式と言える。しかし、各ADMに受信スーパーセルが集中した場合、伸長する間にスーパーセルを蓄積しておかなければならないため、各ADMには受信バッファ用之光メモリーが必要になる。バッファオーバーフローが起る確率を0にできないし、バッファが溢れた場合の処理が難しい。また、すべての時間スロットをチェックしないと自分宛のスーパーセルがあるかどうかはわからない。

3. 2. 2 予約型ネットワーク制御方式

第3. 2. 2-1図に予約型(Reservation Type) ネットワーク制御方式を示す。1フレームは予約テーブルと行き先ADM別の時間スロットからなる。ADMはまず予約テーブルをチェックし、送信したい行き先ADMの時間スロットが空いていることがわかったら、その予約テーブルを書き換え、その時間スロットでスーパーセルを送信する。予約テーブルをチェックすれば、自分宛のスーパーセルがあるかどうかはわかる。また、ADMで受信バッファはまったく必要ない。（ランダム型でも導入できるが、）タイマーを適当に設定することによって、オフロードロードが小さい場合でも、セル遅延を小さくすることができる。通信の公平さは保証されないが、この問題は上位層での制御によってある程度緩和できると思われる。

3. 2. 3 固定型ネットワーク制御方式

第3. 2. 3-1図に固定型(Fixed Type) ネットワーク制御方式を示す。これは、上記のランダム型および予約型と比較するためのものであり、ADMでの圧縮／伸長は必要としない。光回線の時間スロットを各ADMにあらかじめ固定的に割当て方式であり、ADM数がNの場合、1フレームの時間スロット数は $N(N-1)/4$ 必要となる。従って、ATMセルは送りたい時にいつでも送れるが、光回線での伝送速度が著しく遅くなる。

3. 3 ネットワークシミュレーション

COPM ネットワークに適するネットワーク制御方式を選択するために、上述の三つの方式を計算機シミュレーションによって評価した。

COPM ネットワークとしては、リング長が500km、伝送速度が40Gbps の光回線を想定した。このネットワークに64のADMが等間隔に配置されている。

各ADMに接続されているLANはATMベースで、その伝送速度は622Mbpsである。こ

の場合、1 ATMセルの時間長は $0.682\mu\text{sec}$ となる。

ADMでは、ATMセルが10個蓄積されると、それらを連結し圧縮を開始する。圧縮率を64とすると、圧縮された連結ATMセルの時間長は $0.107\mu\text{sec}$ となる。

ランダム型では、圧縮された連結ATMセルには、行き先ADMを書いたヘッダーが必要となる。このヘッダーは10bytesからなり、ATMセルよりも10分の1の速度、つまり4 Gbpsで伝送する場合、そのヘッダーの時間長は $0.020\mu\text{sec}$ となる。従って、ランダム型では1スーパーセルの時間長は $0.127\mu\text{sec}$ となる。

また、予約型では、ヘッダーは必要ないが、予約テーブルが必要となる。ここでは、予約テーブルの時間長もスーパーセルの時間長と同じ $0.107\mu\text{sec}$ とする。

一方、ATMセルを連結も圧縮もしないで伝送する固定型の（スーパー）セルの時間長は $0.682\mu\text{sec}$ となる。これらのパラメーターをまとめたものを第3. 3-1表に示す。

LANからADMに到着するATMセルは、バースト性を考慮して集団（バッチ）で到着すると仮定する。バッチはポアソン過程に従って到着するものとし（バッチの到着間隔は指数分布）、そのサイズは幾何分布に従うものとする。幾何分布では、バッチが i 個のセルから構成される確率 q_i は式3. 3-1で与えられる。ここで、パラメーター p ($0 < p < 1$) と平均バッチサイズ q_{av} との関係は式3. 3-2で与えられる。

以下では、セル遅延時間の平均値（平均セル遅延）を評価結果として示す。ただし、計算機シミュレーションでは、セル遅延時間の平均値からのゆらぎ、すなわち分散についても評価している。分散については、LANからADMに到着するATMセルのトラフィック量（オフロードロード）が変化しても大きくは変化しないことを確認している。

3. 3. 1 平均セル遅延特性

第3. 3. 1-1図から第3. 3. 1-4図にADM当りのオフロードロード (Mcells/sec) に対する平均セル遅延特性を示す。これらの図は、バッチの平均サイズがそれぞれ1.0、1.4、2.5および10.0の場合に対応している。LANから到着するセルのトラフィックは各ADMで等しいものとし、また、各ADMに到着するATMセルの行き先はすべてのADMに対して一様になるような均一なトラフィックを仮定している。セル遅延とは、セルがADMに到着して、目的とするADMに到着した後、スーパーセルから元のATMセルに戻されるまでの時間のことを指す。ここでは、スーパーセルがリングを伝送している間の物理的な伝送時間を無視している。

これらの図からわかることは、まず、固定型ネットワーク制御方式では、オフロードロードの増加に対して、すぐに平均遅延が発散していることがわかる。この原因はADM当りに割当てられる伝送速度が他の二つの方式に比較して小さいことに他ならない。一方、ランダム型と予約型では、平均遅延が発散するオフロードロードは高く、両者の間には特性の差がほとんどない。ただし、発散する点までにオフロードロードが達するまでは、オフロードロードの増加に対して平均セル遅延が減少している。これは、オフロードロードが小さい時は、ATMセルが10個蓄積するまでに時間がかかるためである。この現象はネットワークにとって好ましいことではないので、次節でタイマーによる解消方法を検討する。

3. 3. 2 平均セル遅延特性（タイマー付き）

ADMはタイマーの値を適当に設定し、タイマーがその値を越えた時にまだATMセルが10個たまっていない場合、優先順位が高いADM行きのATMセルにダミーセルを付加してセル数を10個にして圧縮を開始し、送信を行う。第3. 3. 2-1図から第3. 3. 2-4図に、予約型にタイマーの機能を付加した場合の平均セル遅延特性を示す。ここでは、タイマーの値を0.35msecと3.5msecの2種類に設定している。タイマーの値を0.35msecに設定する場合は、オフロードの発散点が若干低くなるが、発散点までは低くてフラットな特性が得られている。

3. 3. 3 不均一トラフィック時の平均セル遅延特性

3. 3. 1節と3. 3. 2節の議論では、すべてのADMに一様にスーパーセルが行くような均一トラフィックを仮定していた。この節では、特定ADM行きのセルの発生確率を変化させた場合、つまり不均一トラフィック時の平均セル遅延特性を議論する。

ADM1行きのセル発生確率を他ADM行きのセル発生確率の2倍、4倍、6倍として、計算機シミュレーションによって平均セル遅延特性をADM別にグラフ化したものが第3. 3. 3-1図から第3. 3. 3-3図である。

第3. 3. 3-1図は、オフロードが0.8Mcells/secの場合のランダム型の平均セル遅延特性である。ADM1行きのセル発生確率が大きくなるに従い、すべてのADMに渡ってADM1行きセルの平均遅延が大きくなっている。ADM間での平均遅延の不均一性はあまり見られない。

一方、第3. 3. 3-2図と第3. 3. 3-3図は予約型の平均セル遅延特性であり、それぞれオフロードが0.1Mcells/secと0.8Mcells/secの場合を示している。予約型の場合、下流にあるADMほど、そのADM行きのセルを送信することが難しいため、各ADMでは、自ADMから一番送信が難しいADM行きのセルから順に送信の優先順位を付けている。つまり、ADM1行きのセルで考える場合、ADM64ではADM1行きのセルの送信優先順位が高い。従って、オフロードが小さい場合、ADM番号の増加に従い、ADM1行きセルの平均遅延は小さくなる。オフロードが小さい場合（0.1Mcells/sec）は、各ADMでADM1行きのセル発生確率が増加しても平均遅延特性は変わらないが、オフロードが大きい場合（0.8Mcells/sec）、各ADMでADM1行きのセル発生確率が増加すると、送信が難しいADMでの平均遅延が非常に悪くなる。

3. 3. 4 伝送時間を考慮した予約型とランダム型の比較

3. 3. 1節から3. 3. 3節では伝送時間を考慮に入れずに第3. 3-1図で示すリング状のネットワークでランダム型、予約型および固定型の平均セル遅延特性の比較を行った。この場合、ADM1でパケットを受け取って空きができた下流側のADM2から上流側のADMへのセルの挿入は100%保証されるが、下流方向に進むにつれて該当アドレスADM1へのセルの挿入がより困難になるという不公正さの問題が発生する。しかしながら、ループ長が数千キロにおよぶ場合は、伝送時間のロスを検討に入れた公正さを検討する必要がある。すぐ隣のADM2では上流側へのセルの挿入は容易であ

るが、一方挿入されたセルはループをほぼ一回りしてから受信側に引き渡されるため、伝送時間からくる遅延が大きくなる。一方、下流側に隣接する ADM 6 は上流側へのセルの入力が困難ではあるが、もし空きがあつて挿入することができると伝送遅延は最小となる。これらのことを総合して不公正さを検討すると、伝送による遅延とセルを挿入するためのバッファメモリの中に留まることによる遅延とが相殺され、結果として予約型から発生する不公正さが大幅に低減されることが確認された。また、予約型の場合には送信側にループの ADM の数に相当するバッファメモリを必要とするのに対し、ランダム型では各受信端に想定されるメモリの数はいくつかと考えられるため、バッファメモリの大きさで比較するとランダム型の方が良いように見えるが、送信側では電気メモリが使えるのに対し受信側に必要なバッファメモリは光メモリである必要があるため、メモリサイズのみでの単純な比較はできない。電気メモリを用いたバッファメモリがはるかに容易に追加できることを考慮すると、やはり予約型に利点があると言わざるを得ない。

3. 3. 5 相関関係の影響

インターネット型のリングを考えた場合、各 ADM からの信号の出入りは完全にはランダムではなく、お互いの情報のやりとりが基本となるため、相関関係を持つと考えられる。我々は相関関係を想定し、予約型とランダム型の間の平均セル遅延特性を比較した。この場合、予約型の方がほぼランダムの場合と同様の特性が得られるのに対し、ランダム型の場合にはバッファメモリを増やさないとスループットが減少することが確認された。

3. 3. 6 ADM数の影響

最後に ADM 数を圧縮率で決まる数以上に増やした場合の平均セル遅延特性について検討した。その結果を第 3. 3. 6-1 図に示す。予約型の場合には予約テーブルを書き換えることによって、ランダム型の場合には面倒な手続きなしに、圧縮率以上の ADM 数を持つループを想定することができる。当然この場合にはスループットが減少するが、しかしながら、ランダム型と予約型ではあまり大きな特性差が見られなかった。また、ランダム型の場合には圧縮率で決まる ADM 数が 50% を上回る ADM 数に対してはほぼ同程度のスループットが確保できることが証明された。

3. 4 結論

以上の結果を総合すると、

- ・ランダム型と予約型では得られる平均セル遅延特性に差がほとんど見られない、
- ・予約型でタイマーを使用するとさらに優れた特性が得られる。また、タイマー導入によるスループットの減少はわずかである、
- ・ランダム型では大容量の受信用光バッファメモリが必要である。また、光バッファメモリ製作が難しい、
- ・ランダム型では光バッファメモリをいくら大きくしてもバッファ溢れ率を 0 にできない、

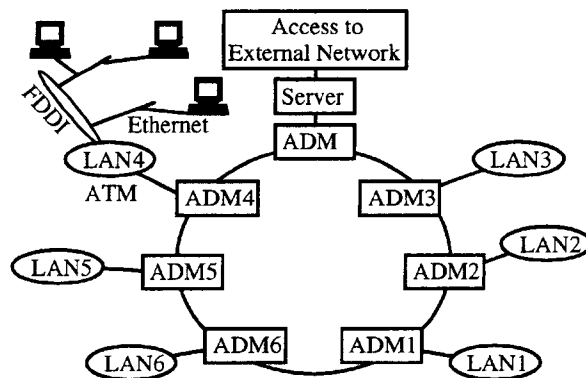
- ・ランダム型では圧縮率以上の ADM 数の増加が可能であり、しかも容易に実現できる、
 - ・ランダム型ではトラフィック量の大小にかかわらず送信の公平さが常に保たれている、
 - ・予約型では送信用電気メモリーが必要であるが、製作は非常に容易である、
 - ・予約型では送信の公平さが保証されないが、オフアードロードが小さい場合は問題ない。また、物理的な伝送遅延を考慮に入れると、送信の不公平さは大きくない、
 - ・予約型でも圧縮率以上の ADM 数の増加が可能であるが、ただしその都度、予約テーブルを作成し直す必要がある、
- 等と言える。従って、ループ状のネットワークにおいては予約型の方がランダム型より優れた特性を持っていることがわかった。しかし、もし有効な光バッファメモリーの製作が可能となればランダム型がより有効な選択と考えられる。

式 3. 3-1

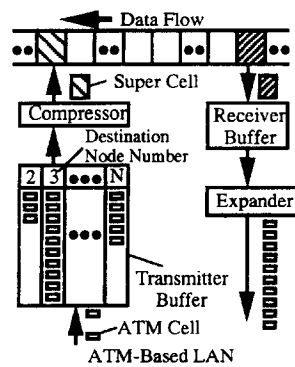
$$q_i = (1-p)p^{i-1}$$

式 3. 3-2

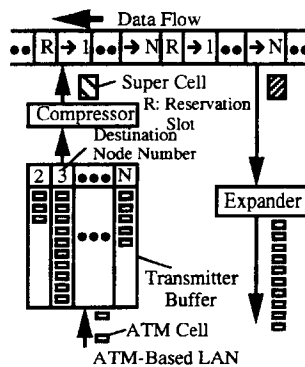
$$q_{av} = 1/(1-p)$$



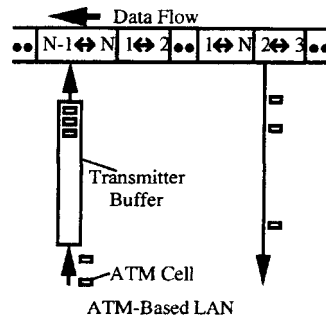
第3. 1-1図 COPMネットワーク



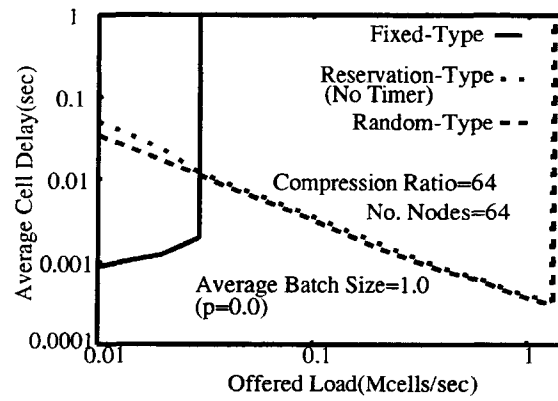
第3. 2. 1-1図 ADMにおける通信方式: ランダム型



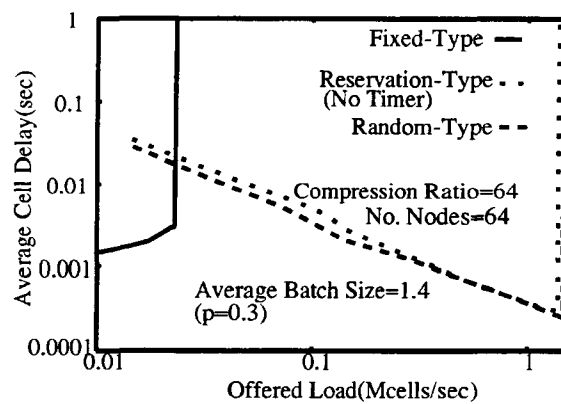
第3. 2. 2-1図 ADMにおける通信方式: 予約型



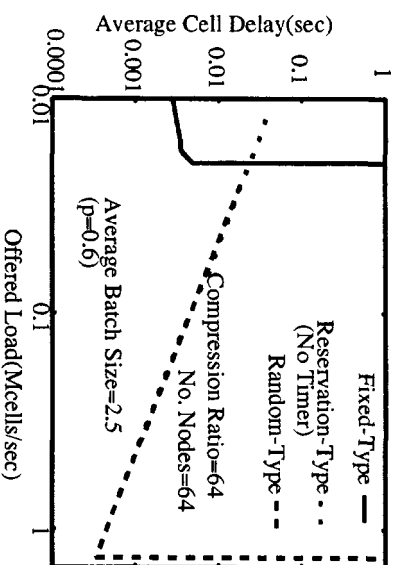
第3. 2. 3-1図 ADMにおける通信方式: 固定型



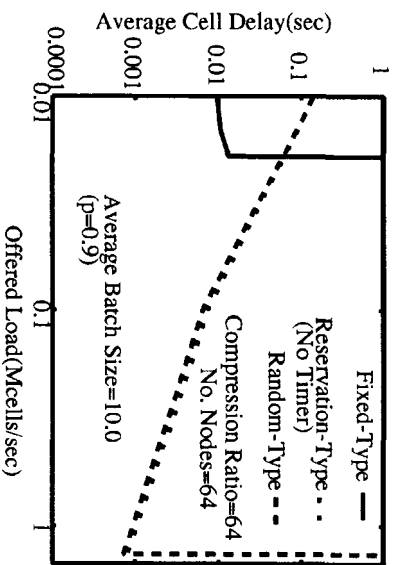
第3. 3. 1-1図 平均セル遅延特性 (平均バッチサイズ=1.0)



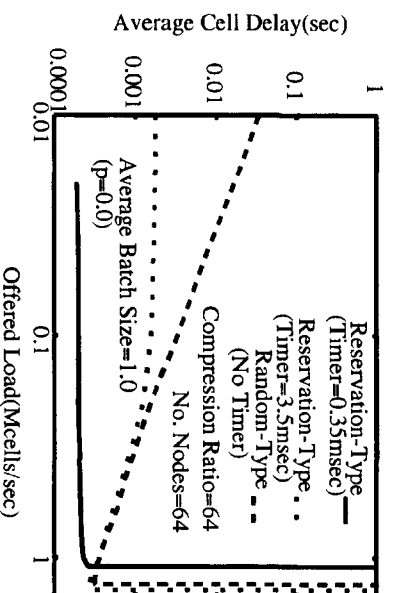
第3. 3. 1-2図 平均セル遅延特性 (平均バッチサイズ=1.4)



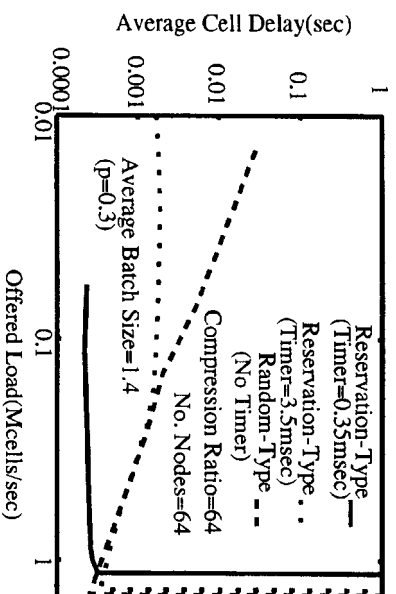
第3. 3. 1－3 図 平均セル遅延特性 (平均バッチサイズ=2.5)



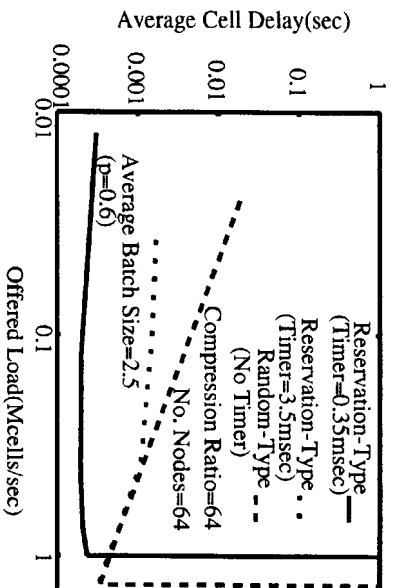
第3. 3. 1－4 図 平均セル遅延特性 (平均バッチサイズ=10.0)



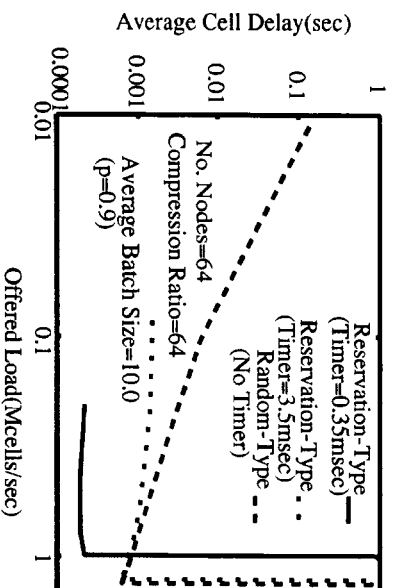
第3. 3. 2－1 図 平均セル遅延特性 (平均バッチサイズ=1.0) (タイマー付き)



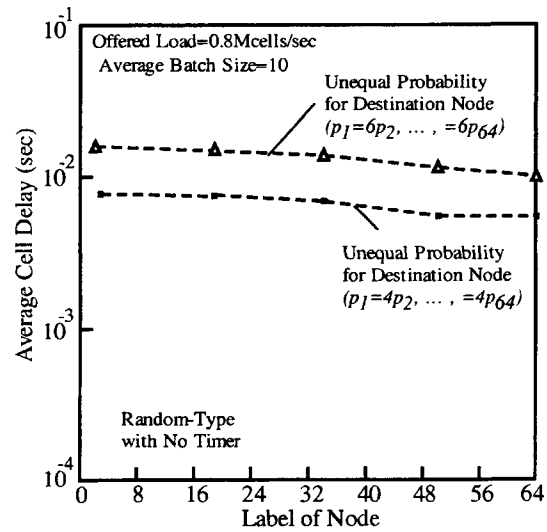
第3. 3. 2-2図 平均セル遅延特性 (平均バッチサイズ=1.4) (タイマー付き)



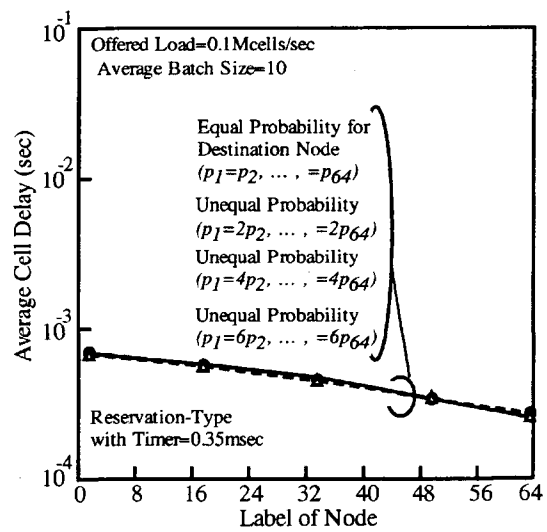
第3. 3. 2-3図 平均セル遅延特性 (平均バッチサイズ=2.5) (タイマー付き)



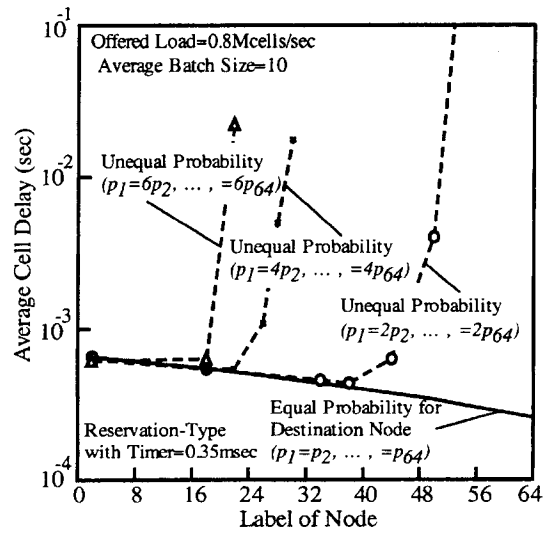
第3. 3. 2-4図 平均セル遅延特性 (平均バッチサイズ=10.0) (タイマー付き)



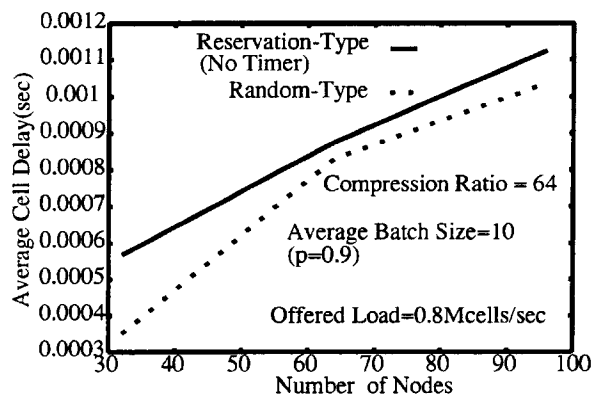
第3. 3. 3-1図 不均一トラフィック時の平均セル遅延特性
(ランダム型、オフロード=0.8Mcells/sec)



第3. 3. 3-2図 不均一トラフィック時平均セル遅延特性
(予約型、オフロード=0.1Mcells/sec)



第3. 3. 3-3図 不均一トラフィック時平均セル遅延特性
(予約型、オファードロード=0.8Mcells/sec)



第3. 3. 6-1図 ADM数対平均セル遅延特性

第3. 3-1 表 計算機シミュレーションの諸元

COPM ネットワーク		
伝送速度	40 [Gbps]	
リング長	500 [km]	
ADM 数	64 [Nodes]	
ADM 間隔	62.5 [km] (=500/64)	
LAN		
LAN プロトコル	62 [2Mbps]-ATM	
ATM セル長	0.682 [μ sec] (=53×8/622×10 ⁶)	
ADM(ADM)		
連結 ATM セル数	10	
圧縮率	64	
スーパーセル長	ランダム型	0.127 [μ sec] (=0.107+80/4×10 ³)
	予約型	0.107 [μ sec] (=0.682×10/64) 予約テーブルの時間長も同じ
	固定型	0.682 [μ sec] (スーパーセル化なし)

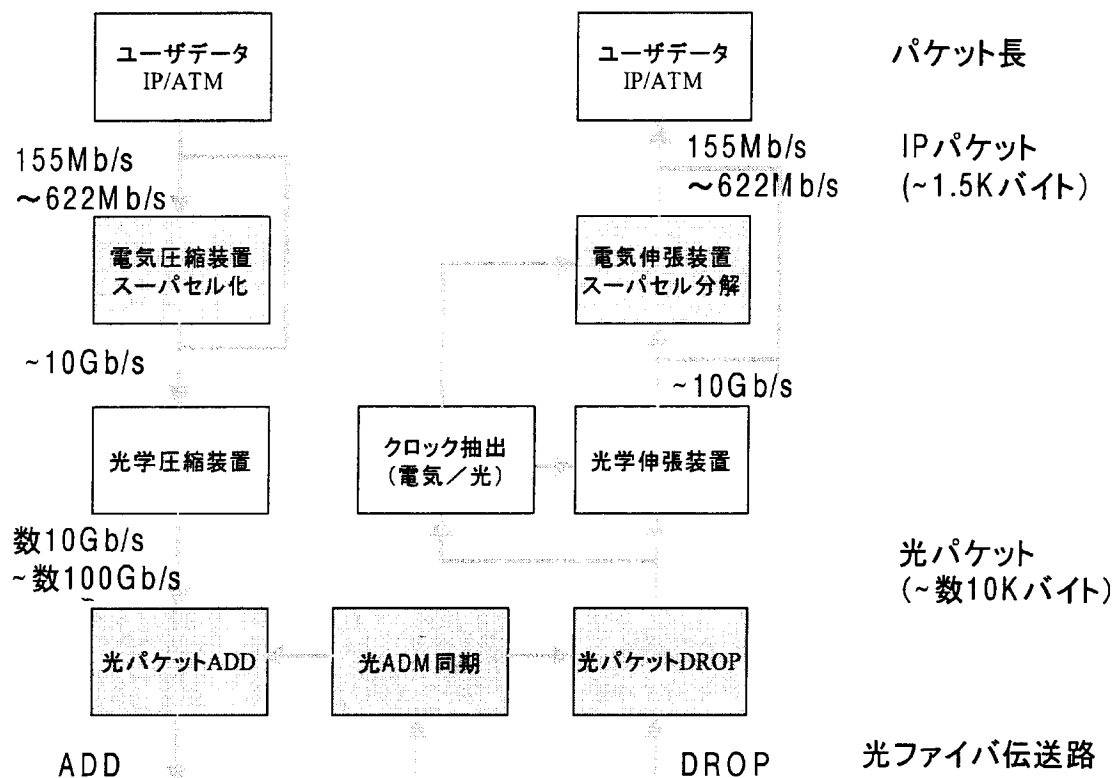
4. 1 光ノード構成

本章では、我々の提案する C O P M ネットワークにおける、光 A D M ノード (以下光ノード) の設計手法について述べる。第2章で述べたように、本ネットワークは光パケット信号の圧縮・伸張技術を用いて、低速の LAN からのパケット信号を高速伝送路に対して挿入・抽出を行うものである。提案する光ノード構成を第4. 1-1図に、高速における信号形態を第4. 1-2図に示す。まず、光ファイバ伝送路中を伝送されてくる光パケット信号は、タイムスロットパルス (以下 T S P) によって区切られた各々のタイムスロットに収容されている。ここで、光 A D M ノードにおいて、あるタイムスロットにある光パケット信号を抽出 (D R O P) 、あるいは空のタイムスロットに対してパケット信号の挿入 (A D D) を行う。ここで、T S P と光パケットの間に十分な間隔を取ることで、T S P と光パケット間の厳密な位相制御は不要となる事も本方式の特徴のことである。

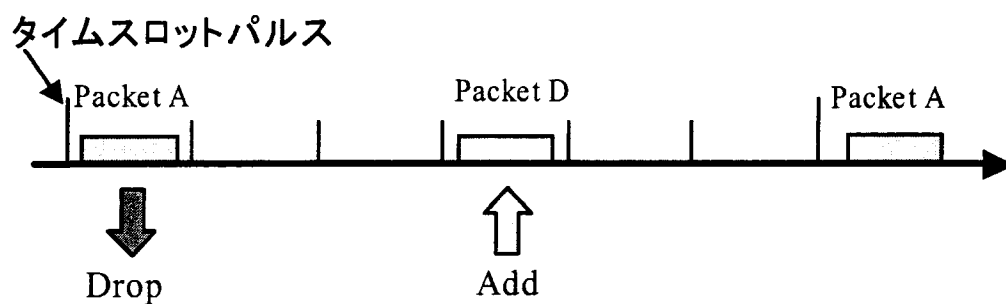
以下に、本光ノードの基本的動作原理を第4. 1-1図を用いて説明する。C O M P ネットワークでは LAN に接続される信号 (ユーザデータ) として、I P あるいは A T M のようなパケット/セル型の信号を想定している。このユーザデータは、たとえば A T M で 53 バイト、I P では約 1.5 K バイトの長さを持つ。このようなパケット/セル信号は、まず電氣的にパブリックおよび連結され、更に光學的圧縮あるいは電氣的圧縮との併用により、高速化されるとともに数 10 K バイトの光パケット信号へと変換される。この光パケット信号は、伝送路の使用状況に応じてパツツされた後に、光パケット A D D 回路により、光ファイバ伝送路へ送出される。また、受信側においては自ノード宛の光パケットが来た場合、それを光パケット D R O P 回路により自ノードへ引き込んだ後に、光學的あるいは電氣的に伸張され、さらに所定の長さのデータへと分割された後に、ユーザデータとして LAN へと伝送される。本光ノードの方式を用いれば、ユーザデータとして 155 M b p s、光ファイバ伝送路中においては数 10 から数 100 G b p s の伝送容量が実現できると見込まれる。

本方式におけるタイムスケチャートを第4. 1-3図を用いて説明する。ここでは、説明の簡単化のために、ユーザデータとして 155.52 M b p s、圧縮後の伝送データとして圧縮率 16 倍の 2.5 G b p s、および第4. 1-1図中の電氣的圧縮伸張部分を省略した場合として説明する。ユーザデータの長さを 256 ビットは、先に述べた光パケット信号と T S P との間隔を十分とるために、物理伝送速度として 17 倍 (ビットタイムスロット換算で 2.643 G b p s) に圧縮される。この光パケット信号が伝送された後、光パケット伸張回路において元のユーザデータが復元される。このような光パルスの圧縮伸張を行うことにより、低速の LAN からの信号を効率よく多重化して伝送可能となる。このパケット圧縮回路、およびパケット伸張回路の詳細な設計は、以下のセクションにお

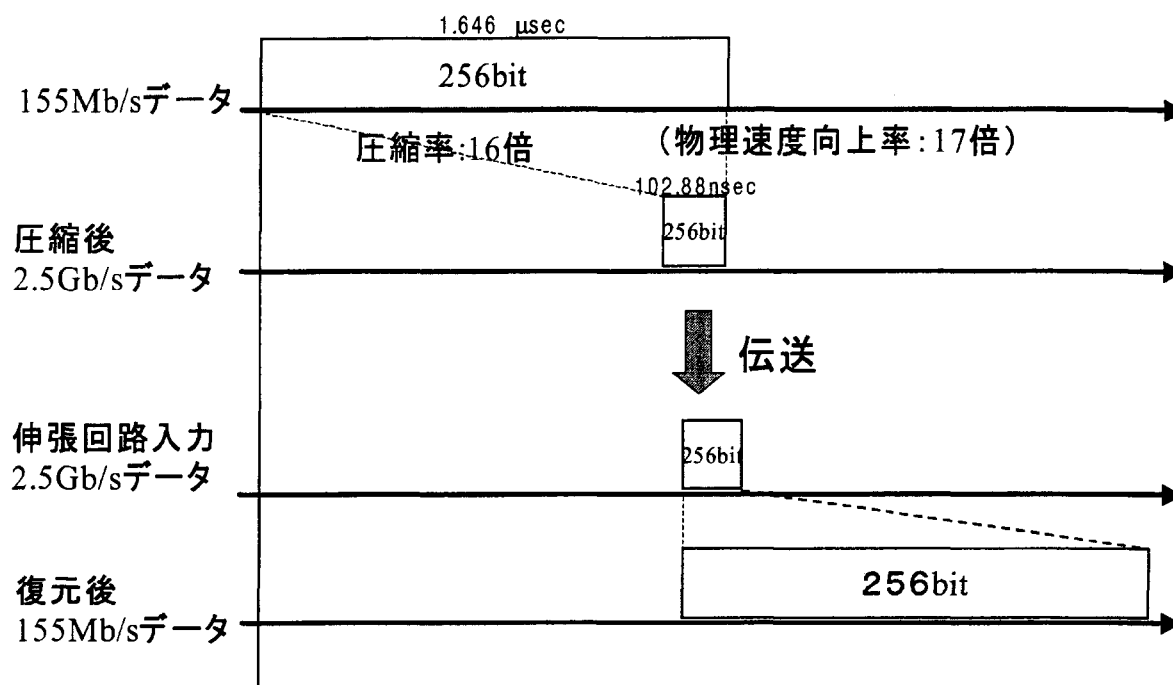
いて、それぞれ議論される。また、第4. 1—1 図において記載されている各種同期回路に関しては、第5章において、詳細に議論される。



第4. 1-1図 COPMにおけるADMノードの構成



第4. 1-2図 高速伝送路における信号形態



第4. 1-3図 タイミングチャート

4. 2 光パケット圧縮方式

パケット圧縮方式の設計を行なうに当たり、各部の光ゲートスイッチに用いる変調器の選定を行なった。電界吸収型半導体光変調器(EAM)はスイッチング速度が速く、消光比が高く、さらに、偏波依存性が低いという特長を有する。そこで今回、ゲートスイッチに、EAMを用いることとした。

全体構成を第4. 2-1図に示す。光短パルス生成部(OPG)、遅延マツハ・ツェンダ圧縮部(DMZ)、およびループ周回型圧縮部(FLC)の3つのブロックから構成されている。Data Inからは155.52Mbpsのデータ信号が、Clk Inからは155.52MHzのクロック信号が入力される。OPGでデータ信号はパルス幅、100ps程度の光短パルスに変換され、DMZ、FLCの各圧縮回路を経て2.64384Gbps 256ビットへと光圧縮される。また、それぞれの部位においてタイミング抽出を行なう設計とし、独立した制御が可能になるように設計した。

OPGは、入力される155.52Mbpsのデータ信号および155.52MHzのクロック信号からRZ光短パルス信号を生成するブロックである。第4. 2-2図にはOPGの方式設計図を第4. 2-1表にはOPG装置の主要諸元を示した。まず、EA-LD駆動用の電気信号を生成し、EA-LDにより、パルス幅400ps程度の光パルスを形成する。次に光増幅器(EDFA)で増幅後、EAMを用いてパルス幅100psの光短パルスを切り出す。

DMZはOPGから入力される光パルスを16ビット毎に圧縮し、光パケットを生成するブロックである。第4. 2-3図にはDMZの方式設計図を、第4. 2-2表にはDMZ装置の主要諸元を示した。入力光パルスを4段の非対称マツハ・ツェンダ干渉計(AMZ)により、時間軸方向に16分配する。このとき、各AMZ内のパスの遅延差により、連続する16ビット出力信号が入力ビット周期の1/17すなわち2.64384Gbpsに相当する時間間隔で並ぶように設定する。パルス間隔を1/17にすることにより、以降のゲーティングにおけるタイミングマージンを確保する。それぞれのAMZでは、ディレイと光強度を調整するために移相器とアッテネータが挿入されている。この中からデータの順に並んだパケットをEAMで切り出す。

FLCはDMZにより圧縮された16ビット光パケットを16個集積し、256ビットの光パケットを生成するブロックである。第4. 2-4図にはFLCの方式設計図を第4. 2-3表にはFLC装置の主要諸元を示した。ファイバーループは3dB光カップラ(CPL)、EAM、EDFA、光バンドパスフィルタ(BPF)、可変光遅延器(DLY)で構成される。ファイバーループに順次、16ビットパケットを送り込むことにより、256ビットパケットとした後、スイッチを切り替え、出力する。また、ファイバーループ周回による光SNR劣化を抑制するために、EAM直後にEDFAを配した。

第4. 2-1表 OPG 主要諸元

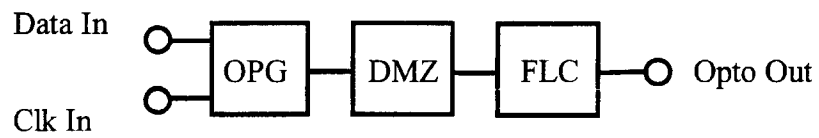
信号	項目	諸元
データ 入力信号	ビットレート フォーマット マーク率 インターフェース	155.52±0.16Mbps NRZスクランブルド2値 1/2 ECL
クロック 入力信号	周波数 インターフェース	155.52±0.16MHz ECL
光出力信号	ビットレート パルス幅 パルス消光比 光SNR	155.52±0.16Mbps 60~80ps 30dB以上 30dB以上(1nm RBW)
電源	±5V DC ±15V DC	

第4. 2-2表 DMZ 主要諸元

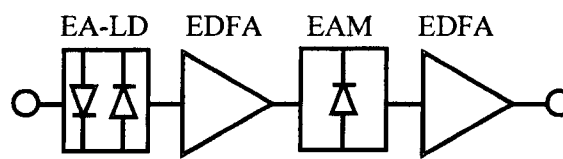
信号	項目	諸元
光出力信号	ビットレート パルス間隔微調 パケット長 パケット周期 パケット消光比 光パワー 光SNR	2.64384±0.00264Gbps ±6ps以上 16ビット 約102.88ns 30dB以上 -15dBm 27dB以上(1nm RBW)
パケット同期 出力信号	パルス幅 周波数 インターフェース	6.43ns 9.72MHz ECL
電源	±5V DC ±15V DC	

第4. 2-3表 FLC 主要諸元

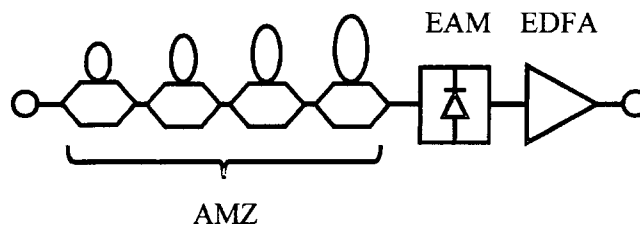
信号	項目	諸元
ループ遅延		$96.829 \pm 0.200 \text{ ns}$
圧縮パケット数		16パケット
出力信号光	ビットレート パケット長 パケット周期 パケット消光比 光パワー 光SNR	$2.64384 \pm 0.00264 \text{ Gbps}$ 256ビット 約1646.08ns 30dB以上 +10dBm 20dB以上 (1nm RBW)
パケット同期 出力信号	パルス幅 周波数 インターフェース	103ps 607.5KHz CMOS
電源	$\pm 5 \text{ V DC}$ $\pm 15 \text{ V DC}$	



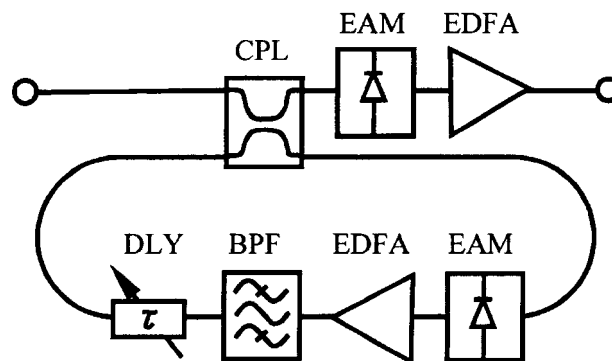
第4. 2-1図 光パケット圧縮装置、全体方式



第4. 2-2図 光短パルス発生部、方式



第4. 2-3図 マッハ・ツェンダ型圧縮部、方式



第4. 2-4図 ループ周回型圧縮部、方式

4. 3 光パケット伸張方式

マッハツェンダ(MZ)型遅延光回路と光ゲートを組み合わせた光回路構成による光パケット伸張方式(1)を提案・採用した。第4. 3-1図は、256ビットパケットを伸張する伸張回路構成例である。一般に、N段(この例では8段)のMZ回路を用い、数段の光ゲート(この例では2段)でゲーティングを施すと、長さ 2^N ビット(この例では $2^8=256$ ビット)のパケットの全パルス間隔を伸張することができる。MZ回路の遅延時間は、初段から最終段へと1/2倍ずつ短く設定する。

なお、信号周波数が高速化するに従い、高速な光ゲートが必要となる。MZ光回路の部分は、いかなる高速信号にも適用可能である。高速化するほど遅延時間設定が短くなり、MZ回路は小型化する。

次に、伸張動作のメカニズムを説明する。信号周波数を17倍に圧縮した256ビットパケットを圧縮前の256ビットパケットに復元(伸張)する伸張装置における、伸張動作の推移を第4. 3-2図と第4. 3-3図に示す。伸張動作は、セル間伸張(第4. 3-2図)とセル内部伸張(第4. 3-3図)の2つの動作からなる。

256ビットパケットが伸張回路に入力すると、まず、セル間隔伸張を受ける。すなわち、256ビットパケットが16個のセルに分割され、セルの間隔が17倍に伸張される(第4. 3-2図)。各セルは、16ビット信号からなる。セル間伸張は、ビット伸張回路(第4. 3-1図)の前半4段のMZ回路および光ゲート#1により行われる。

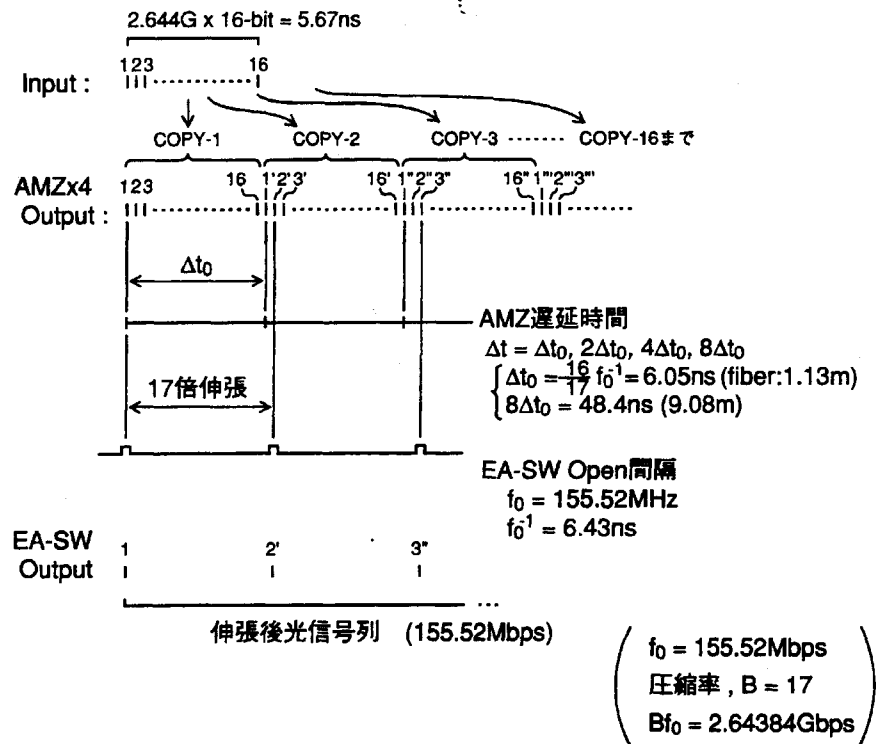
セル間伸張を経たパケットは、次に、セル内部伸張を受ける(第4. 3-3図)。セル内部伸張では、各セル内部の16ビット信号のビット間隔が17倍に伸張される。セル内部伸張は、ビット伸張回路(第4. 3-1図)の後半4段のMZ回路及び光ゲート#2により行われる。

以上によりセル間伸張とセル内部伸張を受けた入力パケットは、圧縮前の周波数の256ビットパケットとなり、伸張装置から出力される。

[参考文献]

- (1) 上野芳康、洲崎哲行、四方誠、田島一人、中村滋、「光パケット圧縮伸張技術を用いた通信ノード方式の検討(3) -パケット伸張装置-」、1999年電子情報通信学会通信ソサイエティ大会、B-10-141、講演論文集2、p. 318、sept. 7-10、1999。

16-bit セル内部伸張 (後半のAMZ 4段)



第4. 3-3図 伸張動作のメカニズム(2)

第5章 C O P M光ノード試作

5. 1 C O P Mデモシステム試作

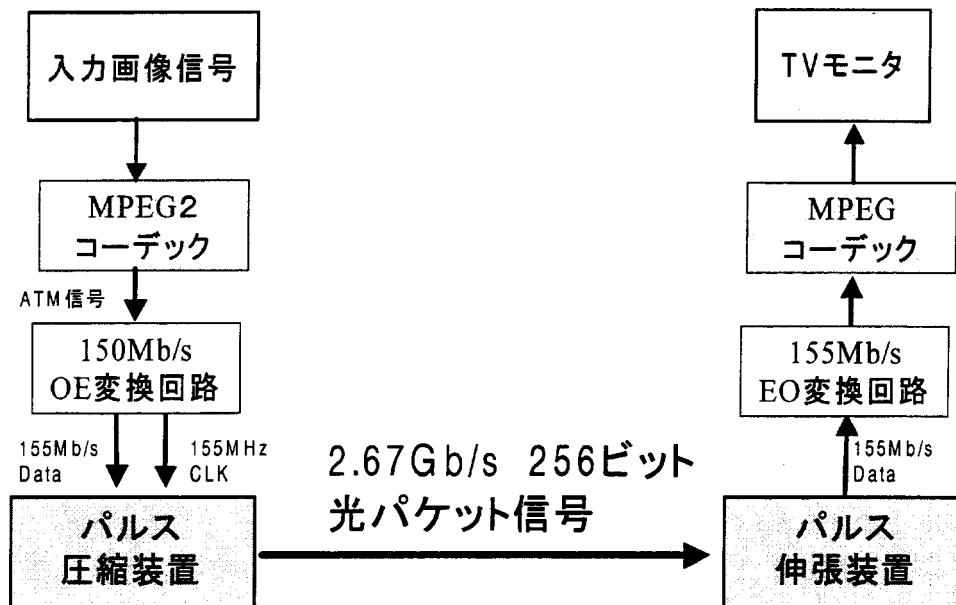
5. 1. 1 デモシステム概要

本章では、以上述べた検討を踏まえ、COPM ネットワークの動作実証を行うため、試作したデモシステムの詳細について述べる。第5. 1. 1-1図に試作した装置の構成を示す。今回試作した通信ノード装置は、光パルス生成回路とパケット圧縮回路からなるパケット圧縮装置と、パケット伸張回路と155Mbps 光受信器からなるパケット伸張装置、および画像伝送装置から構成される。第5. 1. 1-2図に装置内信号のタイミングチャートを示す。パケット圧縮装置では、まず光短パルスからなる155Mbps 光信号へと変換し、それをビット間隔が2.64Gbps 相当で256bit のビット長を持つ光パケット信号に圧縮した後、送出する。この光パケット信号は、光受信部において光パケット伸張回路によりパルス間隔を広げる事により155Mbps 光信号へと復調され、155Mbps 光受信器により電気信号へと変換される。

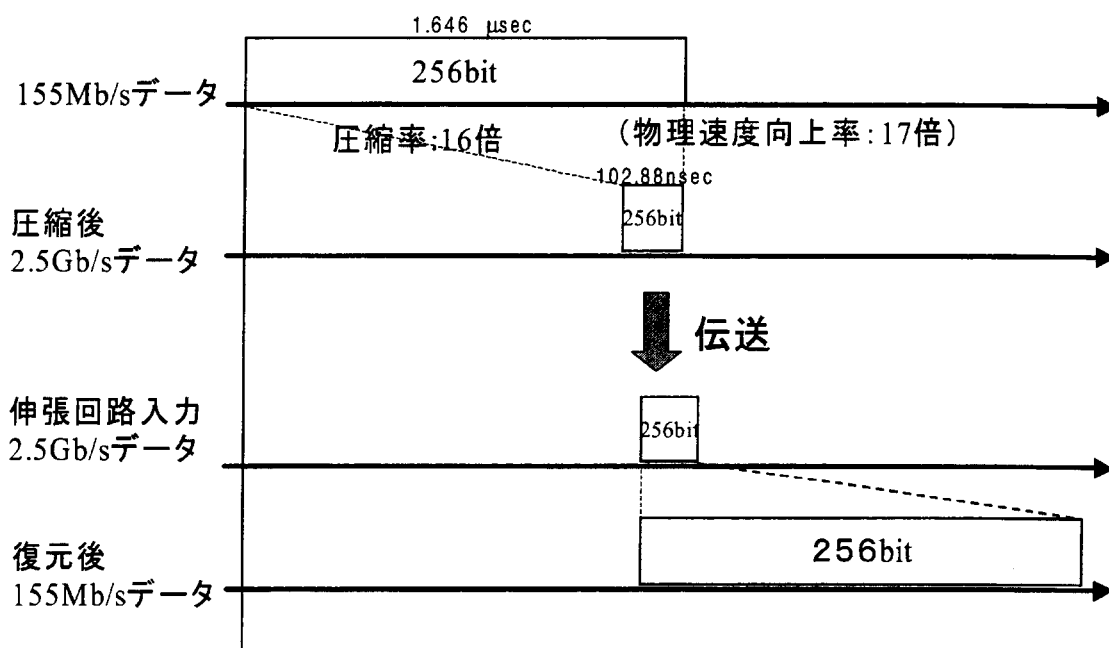
今回は、本COPM システムの優位性を検証するため、画像伝送によるデモンストレーションを行った。アナログ画像信号は、ビデオ送信装置において高画質の符号器により155Mb/s のATM 信号へと変換され、これをパケット圧縮装置への入力としている。また、パケット伸張装置からの出力信号は、ビデオ受信装置により再びアナログ画像信号に変換して画像品質としてシステム評価を行う。これにより、システムの実運用に準じた符号誤り特性とともに、システムの安定度の評価を行うことが可能である。

試作した装置を第5. 1. 1-3図に示す。装置は4 架からなり、図中左から、ビデオ送信装置、パケット圧縮装置、パケット伸張装置、ビデオ受信装置である。このCOPM システムにおいては、パケット挿入抽出同期、およびクロック同期が必要であるが、今回のシステムにおいてはシステムの有効性の確認を第一目的として、光受信部における同期信号再生、クロック再生を行わず、光送信部からの同期信号、クロック信号を用いている。

以下、5. 1. 2 項でパケット圧縮装置、5. 1. 3 項でパケット伸張装置、5. 1. 4 項で画像伝送装置の詳細の議論を行う。



第5. 1. 1-1図 デモシステム構成



第5. 1. 1-2図 デモシステムタイミングチャート

5. 1. 2 パケット圧縮装置

5. 1. 2. 1 開発目標と装置仕様

光パケット圧縮・伸張技術を用いた通信ノード方式の中でパケット圧縮装置は、入力される連続的なデータ信号を、より高速のビットレートの光パケット信号へ変換する装置である。このパケット圧縮を光学回路で実現すれば電子回路の動作速度の限界を超えた光パケット信号の生成が期待できる。今回の開発目標は 155.52Mbps の電気信号を入力して 2.64384Gbps 256 ビットの光パケットパルスを出力させる事にある。装置開発では、圧縮光パルス間隔のゆらぎ、光回路損失に伴う光 SNR の劣化、および圧縮におけるパルス間の干渉等を低く抑える設計および試作を行なうことである。

第 5. 1. 2. 1-1 表には光圧縮装置の主要な仕様を示した。光パワーレベルは光 SNR 劣化を最小に抑えるために、高出力パワーである事が望まれる。本装置では EAM に入力できる最大パワーとして +5 dBm を基準に、EDFA を用いて増幅を行なった。光 SNR としてはこれらから導かれる値とした。PDL によるパワー揺らぎはマツハ・ツェンダ型圧縮装置 (DMZ) で 0.5dB 以下、ループ周回型圧縮装置 (FLC) で 1.2dB 以下とした。制御信号の内、入力信号はデータ、クロックとも ECL インターフェースの 155.52 MHz 電気信号である。出力信号には FLC と同期を取るための電気信号とそれぞれの装置から出力される光信号とから成っている。同期信号出力はそれぞれの装置で独立して制御出来るものとした。光パルス出力は最終段で 2.64384Gbps、256 ビットパケットであり、そのパケット周期は 1646.1 ns となる。実装形態については表の通りである。

5. 1. 2. 2 装置設計

装置外観図を第 5. 1. 2. 2-1 図に示した。各ブロック構成は、EDFA1 と OPG から成る光短パルス生成部(OPG)、EDFA2 と DMZ, MZ-CPM から成る遅延マツハ・ツェンダ圧縮部、および EDFA3-5、FLC、D-DPG から成るループ周回型圧縮部である。装置最下部に電源を配置した。また、各ブロックの設計図 (ブロック図) を第 5. 1. 2. 2-2 図、3 図、および 4 図に示した。

5. 1. 2. 3 試作結果

各部の光ゲートスイッチの変調特性、駆動電気波形、出力光波形の測定値、および駆動条件を以下に示す。OPG 装置は、入力される 155.52Mbps のデータ信号およびクロック信号から RZ 光短パルス信号を生成するブロックである。第 5. 1. 2. 3-1 図には EA-LD 駆動時の測定データをまとめて示した。(a) は変調特性、(b) は EA-LD 駆動電気波形、(c) は EA-LD 出力光波形である。また、全系を接続した後に状態を確認するために EA-LD のモニター波形を (d) に示した。出力された光パルスは、ほぼ、駆動用の電気波形と同じ形状でパルス幅は約 400 ps であった。

光出力のロスを抑え、消光比を大きくする用に、変調電圧とバイアス電圧を調整し

た。第5. 1. 2. 3-2図はEA-LD出力波形から光短パルスを切り出す、EA1の駆動条件、および出力についてまとめたものである。1図と同様、(a)は変調特性、(b)はEA1駆動電気波形、(c)はEA1出力光波形、および(d)はEA1モニター波形である。EA1駆動電気波形を移相器により、調整する事で最大パワーの所を切り出すこととした。出力された光パルス波形のパルス幅は約100psであり、光SNRは32.0 dBと良好な値が得られた。また、パルス尖頭から400ps離れた点でのパルス消光比は測定限界以上(>20dB)であった。このように、OPGブロックではEA-LD変調光をEA変調器で切り出す新方式としたので光SNR劣化を抑制しつつ、光短パルスを容易に生成することができた。さらに、結果として圧縮時のパルス間干渉を抑圧する事ができた。これら、光短パルス生成のための装置設定値、および測定データを第5. 1. 2. 3-1表にまとめた。

DMZ装置はOPG装置から入力される光パルスを、16ビット毎に圧縮した光パケットを生成するブロックである。第5. 1. 2. 3-3図にはDMZ装置での出力データを、第5. 1. 2. 3-2表には設定条件、測定データをまとめて示した。(a)はEA2駆動時の変調特性、(b)はEA2ゲーティング用の電気波形である。16個のパケット群の中で、データ配置が1~16となるパケットはひとつであり、そのパケットをゲーティング信号により、EA2を変調して切り出す。この時のゲーティング出力光波形を(c)に示し、DMZ装置に設置しているPULSE-MONから出力される光信号を(d)に示した。(e)はマッハ・ツェンダ干渉器により、生成した光パケット群である。このとき、各AMZ内のパスの遅延差により、連続する16ビット出力信号が入力ビット周期の1/17すなわち2.64384Gb/sに相当する時間間隔で並ぶように設定した。パルス間隔を1/17にすることにより、以降の必要パケット切り出しのゲーティングにおけるタイミングのマーヅンを確保している。図から16パルスパケット群の間にちょうど1パルス分、間隙が生成できている事がわかる。(f)はゲーティング後の光出力波形である。出力パルス波形は圧縮によるパルス間干渉は観測されず、光SNRは27.9dBであった。パルス尖頭の光パワーのばらつきは±0.3dB程度であり、パケット消光比は測定限界以上の値が得られた。

FLC装置では長さ調整された、ファイバーループに順次、16個の16ビットパケットを送り込むことにより結合し、256ビットパケットとした後、スイッチを切り替え、出力する装置である。3dB光カプラ、EAM、EDFA、光バンドパスフィルタ、可変光遅延器で構成されるファイバーループを用いて光パケットを蓄積する。第5. 1. 2. 3-4図、および第5. 1. 2. 3-3表には本装置での測定データ、出力波形をまとめて示した。(a)、(b)は、それぞれ、EA3、EA4の変調特性であり、(c)、(d)はEA3、EA4のゲーティング出力波形を示している。また、(e)、(f)には256パケットの先頭、および末尾の光波形を示した。このときの蓄積パケット間隔連結のタイミングはファイバーループの遅延時間調整により設定した。(e)、(f)から明らかに、パケット先頭の光パルスは末尾のそれと比較して、周回系でEDFAを通過することによるASEの蓄積による波形歪みが生じているものの、強度、周波数ともにばらつきの少ない、良好な光パケット圧縮パルスが生成されている事がわかる。

5. 1. 2. 4 10 Gbps 以上へのスケーラビリティ評価

より、高速、大容量の全光パケット圧縮を実現するに当たり、基本的には今まで示してきた構成を拡張していけば実現可能であると考えられる。光パルスの短パルス化については、ジッターが生じないレベルの周波数でEAMを多段変調する事により可能となる。また、圧縮率の拡張についてはマッハ・ツェンダ型のファイバ長の調整、および、ループ周回型の周回ファイバ長を調整する事により、原理的に可能である。ここでは、今回試作したATDM装置を有効に活用する事を考え、622Mbps→10Gbps、1024ビットパケット圧縮を検討し、10Gbps以上へのスケーラビリティ評価を行った。

今回試作したATDM装置を用いて、622Mbps→10Gbps、1024ビットパケット圧縮を実現するための基本構成を第5. 1. 2. 4-1図に示した。622Mbpsの電気信号を155Mbpsにデマックスし、E/O変換してパルス幅、20ps程度の光短パルスを生成する。これらの光信号を10Gbps ($=155\text{Mbps} \times 4\text{bit} \times 17(\text{圧縮率})$) 間隔でOTDMし、既存のマッハ・ツェンダ型圧縮器に挿入すればよい。今回、より簡単な構成で10Gbps以上へのスケーラビリティ評価を行なう目的で、第5. 1. 2. 4-2図に示すように擬似的な信号で代用する事を考えた。この構成によれば、まず、155Mbpsの電気信号を用いて、10Gbps用の光短パルスを生成する。次に光カプラを用いて4分岐し、ファイバ長調整により、遅延を生じさせ、10GHzps間隔の4ビットパケットを生成する。この光信号を既存のATDM装置に挿入する事により、10Gbps、1024ビットパケット圧縮は実現する。

第5. 1. 2. 4-3図の破線内部が、今回、試作、検討した、光および電気回路構成図である。ATDMの各装置はそのまま示した。信号発生器(SSG)で4.98GHzの電気信号を生成し、EA変調用の信号とする。ここで、バイアスTを経由する事により、変調信号は4.98GHzの正弦波となる。一方、光短パルス発生器(OPG)に入力する、データ信号およびクロック信号は4.98GHzの電気信号を1/32に分周してパルス・パターン・ジェネレータの外部クロックとする事で達成した。OPG出力信号を4.98GHzの正弦波でEA変調する事により、10Gbpsに対応した短パルスを形成する。光を大きくする目的でEA変調器入力前にEDFAを挿入した。また、PPG外部クロック入力部に移相器を挿入し、両者のタイミングを調整した。この十分に細くされた光短パルスを2段のファイバ型3dB光カプラで4本に分岐し、ファイバ長、微調のための移相器とパワー調整のためのアッテネータを介して再び、2段の3dB光カプラでOTDMする。これらの光学部品も含め、ファイバ長を調整することにより、パルス間隔、94.56psの4ビットパケットを形成する。ここで2番目と4番目のデータは1ビット分(6.4ns:約1.3m)、遅らせる事とし、擬似的に、より、ランダムパルスとなるようにした。さらに、これら光学素子の挿入損を補完する目的でEAM出力部にもEDFAを挿入した。この実験系ではEDFAを2段で使用している事、光パルスの存在確立が非常に小さい事が原因で信号光の他にASE光の成長が考えられる。したがって、DMZ装置に入力する前にFBG型のASE除去フィルタ、および反射光防止のためのアイソレータをそれぞれ、挿入した。以下、実験結果を示す。

第5. 1. 2. 4-4図は各部での光パルス波形を示している。(a)はEAM入力パルス波形で、第5. 1. 2. 3章で示したOPG出力波形と同一である。(b)はEAM出力パ

ルス波形であり、半値全幅、約 35ps、すそ野、約 80ps の光短パルスの生成が確認できる。この領域は測定器解像度の限界に近い事もあり、実際にはもう少し、短いパルスが生成されているものと考えられる。ここでの EAM の変調条件はバイアス、-7.5V、振幅 10V とした。(c) は今回試作した光学的 OTDM の出力波形であり、パルス間隔、光強度とも良好に調節できている事がわかる。数 cm 程度までのファイバ長の調整は直接、回路内の全ファイバ長を融着、調節することにより達成し、それ以降の微調は空間型移相器を用いて行った。(d) は FLC 入力光パルス波形であり、64 ビットの光短パルスから成っている。また、ASE による、多少のバックグラウンドの持ち上がりが確認できる。最後に(e-1)～(e-3)は 1024 ビットパケットの最初、中央、および最後の数ビットの光パルス波形を示している。パワーばらつきは多少残るものの、良好な結果が得られたと考えられる。

今回、光学的 OTDM 装置を試作し、既存の ATDM 装置と組み合わせる事により、光パケットのビットレートが 10Gbps 以上の場合のスケラビリティ評価を行なった。EAM を用いて 5GHz の正弦波で OPG 出力光パルスを変調し、半値全幅約 35ps の光短パルスを得た。この光短パルスを 4 分岐し、空間型移相器を用いて OTDM する事により、10Gbps、4 ビットパケット生成を達成した。このように生成した 10Gbps、4 ビットパケットを既存の DMZ 装置、FLC 装置に入力する事により、擬似信号の 662Mbps→10Gbps、1024 ビットパケット圧縮を実験的に検証する事が出来た。これにより、2.5Gbps→40Gbps へのパケット圧縮技術の実現に向けて、本方式の妥当性を確認できた。

第5. 1. 2. 1-1表 装置仕様

項目		仕様
光パワーレベル		
	短パルス生成部	-10dBm Av. +12dBm Pk.
	遅延圧縮部	-15dBm Av. + 7dBm Pk.
	ループ圧縮部	+13dBm Av. +35dBm Pk.
光SNR	短パルス生成部	32dB 以上
	遅延圧縮部	27dB 以上
	ループ圧縮部	22dB 以上
PDLによるパワー揺らぎ		
	遅延圧縮部	～0.5dB
	ループ圧縮部	～1.2dB
制御信号インターフェース		
圧縮器入力	データ入力	155.52Mbps スクランブルド2値 (マーク率1/2) ECLインターフェース
	クロック入力	155.52MHz ECLインターフェース
圧縮器出力	光パルス出力	パルスビットレート 2.64384Gbps パケット長 256ビット パケット周期 1646.090535ns 光パルス幅 約80ps 平均光パワー +13dBm (最大) 光パルス消光比 30dB以上 光パケット消光比 30dB以上
	同期信号出力1	16ビット圧縮光パルス出力に同期 ECLインターフェース
	同期信号出力2	256ビット圧縮光パルス出力に同期 ECLインターフェース
実装形態		第5. 1. 2. 3-1図参照
	ケース、ラック	W:600, H:1800, D:800

第5. 1. 2. 3－1表 OPG装置の設定、測定値 一覧

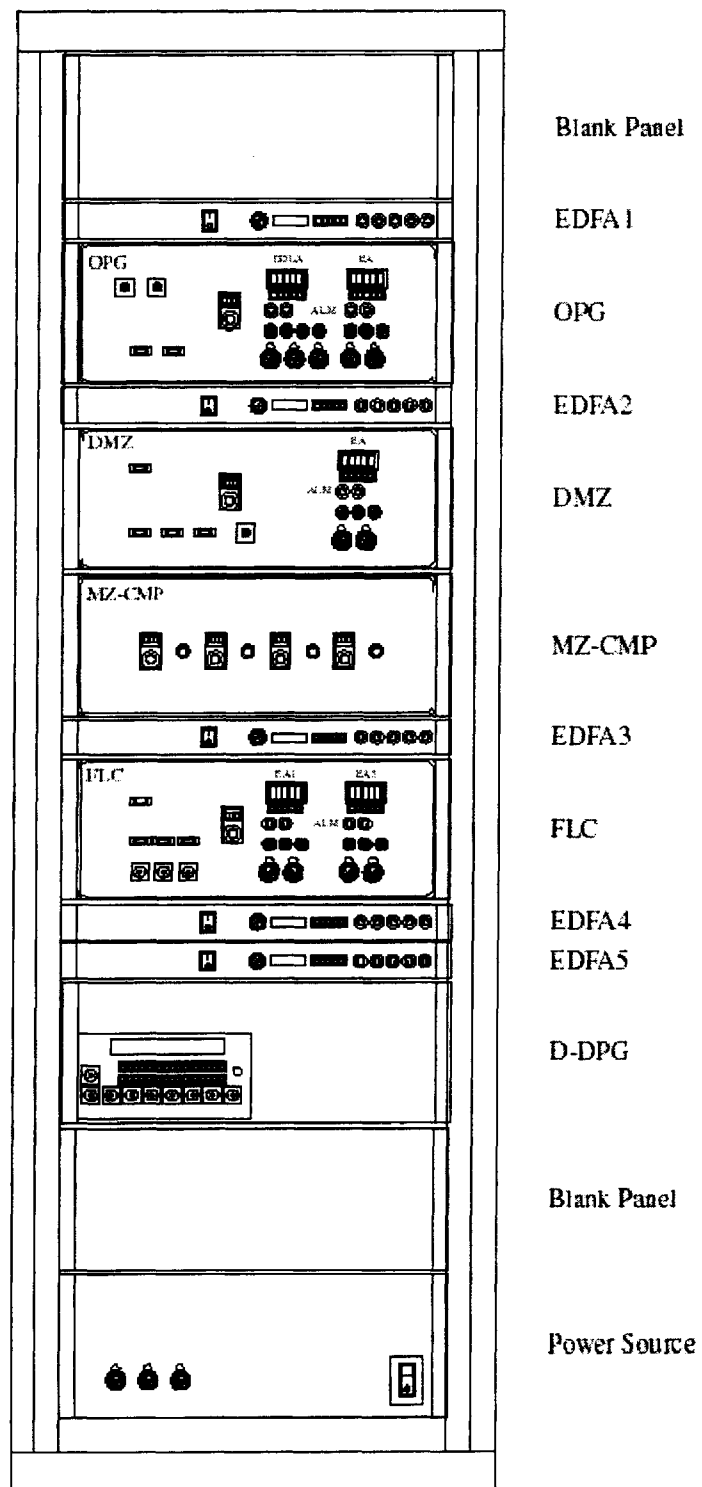
箇所	項目	設定、測定値
EALD	TEMP	19.78℃
	IF	60.0mA
	BIAS	-3.305V
	MOD	0.3494
EALD-MON	光パワー	-9.88dBm
	光SNR	35.66dB
	消光比	15.8dB
PULSE-DELAY	設定2	250
EA1	TEMP	25.00℃
	CUR	1.945mA
	BIAS	-6.499V
	MOD	0.6003

第5. 1. 2. 3-2表 MDZ装置の設定、測定値 一覧

箇所	項目	設定、測定値
EA2	TEMP	25.17℃
	CUR	2.211mA
	BIAS	-6.222V
	MOD	0.5134
PULSE-MON	光パワー 光SNR	-17.62dBm 31.99dB
MZCMP-MON	光パワー 光SNR	-4.47dBm 31.94dB
GATE-DELAY	設定	144
MZ-CMP	DLY1	2312
	DLY2	3210
	DLY3	5383
	DLY4	5009

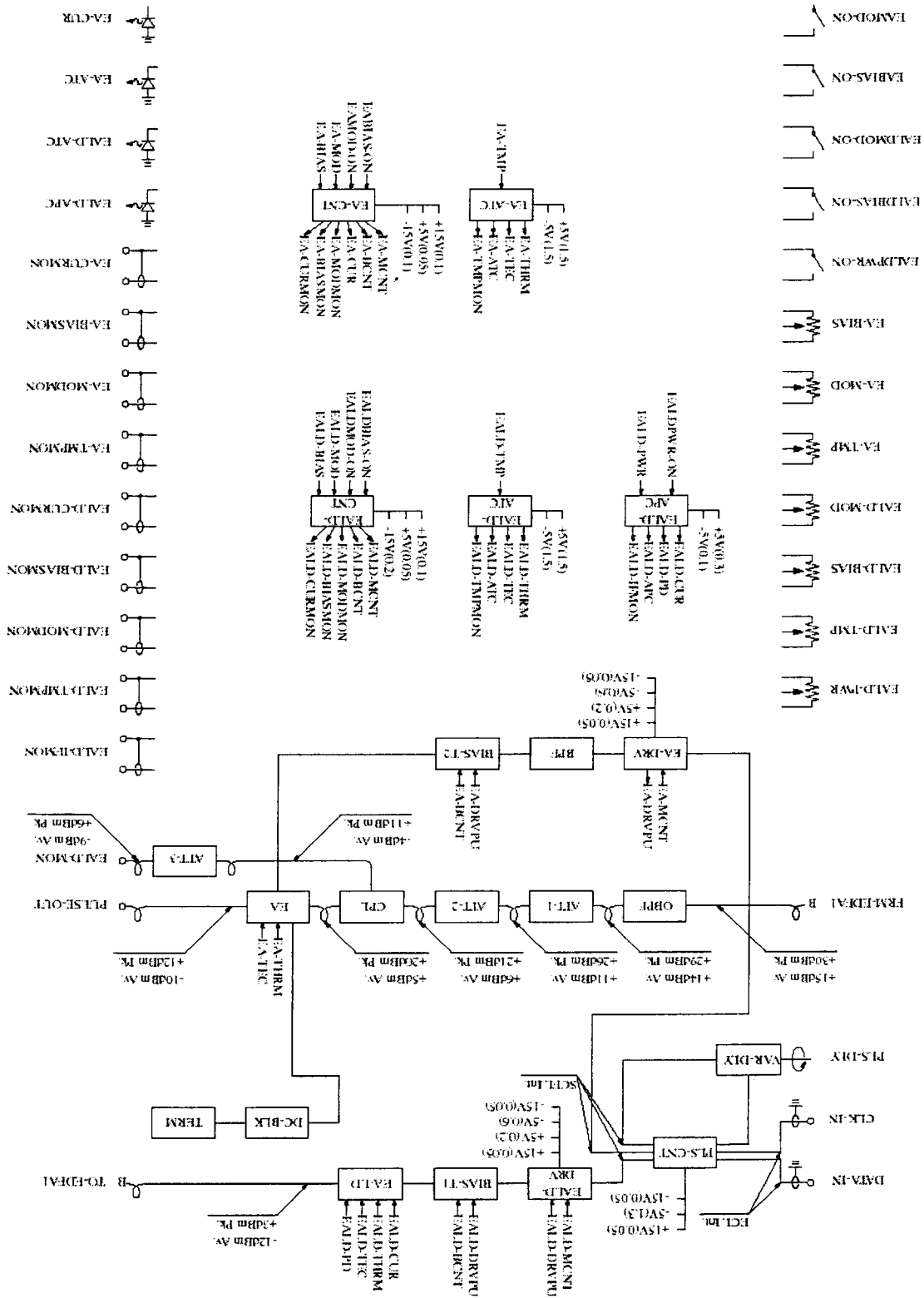
第5. 1. 2. 3－3表 FLC装置の設定、測定値 一覧

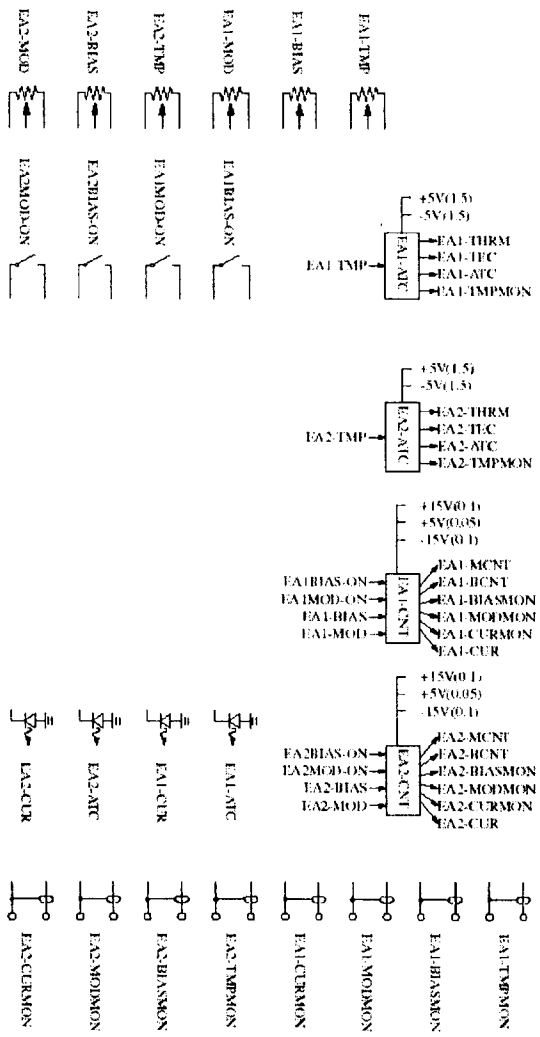
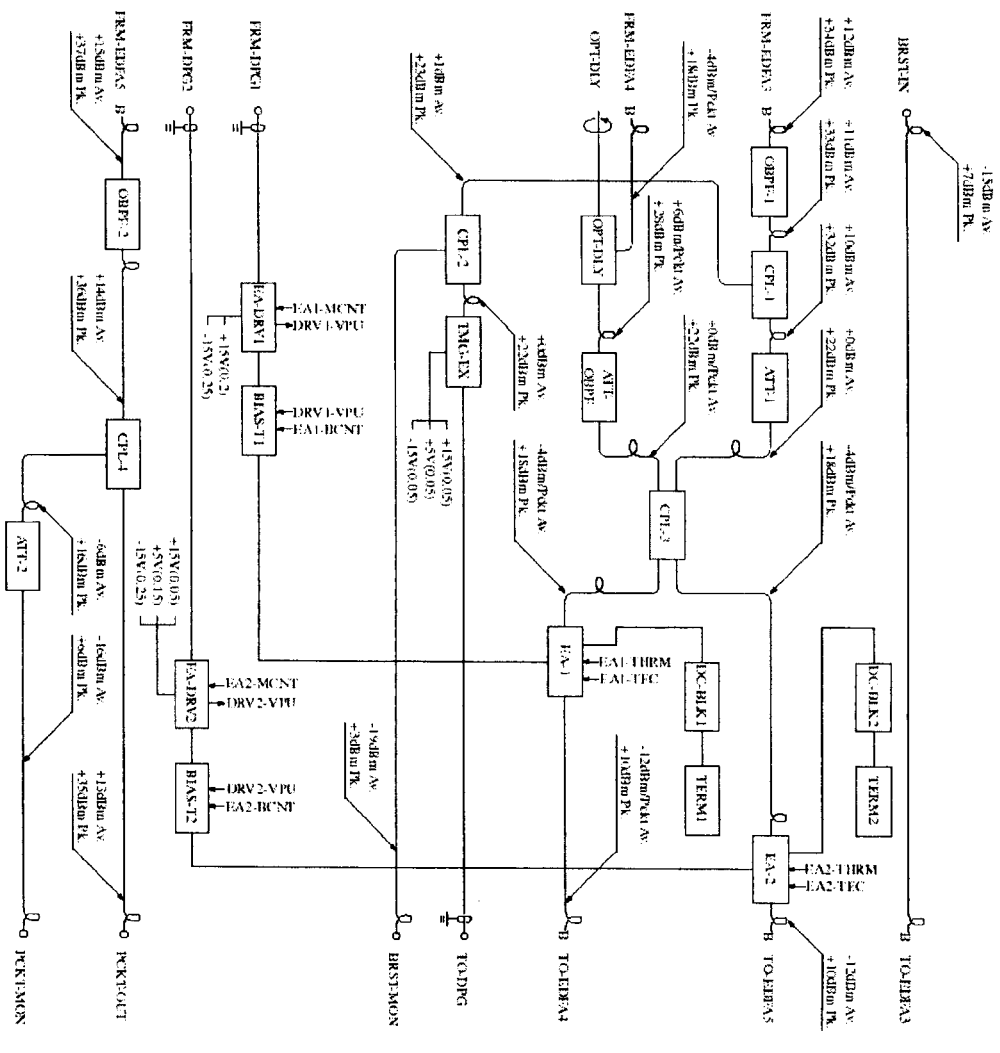
箇所	項目	設定、測定値
EA3	TEMP	25.26℃
	CUR	0.098mA
	BIAS	-0.004V
	MOD	0.6000
EA4	TEMP	25.17℃
	CUR	1.950mA
	BIAS	-5.950V
	MOD	0.3500
BRST-MON	光パワー	-17.73dBm
	光SNR	27.88dB
PCKT-MON	光パワー	-18.32dBm
	光SNR	22.1dB
OPT-DLY	設定	7392
D-DPG	A	T+83.2ns、 50Ω、 ECL
	B	A+102.88ns、 50Ω、 ECL
	C	T+85.3ns、 50Ω、 ECL
	D	T+102.88ns、 50Ω、 ECL



第5. 1. 2. 2-1図 装置外觀図

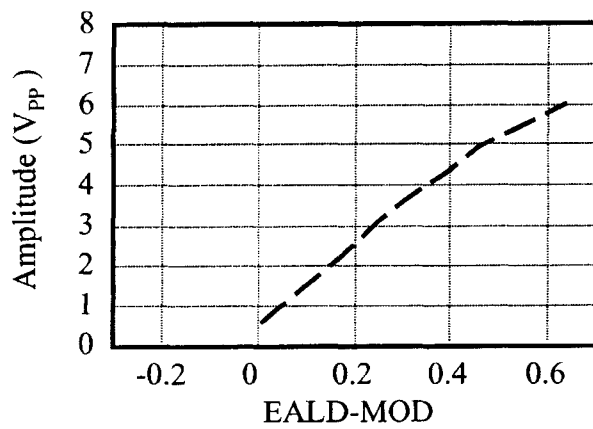
第5.1.2.2条 OPG回路設計図



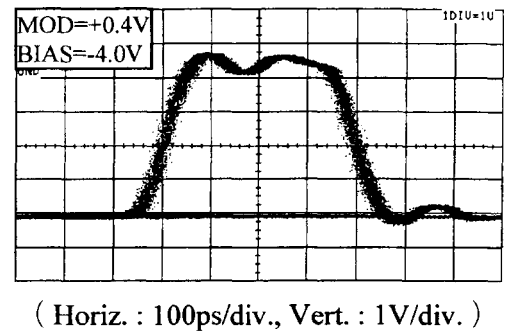


第5.1.2.2-4图 FLC回路设计图

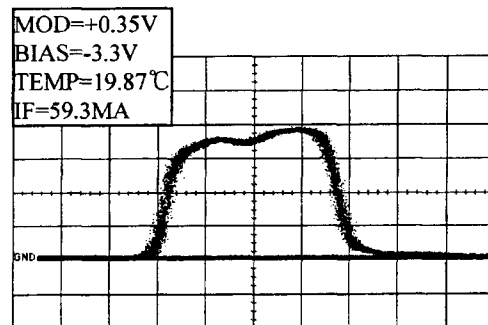
(a) 変調特性



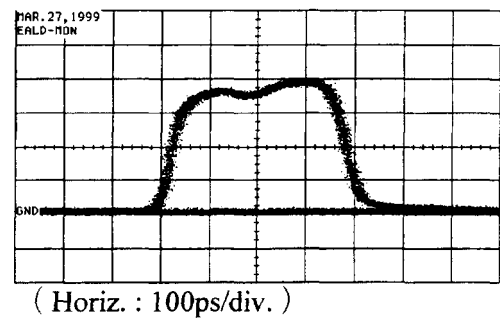
(b) 駆動電気波形



(c) 出力光波形

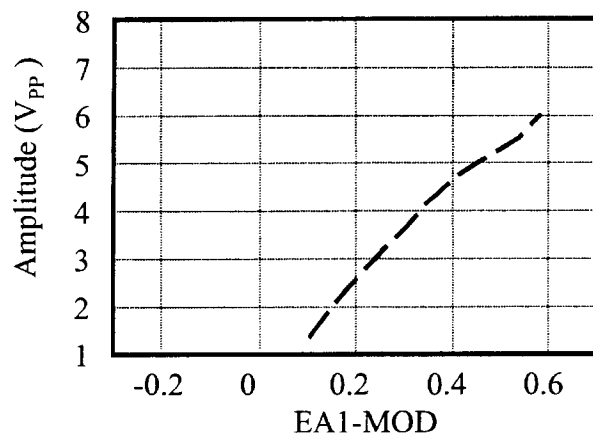


(d) モニタ光波形

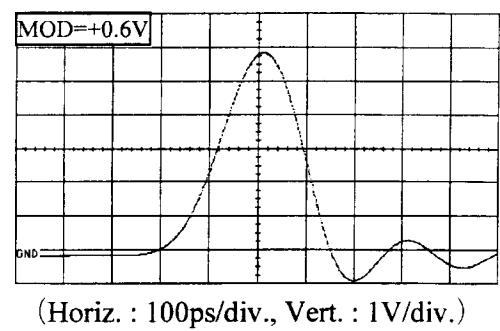


第5. 1. 2. 3-1図 E A-L D特性

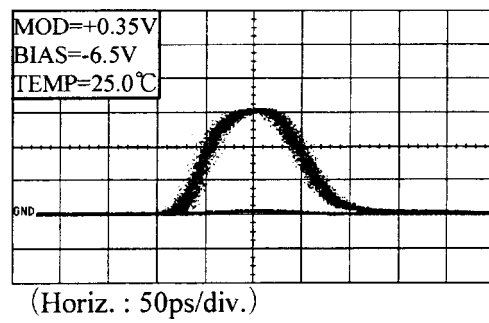
(a) 変調特性



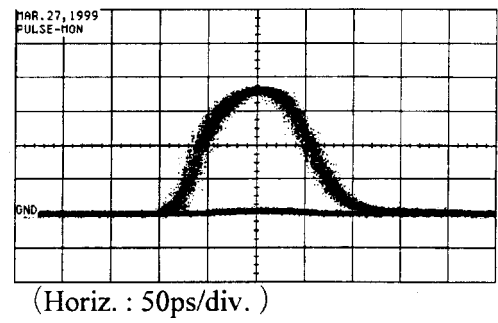
(b) 駆動電気波形



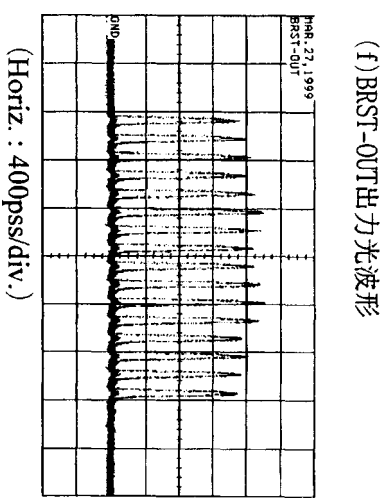
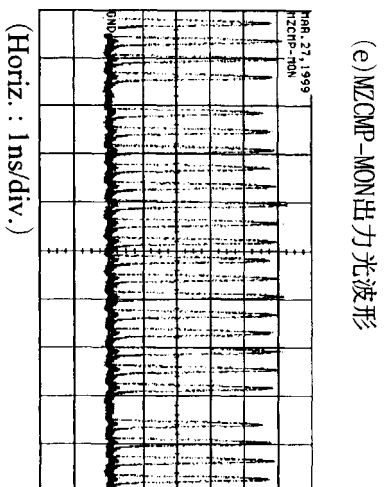
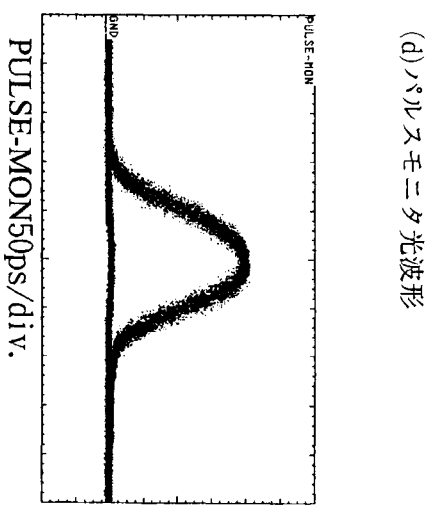
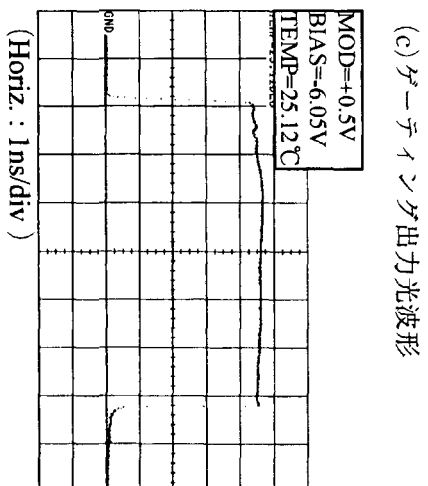
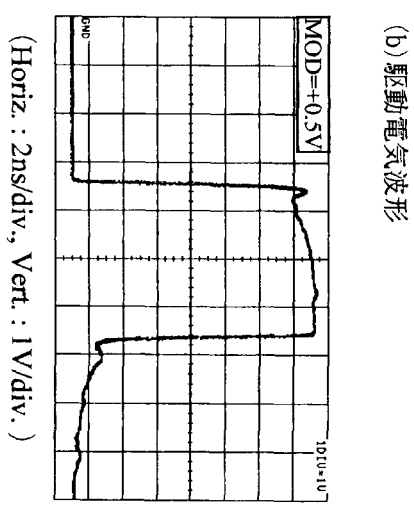
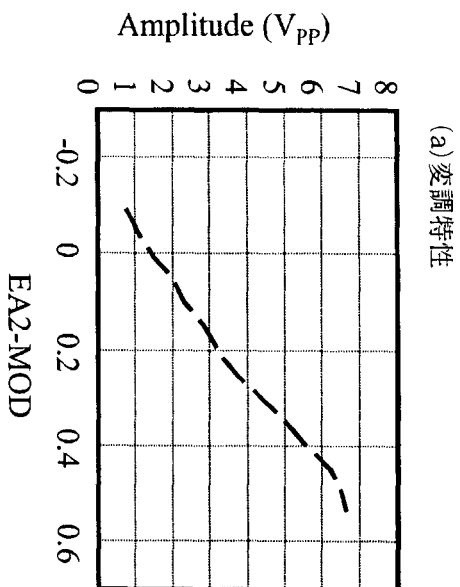
(c) 出力光波形



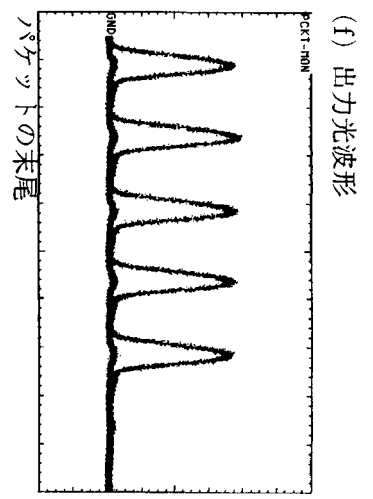
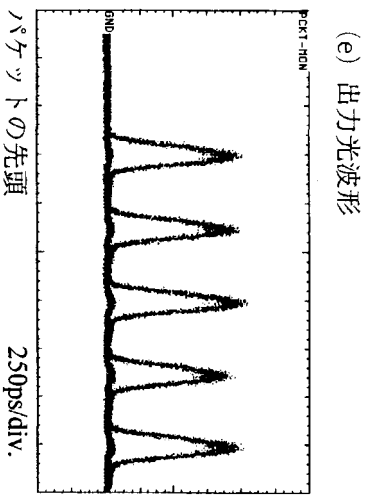
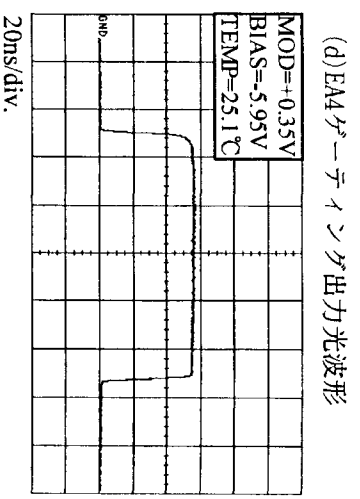
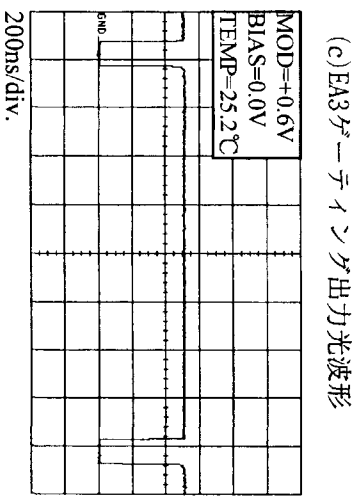
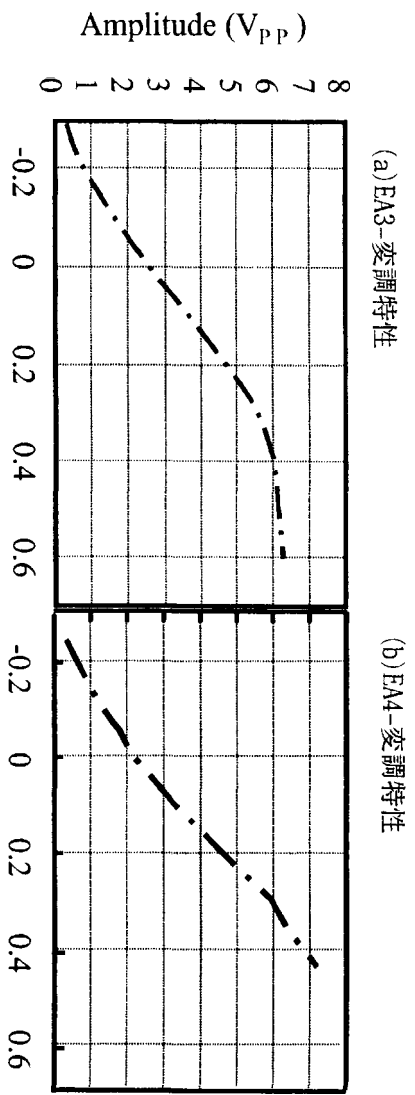
(d) モニタ出力光波形



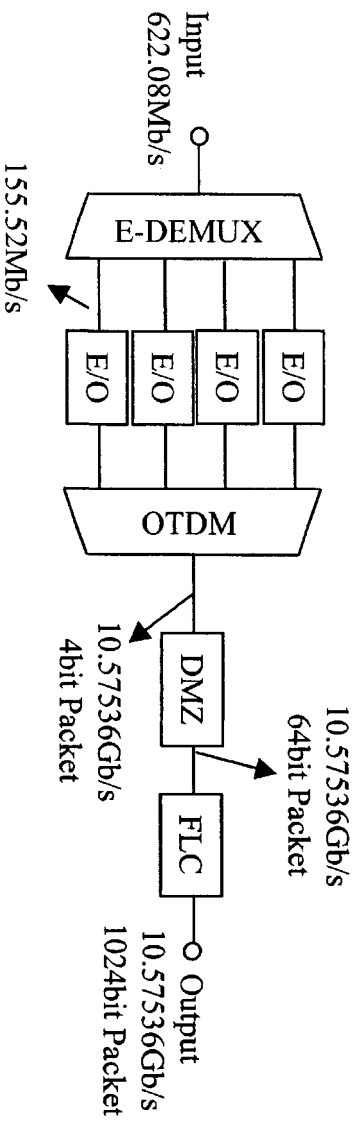
第5. 1. 2. 3-2図 EA1特性



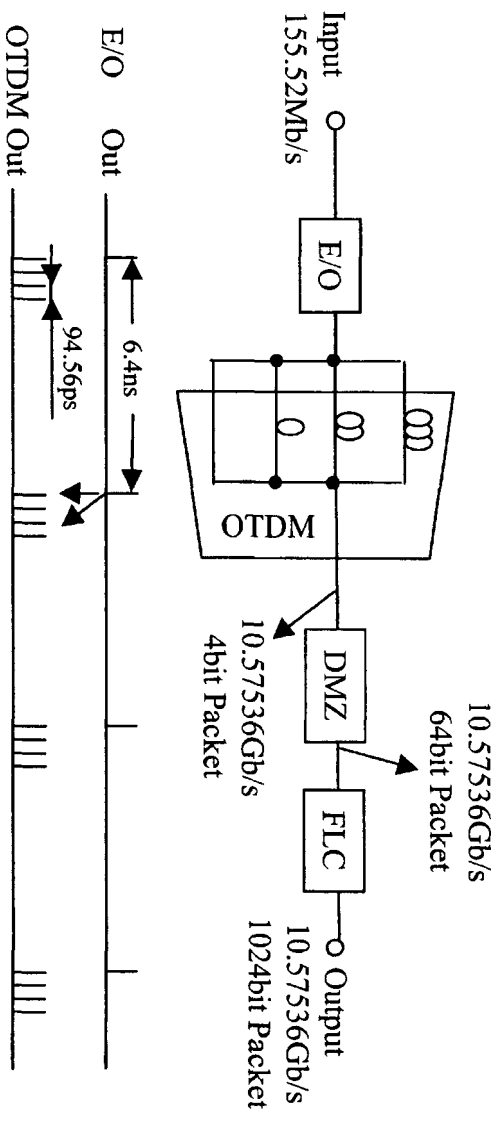
第5. 1. 2. 3-3図 EA2特性



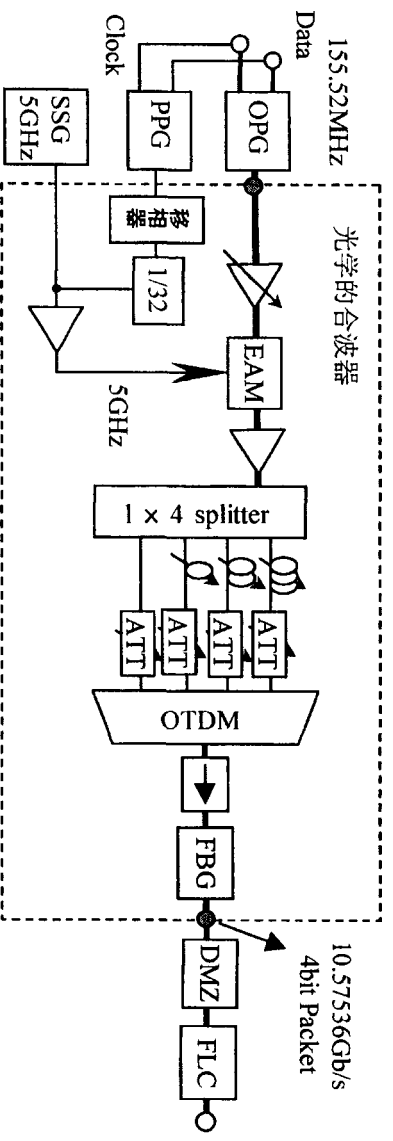
第5. 1. 2. 3-4図 FLC特性



第5.1.2.4-1図 基本構想

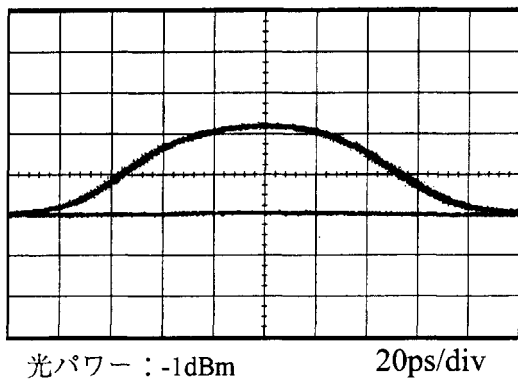


第5.1.2.4-2図 擬似実験の構想図

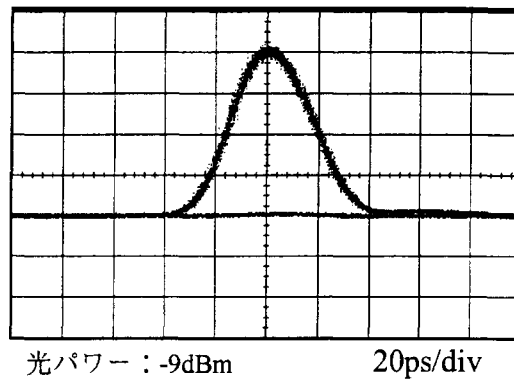


第5.1.2.4—3圖 試作回路構成

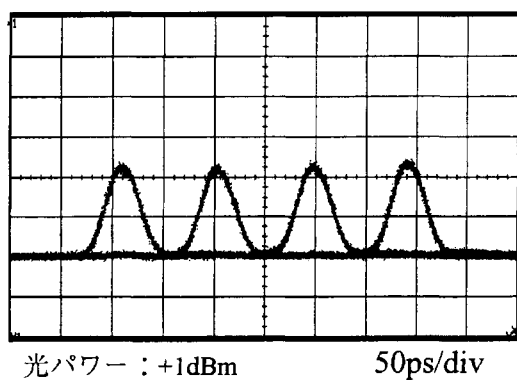
(a) EAM入力波形



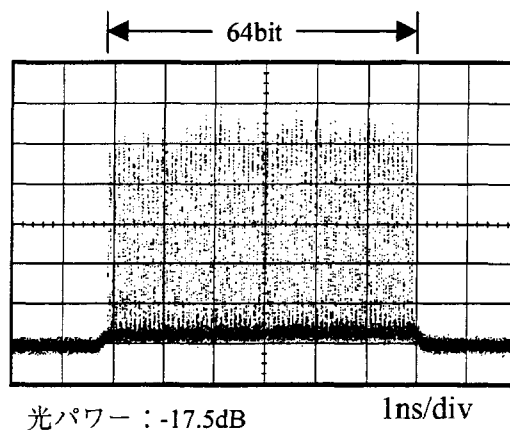
(b) EAM出力波形



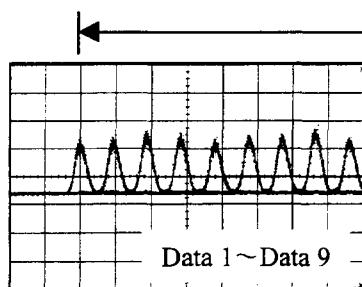
(c) DMZ入力波形



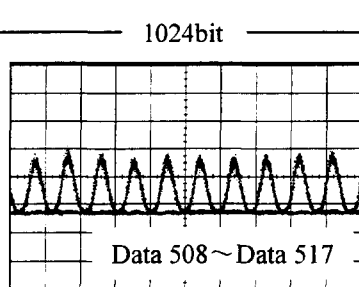
(d) FLC入力波形



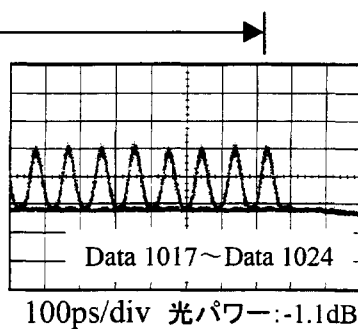
(e-1) FLC出力波形



(e-2) FLC出力波形



(e-3) FLC出力波形



第5. 1. 2. 4 - 4図 実験結果 (縦軸：a,u,)

5. 1. 3 パケット伸張装置

パケットの長さを 256 ビット、圧縮前の信号周波数を 155.52 MHz、圧縮率を 17 倍、圧縮後の周波数を 2.644 GHz とするパケット伸張装置を試作・評価した(1)。装置内部の光回路構成は、第 4. 3-1 図に示したものである。各段の MZ 周波数(遅延時間の逆数)は $155.52 \text{ MHz} \times 17/16 = 165.24 \text{ MHz}$ (MZ 遅延光回路#8)、および、その 1/2 分周(MZ 遅延光回路#7)、1/4 分周(同#6)、..., 1/128 分周(同#1)周波数である(第 5. 1. 3-1 表)。光ゲートの繰り返し周波数は $155.52 \text{ MHz}/16 = 9.72 \text{ MHz}$ (光ゲート#1) および 155.52 MHz(光ゲート#2)、ゲート幅は 102.9 ns(光ゲート#1)および 6.43 ns(光ゲート#2)である。

第 5. 1. 3-1 図にパケット伸張装置の概観およびその内部を示す。外形寸法 43(W)×20(H)×45(D) (cm) のケース 2 台に全ての伸張光回路を収納した。挿入損失補償用の光増幅器 4 台も、2 台のケース内部に収納した。光ゲート制御部は、別のケースに収納した。

256 ビット光パケットを 17 倍に伸張するためには、MZ 光回路の遅延時間を極めて精度良く調整する必要がある。今後の高速化を念頭に置いた高精度調整・評価を試みた。評価システムを、第 5. 1. 3-2 図に示す。高速サンプリングスコープを用いる方法、オートコリレータを用いる方法、RF スペクトルアナライザを用いる方法の 3 種類を試みた。オートコリレータを用いると最も精度の高い評価が可能だが、本伸張装置の前半部の MZ 光回路のような長い遅延時間の調整には不適當である。検討の結果、サンプリングスコープを用いる方法を採用した。

なお、サンプリングスコープの時間軸は無視できない非線形歪を持つ。そこで、MZ 光回路の遅延時間と参照光パルス列間隔の差分を調整・評価する方法により高い時間精度を確保した。すなわち、安定な電気信号源(周波数ゆらぎ $< \pm 5 \times 10^{-10}$ 、絶対精度 $< \pm 2 \times 10^{-7}$)を用いてモードロックファイバーレーザを外部同期動作させ、10.57536-GHz (= $165.24 \text{ MHz} \times 64$) 光パルス列を発生した。光パルス幅は 2.0 ps、波長は 1550 nm である。さらに、10.57536-GHz 光パルス列をパルスパターン発生器で駆動した LN 光変調器で分周することにより、それぞれの MZ 遅延時間に適した参照光パルス列を生成した。

伸張光回路の調整結果を第 5. 1. 3-3 図～第 5. 1. 3-5 図に示す。まず前半部(MZ #1, #2, ..., #4)を評価するために MZ #1 に $8192+1 = 8193$ 分周光パルス列(第 5. 1. 3-1 表参照)を入力すると、MZ #4 から $10.57536\text{-GHz}^{-1} = 96\text{-ps}$ 間隔の 16 連光パルスが出力した(第 5. 1. 3-3 (a) 図)。8192 分周光パルス列を入力すると、16 連光パルスが完全に重なる(第 5. 1. 3-3 (b) 図)。第 5. 1. 3-3 (a) 図の 16 連出力パルスのピーク位置(第 5. 1. 3-5 (a) 図の●印)と 10.57536-GHz 参照光パルス列のピーク位置(▲印)の差分測定によりピーク位置誤差を評価した結果、誤差は ± 2 ps 以下であった。後半部(MZ #5, #6, ..., #8)も同様の結果を示した。16 連光パルス出力波形を第 5. 1. 3-4 (a) 図に、重なった波形を第 5. 1. 3-4 (b) 図に示す。後半部のピーク位置誤差も ± 2 ps 以下であった(第 5. 1. 3-5 (b) 図)。

以上により、256 ビットパケット用伸張装置の時間誤差は ± 5 ps 以内に収まった。伸張後のパケット長($155.52 \text{ MHz}^{-1} \times 256 = 1.6 \text{ }\mu\text{s}$)の $\pm 3 \times 10^{-6}$ に相当する、高い時間

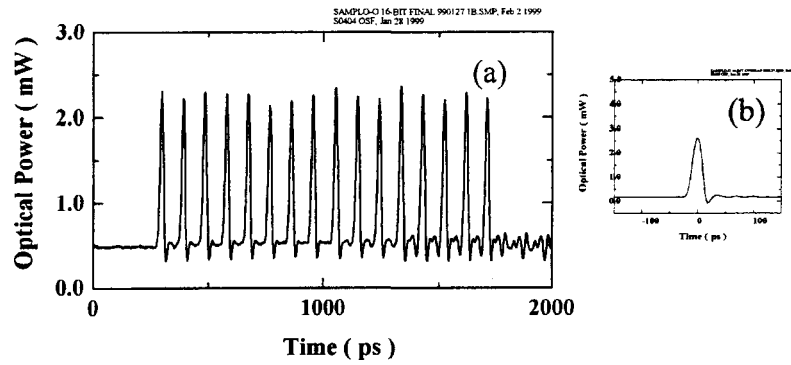
精度である。

時間精度以外の主要な性能項目は、出力ピーク強度の均一性、挿入損失、および、偏光依存性である。出力ピーク強度の均一性は前半部・後半部それぞれ ± 0.2 dB以下と、非常に良好であった(第5.1.3-3(a)図および第5.1.3-4(a)図)。挿入損失合計は91 dBと、設計値(108 dB)を17 dB下回った。伸張装置が内蔵する光増幅器(損失補償用、利得合計=120 dB)に対して29 dBの余裕が生じた。挿入損失の内訳は、MZ光回路の過剰損失=33 dB、MZ光回路の分岐損失=12 dB、グレーティング損失=24 dB、ポート挿入損失=22 dBであった。偏光依存性はMZ光回路一台当たり0.4 dB(平均)、装置全体で3.2 dBと、良好であった。

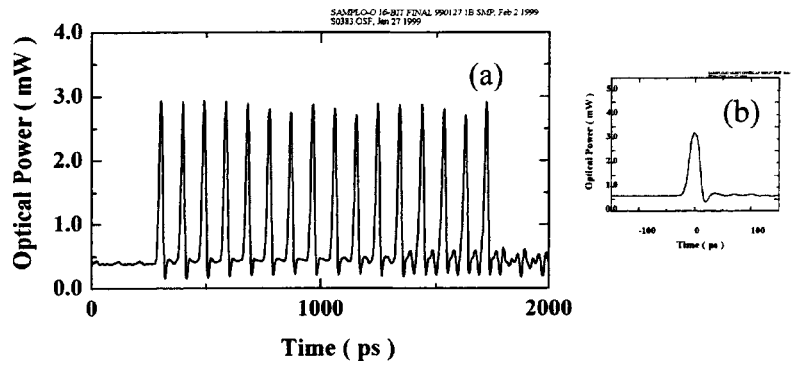
以上の設計・製作・調整・評価の結果、高い時間精度と強度均一性を兼ね備える光パケット伸張装置が完成した。

[参考文献]

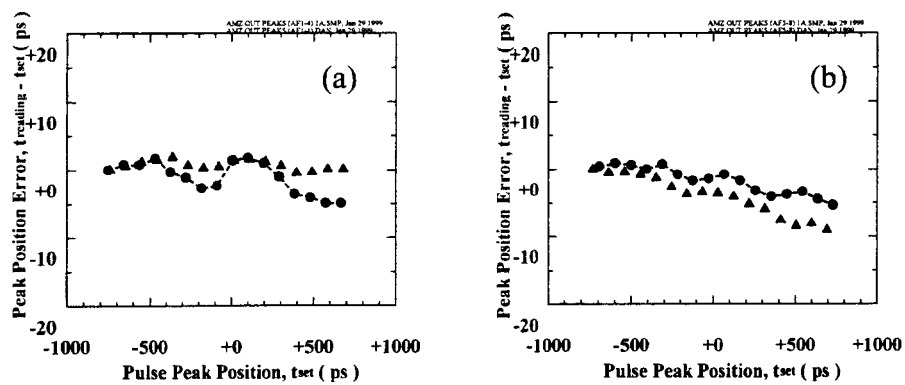
- (1) 上野芳康、洲崎哲行、四方誠、田島一人、中村滋、「光パケット圧縮伸張技術を用いた通信ノード方式の検討(3) -パケット伸張装置-」、1999年電子情報通信学会通信ソサイエティ大会、B-10-141、講演論文集2、p. 318、sept. 7-10、1999。



第5. 1. 3-3図 伸張装置評価結果(1)



第5. 1. 3-4図 伸張装置評価結果(2)



第5. 1. 3-5図 伸張装置評価結果(3)

- ：伸張装置の16連パルス出力のピーク位置
- ▲：参照用10.57536-GHzパルス列のピーク位置

5. 1. 4 画像伝送装置

5. 1. 4. 1 開発目標と装置仕様

本章では、提案する CPM 光ノードの有効性を確認するために試作した、画像伝送装置の詳細について説明する。まず、開発目標および装置使用について述べる。

試作する CPM 光ノードの実運用時の特性を調べるためには、なるべく実際に即したアプリケーションを用いたデモンストレーションが重要である。今回は、データ伝送における広帯域性が必要であるとともに、リアルタイム性・符号誤り率に対する依存性の客観的評価がしやすいため画像伝送による評価を行った。前述のように、パケット圧縮・伸張装置の低速側データインターフェースは 155.52Mbps 信号であり、このようなインターフェースをもつデジタル画像伝送装置の開発を目標とした。

デジタル画像としては、放送局内レベルの高画質を実現する事が可能な MPEG2 信号を用いた。ここで、MPEG2 信号の中でも伝送容量の多いメインプロファイル・メインレベル (MP@ML) フォーマットを採用した。この MPEG を 155.52Mbps のコンスタントビットレート (CBR) 信号に収容するように装置の開発を進めた。このとき、この 155.52Mbps の信号自体では、通常の SONET・SDH における OC-3 相当の 155.52Mbps 信号よりも更に高いクロック精度が必要である。予備実験により、このクロック精度は、155.52Mbps のほぼ 16 倍の 2.5Gbps (OC-48) 相当のクロック精度が必要であることがわかった。よって、今回試作する画像伝送装置においては、その送信側においてこのようなクロックジッタ抑圧回路を付加することとした。

5. 1. 4. 2 装置設計

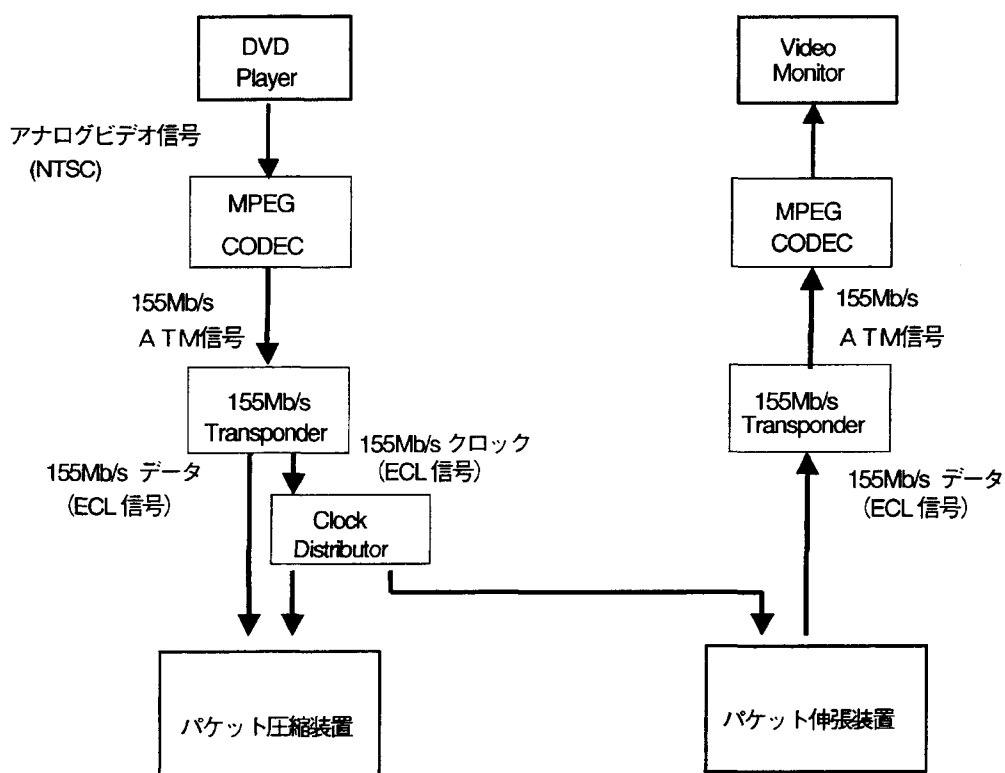
設計した画像伝送装置の装置構成を第 5. 1. 4. 2-1 図に示す。以下のこの構成を以下に説明する。まず、画像ソース (DVD プレイヤー) からのアナログビデオ信号 (NTSC) は、画像符号回路 (MPEG コーダ) によりデジタル信号に変換される。ここで、画像符号回路としては NEC 製 (型名: Visualink 7000) を用いており、デジタル画像信号は 155Mbps (OC-3) 光信号中に ATM 信号として収容されている。この 155Mbps 光信号は 155Mbps のトランスポンダにおいて電気 (ECL) 信号に変換されるとともに、155GHz のクロック信号の抽出を行う。このとき、抽出された 155MHz クロック信号はそのジッタ量が大きいため、トランスポンダ内のクロックジッタ抑圧回路により、よりクロック信号の純度を上げている。このクロックジッタ抑圧回路の詳細は第 5. 1. 4. 2-2 図に示す通りである。入力される 155MHz のクロック信号は一度 16 通倍されて 2.5GHz となり、その PLL 回路によりジッタを押さえた後に、再度 1/16 分周されることにより、精度の高い 155MHz クロック信号となる。この 155MHz クロック信号はクロック信号分配器より 8 分岐される。このようにして得られた 155MHz クロック信号および 155Mbps データ信号は ECL インターフェースとして、パケット圧縮回路へと渡される。

一方、パケット伸張回路からの出力信号は155Mbps トランスポンダにおいてE0 変換された後に、MPEG デコーダ（送信側と同一機種）に入力される。ここで、ATM 信号から再びアナログ画像信号へと変換され、TV モニタによって画質の評価を行う。

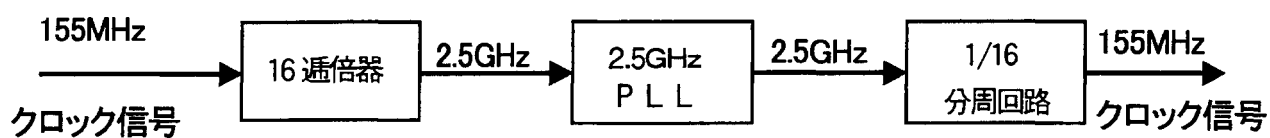
5. 1. 4. 3 試作結果

試作された装置は、19 インチラック 2 架からなる。第 5. 1. 4. 3-1 図に画像送信装置、第 5. 1. 4. 3-2 図に画像受信装置である。第 5. 1. 4. 3-1 図の上から、MPEG コーダ、ATM スイッチ（今回のデモでは使用せず）、155Mb/s トランスポンダ、クロック信号分配器、可変ディレイ（クロック信号位相調整用）である。一方、第 5. 1. 4. 3-2 図では、上から MPEG コーダ、ATM スイッチ（今回のデモでは使用せず）、155Mbps トランスポンダ、および 155Mbps 短パルス受信器（光パケット伸張装置の一部として使用）である。

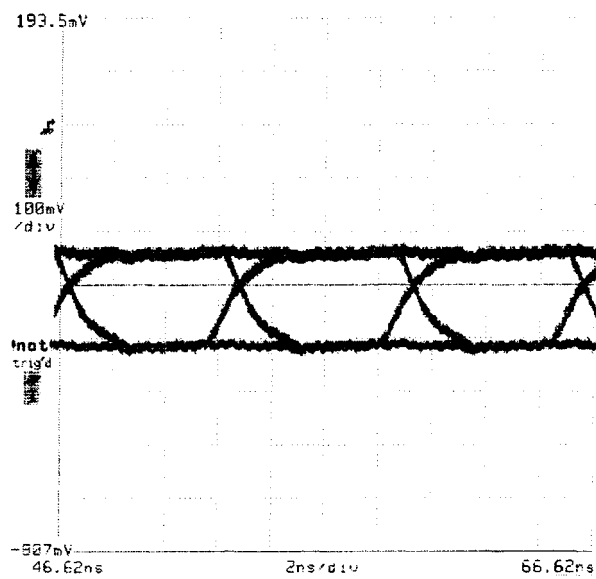
第 5. 1. 4. 3-3 図には、画像送信装置における出力の 155Mbps データ信号、155MHz クロック信号を示すが良好な波形応答が得られている。また、この出力を画像受信装置の入力につないだところ良好な画像伝送が行われていることが確認できた。



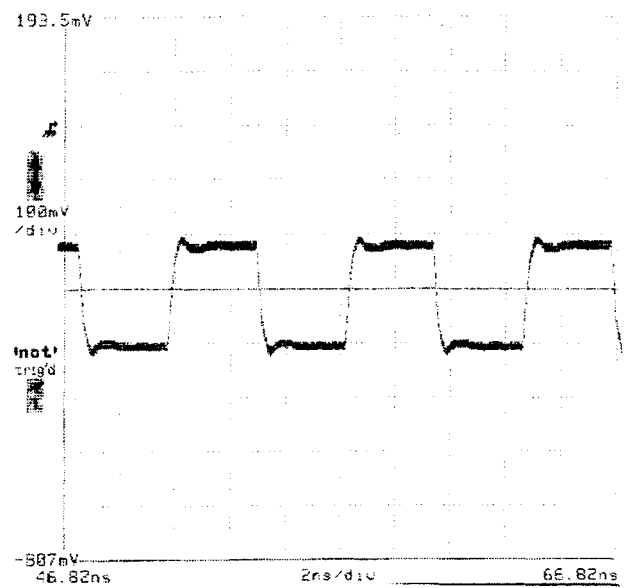
第5. 1. 4. 2-1図 画像伝送装置構成図



第5. 1. 4. 2-1図 クロックジッタ抑圧回路構成図



(a) 155Mb/s データ信号



(b) 155MHz クロック信号

第5.1.4.3-2図 画像送信装置出力電気波形

5. 1. 5 COPMデモンストレーション

5. 1. 5. 1 信号伝達特性

本章では、これまで述べた試作装置について、波形応答、符号誤り率等の諸特性に関して測定した結果について述べる。

最初に、試作した装置の各部の動作波形を示す。第5. 1. 5. 1-1 (a)図は、パケット圧縮装置からの短パルス光信号出力であり、パルス幅が半値全幅で約 100psec のタイミングジッタの少ない良好な波形が得られている。また、(b)図は、これらを 16bit 単位で圧縮した信号である。この信号を更に 256bit 単位で圧縮したものが第5. 1. 5. 1-2 図であり、パケット間における残留光のない良好な光パケットが得られていることがわかる。この光パケット信号をパケット伸張装置において2段階に伸張する。まず、前半部は 256bit のパケットを 16bit 単位に伸張する。このときの波形を第5. 1. 5. 1-3 (a)図に示すが、パケット内の後半に行くに従って、若干ではあるが累積 ASE 光が増えていることがわかる。また、このときのパケット内の個別パルスの応答は、第5. 1. 5. 1-3 (b)図に示すように良好であり、光ゲーティングによる波形劣化はほぼ無いことが観測された。さらに 1bit 毎に伸張した光パルスは、第5. 1. 5. 1-4 (a) 図に示す 155Mbps 出力光信号波形であり、振幅・位相ジッタの抑えられた良好な応答波形が得られている。この光短パルスを 155Mbps の光受信機によって受信した受信波形を第5. 1. 5. 1-4 (b)図に示す。短パルス受信のために RZ 波形となつてはいるが、良好な応答が得られていることがわかる。

本装置の画像伝送特性を評価した結果、長時間にわたり誤りのない良好な画像が得られることを確認した。これにより、本デモシステムは温度変動、時間的変動に対して十分動作余裕があることがわかった。

次に、信号源として画像信号の代わりにパルスパターン発生器、および画像モニタの代わりに誤り率測定器を用いて、本システムにおける符号誤り率特性の評価を行った。第5. 1. 5. 1-5 図に送信部・受信部の対向時に測定した 155Mbps 2^{15} -1PN 信号に対する符号誤り率特性を示すが、その受信感度 (BER= 10^{-9}) は -34.8dBm であった。この時、伸張・圧縮回路中での信号劣化による影響を評価したところ、2.5dB のペナルティが生じていることが分かった。

5. 1. 5. 2 考察

上記システム評価を通じて明らかになった課題に関して、以下に考察を行う。

まず、信号伝達時において問題となったペナルティに関して詳細に検討した。第5. 1. 5. 2-1 図に評価系を示すが、システムを異なるインターフェースの組み合わせで評価することにより、システムの分析を行った。すなわち、①短パルス回路-155Mbps 光受信機の対向時、②MZ 圧縮回路

-伸張回路# 1 対向時、および③ファイバループ圧縮回路-伸張回路# 2 対向時、の3つの組み合わせでの受信感度の比較を行い、その差異について検討した。第5. 1. 5. 2-2図にPN15段での、第5. 1. 5. 2-3図にPN23段での、測定結果を示す。また、この系における光SNRを光スペクトルアナライザ（分解能：1nm）で評価した結果は第5. 1. 5. 2-1表の通りであった。この結果より以下のような考察が行える。

①短パルスの適用による受信感度劣化はほぼ無し。

NRZ 信号受信時の受信感度は-36.2dBm であるため

②光SNRは155Mbps 光受信器における主たるペナルティの要因ではない。
理論上では所要SNRは10dB以上であれば十分のはずである。

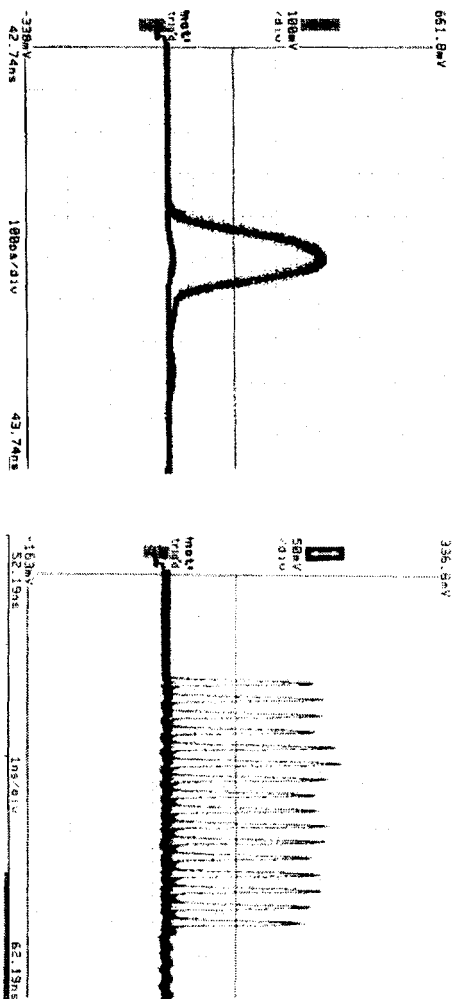
③PN15段における受信感度劣化要因はゲーティング信号と信号間のジッタ・ワンダによると思われる。

④PN23段においては、ファイバループ圧縮器—伸張回路# 2間で大きな受信感度劣化を生じる。其原因としては、系の同符号連続耐力、クロック信号のジッタが考えられる。

以上のうち、④については通常データ伝送においては、伝送に対して常に何らかの符号化（スクランブル化、ブロックコード化）が行われるため、実システム運用の時には大きな問題とはならないと考えられる。よって、今後の更なる高性能化のためには、信号・同期信号のジッタ・ワンダに関する詳細設計が必要となることがわかった。

送信単パルス

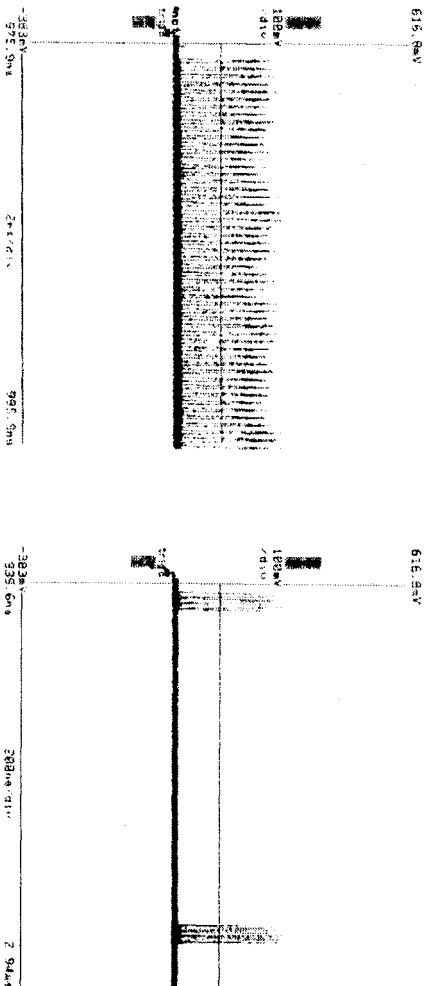
送信側 MZ遅延器 4段目出力 (16パルス)



第 5. 1. 5. 1 - 1 図 パルス圧縮装置各部波形

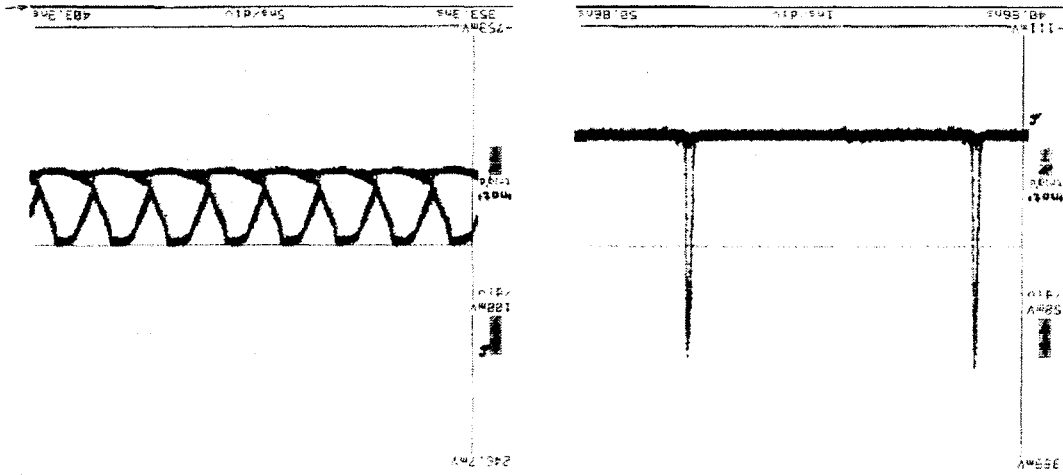
送信側 出力パルス 256パルス 前段部

送信側 出力パケット 256パルス-2パケット



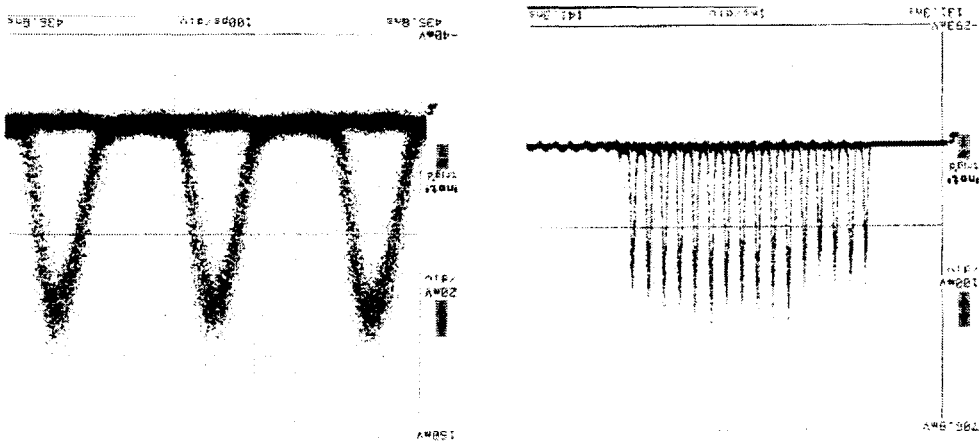
第 5. 1. 5. 1 - 2 図 パルス圧縮装置出力波形

第5.1.5.1-4図 パルス伸張装置出力波形および
155Mb/s 受信器出力波形

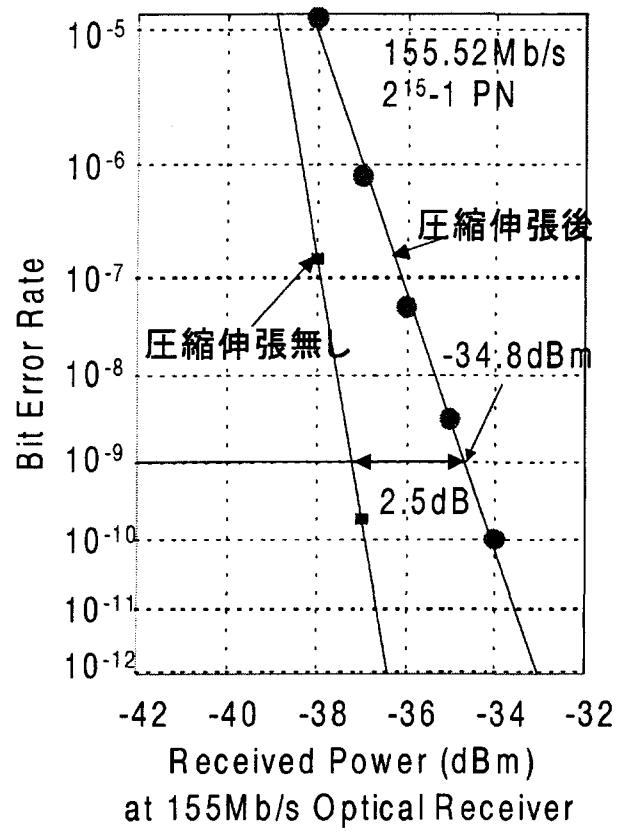


受信パルス
MZ遅延器 8段目出力 (155Mb/s μ l入列)
復調電気波形 (155Mb/s μ l入列)

第5.1.5.1-3図 パルス伸張装置前半部出力波形



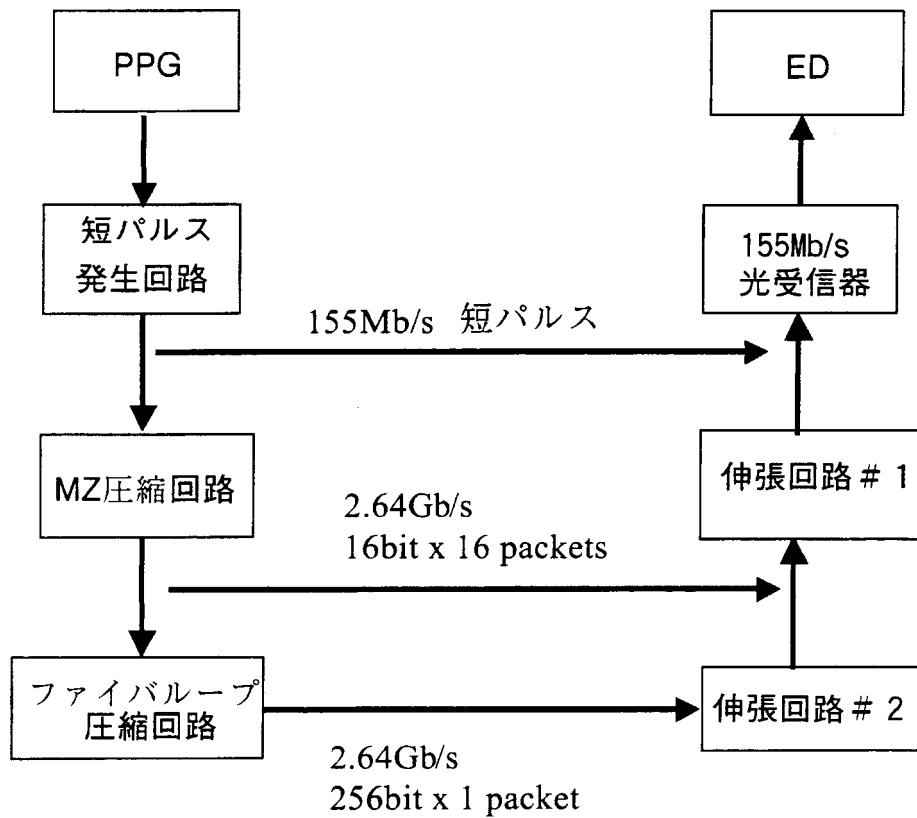
受信パルス
MZ遅延器 4段目出力 (16 μ l入)
同左 アイパターン



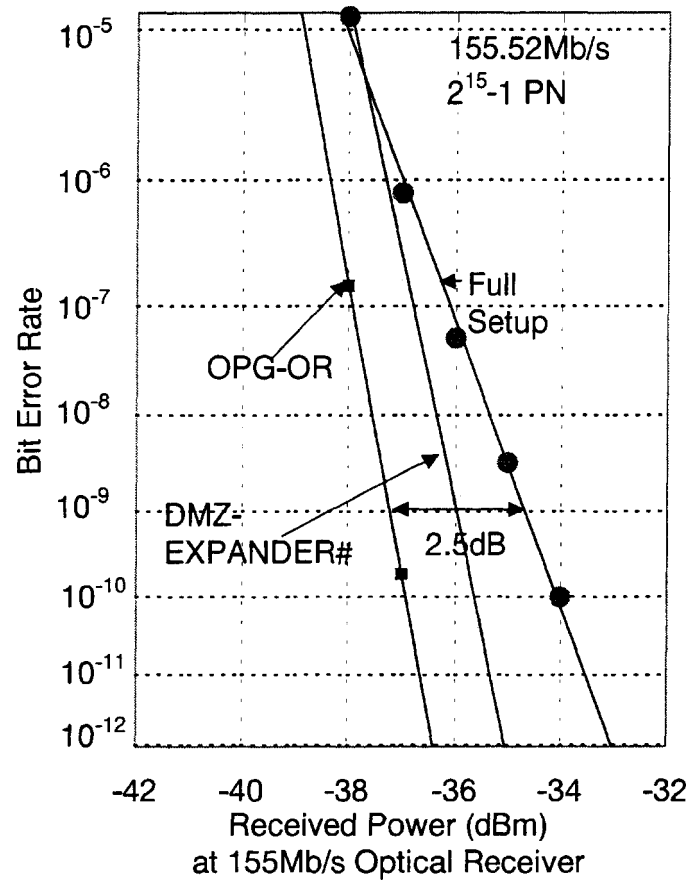
第5. 1. 5. 1-5図 符号誤り率特性

第 5. 1. 5. 2 - 1 表

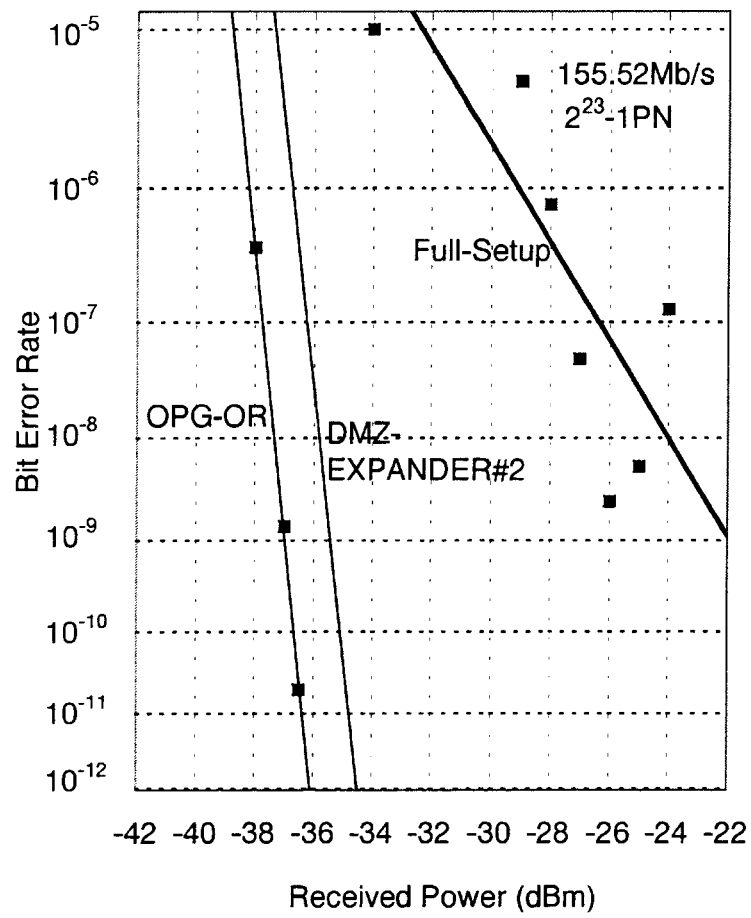
インターフェース	光 SNR (分解能 1nm)
短パルス発生回路-155Mb/s 光受信器	31.3dB
MZ 圧縮回路-伸張回路 # 1 対向時	14.35dB
ファイバループ圧縮回路 -伸張回路 # 2 対向時	12.83dB



第 5. 1. 5. 2 - 1 図 符号誤り率評価系



第 5 . 1 . 5 . 2 - 2 図 符号誤り率特性 (PN15 段)



第5. 1. 5. 2-3図 符号誤り率特性 (PN23 段)

5. 2 光ノードにおける同期方式

5. 2. 1 パケットADM同期方式

5. 2. 1. 1 目的

5. 1 節においては、提案する COPM 光ノードのデモンストレーション結果に関して述べたが、この光ノードを実際のシステムに適用するためには、系の同期が不可欠である。第 5. 2. 1. 1-1 図に COMP 光ノードの同期系の構成例を示す。COMP 光ノードにおいては 2 種類の同期系が必要である。それはすなわち、光パケットの ADM 動作を行うための同期系と、光パケットの圧縮伸張動作を行うための同期系、である。ここで ADM 同期系は、その動作速度が比較的低速であるが、COPM ネットワーク全体で同期されていなければならない。一方、圧縮伸張同期系は比較的高速であり、かつ伝送される光パケット信号自体に対して同期していなければならない。COPM 光ノードを設計する上でこのように性質の異なる 2 種類の同期系を考えなければならない。本 5. 2. 1 項では ADM 同期系、続く 5. 2. 2 項では圧縮伸張同期系について議論する。

5. 2. 1. 2 ADM方式設計

提案する COPM ネットワークにおいては、ADM 同期方式としてパケット信号間の区切りを示す信号、タイムスロットパルス（以下 TSP）を用いて、ネットワーク全体を同期することを検討した。第 5. 2. 1. 2-1 図に模式図を示す。光パケット信号は回線上を多重化されており、TSP により区切られている。ここで、TSP と光パケット信号との間の光のピークパワーに差をつけることにより、TSP だけを抽出しそれをもとに同期信号を生成することが可能である。ここで、余りに TSP と光パケット信号のピークパワー差が近いと、抽出時に同期信号に揺らぎが生じる。よって、その条件を明確にしなければならない。今回は、その影響を調べることを目的に、模擬実験を行った。

実験の詳細を以下に記す。光パケット信号としては、前節で述べた 2.5Gbps-256bit の物を用いた。これを繰り返し周期 102.9nsec、繰り返し周波数 9.72MHz (155.52MHz の 1/16) の TSP で区切る。このとき、TSP のパルス幅としては 500psec 以下、波長は 1550nm (光パケット信号の波長と同一) とした。

試作した実験系の構成を第 5. 2. 1. 2-2 図に示す。図中、パルス圧縮装置は前節で詳細に述べたものである。このパルス圧縮装置へ入力されるクロック信号を分岐して TSP 発生回路へと入力した。ここで TSP 発生回路は、光短パルスを発生するために二段階での光変調を行っている。まずクロック信号から短パルス化した電気信号により EA 偏重機を駆動することにより光短パルスを生成する。続いてクロック信号を 1/16 分周した信号で再度変調することにより、TSP を生成している。この TSP はパルス圧縮装置からの光パケットと合波された後に送信される。受信側では、光カプラ

により分岐された後に光受信器において電気信号に変換された後に、同期信号の抽出を行っている。この抽出された同期信号は、再び光変調器に印加されることによって、光パケット信号の抽出 (Drop) を行う (今回の実験では Drop 動作は行っていない)。

5. 2. 1. 3 実験結果

試作した装置を用いて、TSP を用いた ADM 同期方式に関する測定を行った。第 5. 2. 1. 3-1 図は TSP 発生回路の出力である。これより、パルス幅 400psec、周期 102.9nsec の TSP が良好に生成されていることが分かる。この TSP と光パケットを合波したものが第 5. 2. 1. 3-2 図である。パケット全体では、測定器の時間精度のためよく分からないが、その前端、後端を拡大した光応答をみると良好に動作していることが分かる。

受信器において、この TSP+光パケット信号より抽出された 155MHz の同期信号を第 5. 2. 1. 3-3 (a) 図に示す。光パケット信号が無いとき、すなわち TSP のみの時の時間ジッターは第 5. 2. 1. 3-3 (b) 図に示すように rms で約 9.5psec であった。

次に、第 5. 2. 1. 2-1 図に示す TSP のピーク強度 P_T 、光パケットのピーク強度 P_0 の比を変数 $R = P_T/P_0$ として、ジッター量の変化を評価した。結果は第 5. 2. 1. 3-4 図である。このとき、

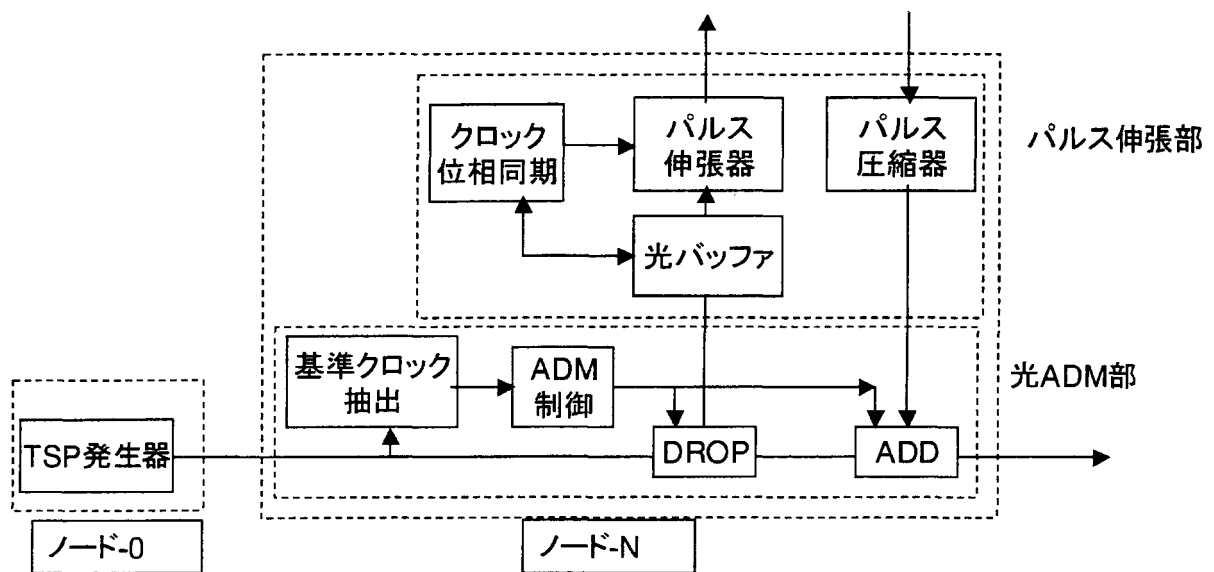
①全部で 16 タイムスロットある中の 1 つのタイムスロットのみ光パケットが入っている、

②光パケットと TSP の位相は同期していないが周波数同期はされている、といった特殊な測定条件であり、必ずしも実運用時をシミュレートできていない。それでも、ジッター量が TSP と全パケットデータのパワー比に依存すると仮定すると、タイムスロットがすべて利用されているときでさえ、TSP と光パケットのピーク強度比 R を 5 以上とることにより、今回試作した同期信号抽出回路はジッター量 15psec 以下という良好な抽出特性を満足すると思われる。

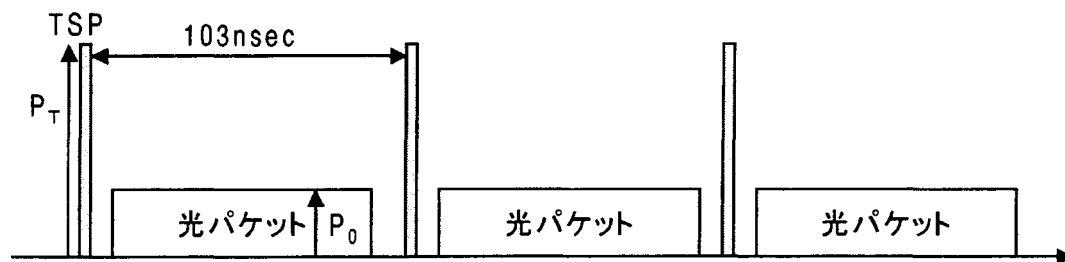
最後に、本 TSP 発生回路および同期信号抽出回路が、光ファイバ伝送において生じる伝送ジッターが生じているような系で運用上問題がないかどうかを調べた。ここで、伝送路としては単一モードファイバ 41.2km を用い、ファイバ入力光パワー -10dBm (TSP、光パケットの総和) における伝送後波形を評価した。このとき、波形観測のためには受信端において抽出した同期信号をサンプリングオシロスコプのトリガーとして用いてある。結果は第 5. 2. 1. 3-5 図に示すが、過剰なジッターの発生は観測されず良好な抽出特性が実現できる事が確認できた。(本伝送波形において、抽出した 155MHz 同期信号がトリガー信号としては周波数が 16 倍であるため、光パケットの 0 レベルにおいてパケットが挿入されていないタイムスロット分も併せて表示されている。)

以上、提案するタイムスロットの区切りを示す TSP を用いて、COPM ネット

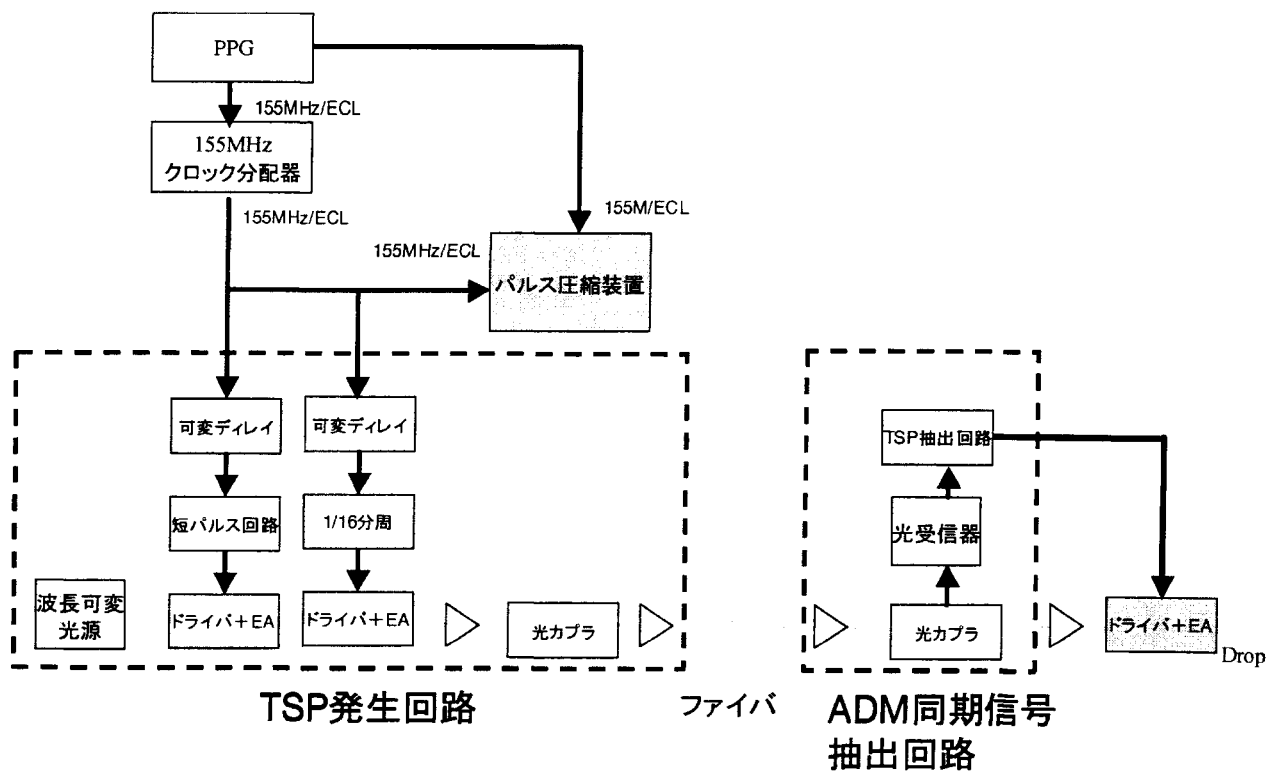
ワーク全体のADM動作に必要な同期を取ることが、TSPのピーク強度の最適化により十分可能であることがわかった。



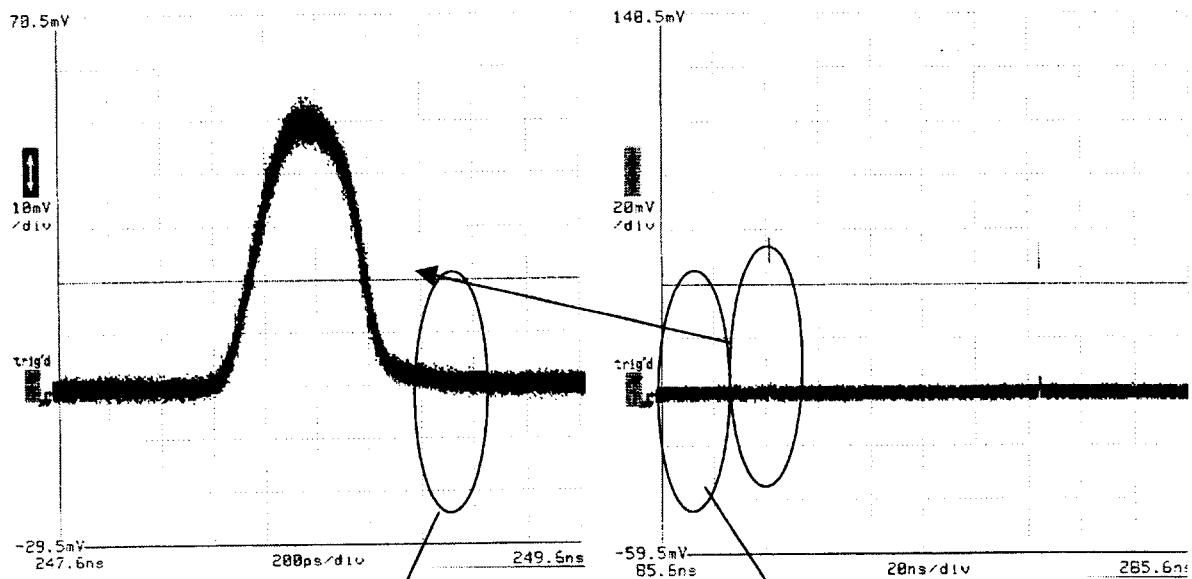
第5.2.1.1-1図 COPM光ノード同期系構成例



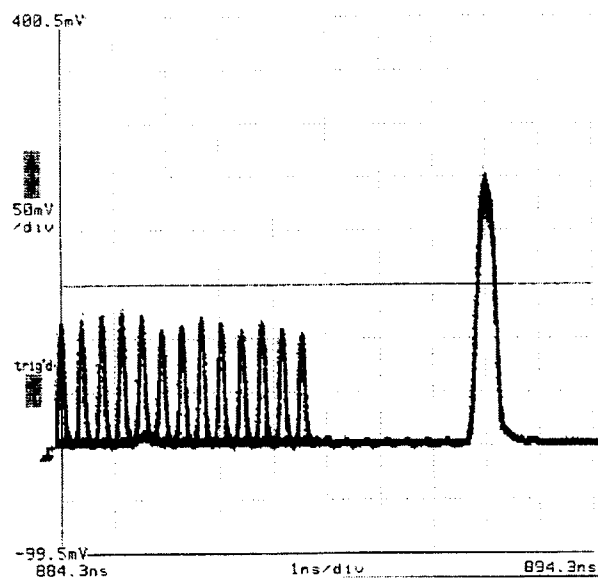
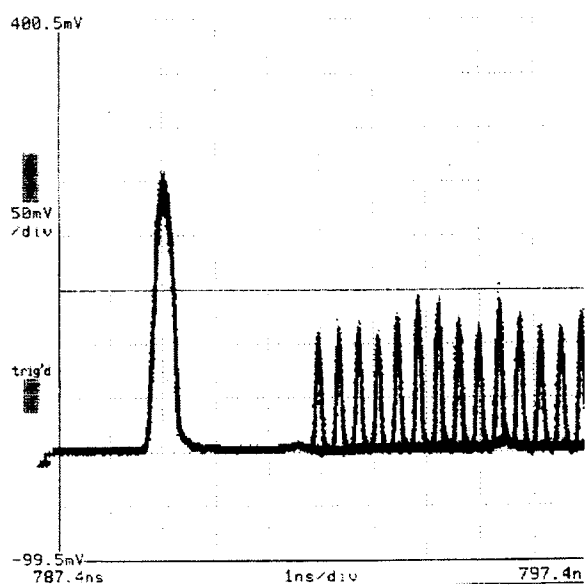
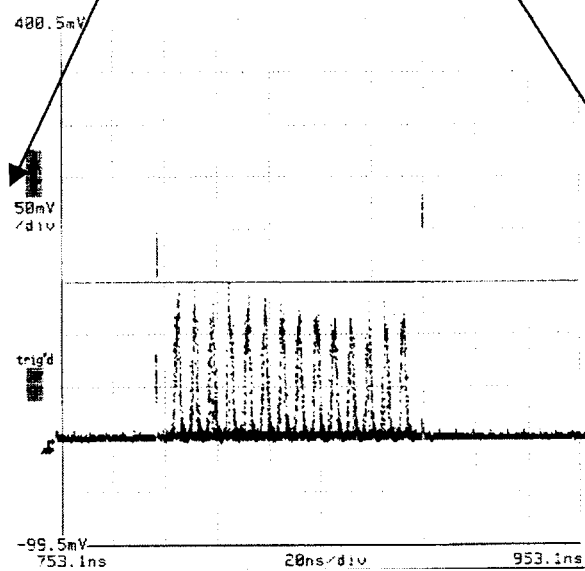
第5.2.1.2-1図 タイムスロットパルス (TSP) 模式図



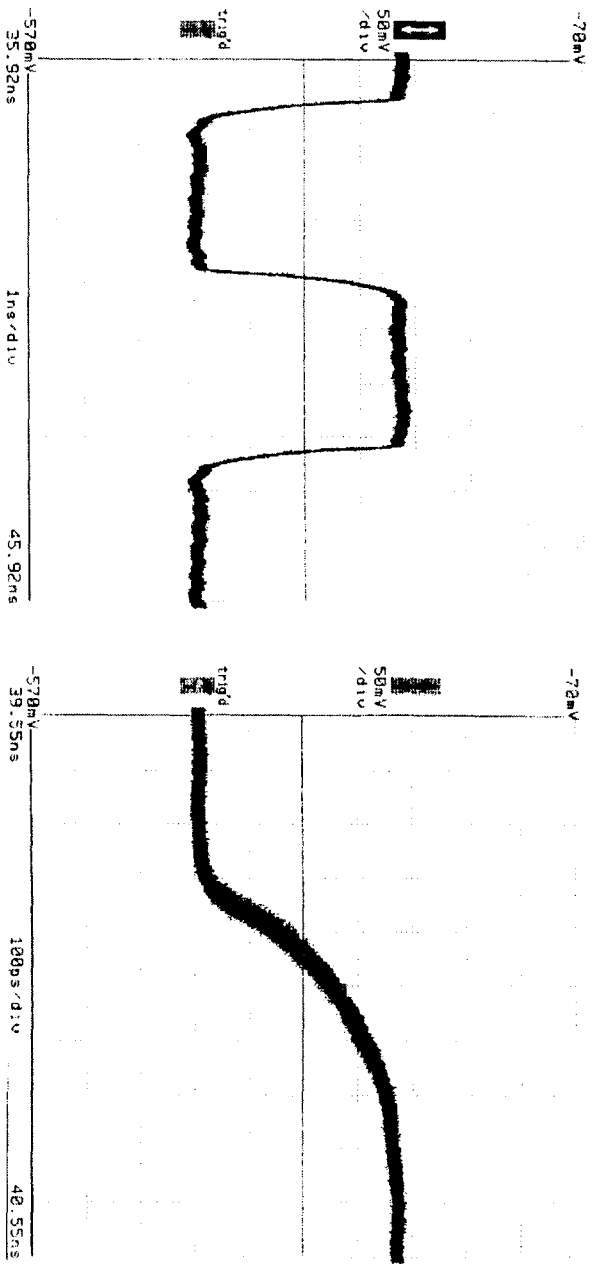
第 5 . 2 . 1 . 2 - 2 図 動作検証装置の構成



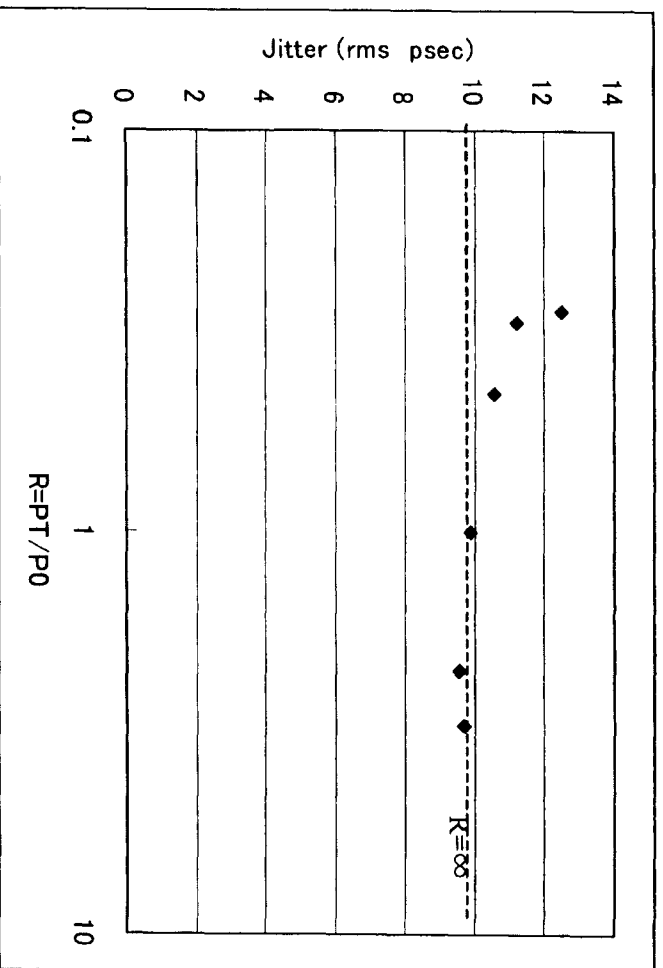
第5. 2. 1. 3 - 1 図 TSP 動作波形



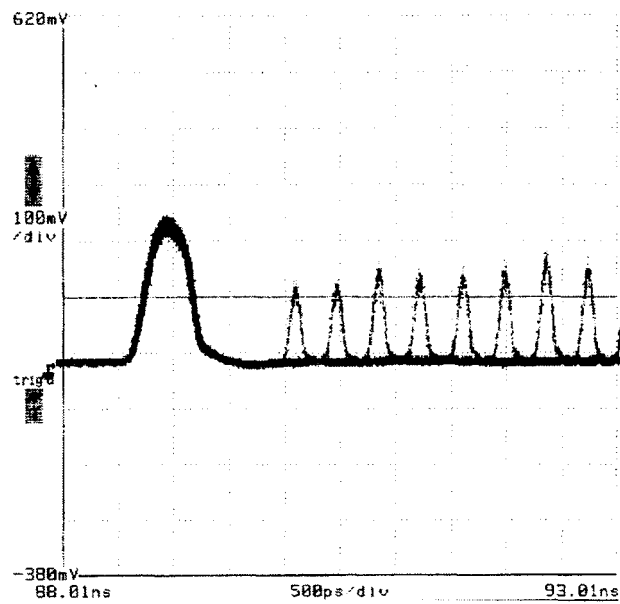
第5. 2. 1. 3 - 2 図 光パケット信号と TSP 動作波形



第5. 2. 1. 3-3 図 抽出されたADM同期信号



第5. 2. 1. 3-4 図 抽出クロック信号のジッター量と
TSP/光パケット強度比



第 5 . 2 . 1 . 3 - 5 図 40km 伝送後波形

5. 2. 2 高速同期引き込み方式

5. 2. 2. 1 検討目的

時分割多重技術を用いた次世代光ネットワークシステムを実現するために、超高速基幹伝送路の送出光パケットを低速のローカルエリアネットワークに取り出す時のクロック抽出方式の検討が必要である。この時、タイムスロットパルスと送出光パケットのビット周波数には、以下に示す3つの状態が考えられる。

1. タイムスロットパルスと送出光パケットのビット周波数の位相との同期が取られている場合、
 2. タイムスロットパルスにより、送出光パケットのビット周波数のみの同期が取られている場合、
 3. 送出光パケットのビット周波数がタイムスロットパルスと同期しない場合、
- である。その中で、状態3を仮定し、ドロップした光パケットを伸長するためのタイミング信号を、光パケット自身から抽出する方式に焦点を当てた。

この方式では、光パケット送出側で、精密な位相制御やビット周波数のゆらぎ抑制等が不要となる。反面、受信側では、高速同期引き込みが必要となり、そのために、光パケットに同期引き込み用のプリアンブルが必要となる。そこで今回、2.5Gbpsを想定し、パケット利用効率を低下させないための高速同期引き込み方式について、従来のFM変調器などで使用されているフェーズ・ロックド・ループ (PLL) の改良提案を行なった。方式検討の後、シミュレーションから実現性の検討を行なった。

5. 2. 2. 2 検討内容

基本的なPLLシステムの構成を第5. 2. 2. 2-1図に示す。システムは位相差検出器、ループフィルタ、増幅器、および電圧制御発振器 (VCO) の各要素から成っている。位相差検出器は入力信号とVCOの出力信号との位相差に比例した信号を作り出し、この位相差信号はループフィルタと増幅器を通してVCOの制御入力端子に加えられる。この位相差はVCOの周波数が入力信号と同じ値に戻るようVCOの制御電圧を変化させる。

この基本構成に以下に示す機能を追加する事で高速同期引き込みの実現性を検討した。第5. 2. 2. 2-2図には今回検討した、PLLのシステム構成を示した。まず、位相変調器によるフィードフォワード付PLLを考えた。送出光パケットは連続信号としてローカルエリアネットワークに取り出されるわけではなく、常にバースト的に取り出される。したがって、このバースト的立ち上がり時にのみ、位相変調器と移相器を用いて出力位相をフィードフォワード制御することにより、引き込み時間の短縮化が図れる。

2番目にバイフェーズ変調器を用いた位相切り替え制御の適用を考えた。バイフェーズ変調器は入力位相とPLL位相が $\pm 90^\circ$ 以上ずれた場合、位相反転を行なう変調器である。この方式により、同期に時間のかかる $\pm 90^\circ$ 以上ずれた場合を $\pm 90^\circ$ 以下の場合と同程度の時間で同期が取れる事となる。

第5. 2. 2. 2-3図にはこれらの改良を施した時のタイムチャートを示した。位相が $\pm 90^\circ$ 以上ずれた場合であっても $\pm 90^\circ$ 以下の場合とほとんど同一性能を示

し、フィードフォワード制御の定数を任意好適に設定する事により、最終出力位相が瞬時に揃う様子を示している。帯域制限要因は位相比較器、バイフェーズ変調器、および移相器に用いるミキサの帯域で決定される。したがって、1GHz以上の帯域が確保できると考えると、2.5Gbpsであれば4～5ビットで引き込みが可能であろうと考えられる。

5. 2. 2. 3 検討結果

今回、シミュレーションソフトとしてMatLabを用いた。まず、従来のPLL回路を想定し、個別デバイス／モジュールのパラメータを入力し、計算を進めながら定数を設定していった。次にフィードフォワード制御機能、位相切り替え機能を個別に付加していき、最後に全てを合わせて計算した。また、この回路構成で外部からジッターを入力し、ジッター耐力についても検討した。第5. 2. 2. 3-1表には今回の計算で使用したパラメータおよび設定値を示した。

第5. 2. 2. 3-1図、2図には外部入力信号周波数とVCOフリーランニング出力周波数との差（初期周波数の差）を0とした時の過渡応答特性を示した。従来PLL（1図）では位相ずれにより、同期引き込み時間に差はあるものの、最長で70ns程度必要であるのに対し、今回検討したPLL（2図）では約15ns程度に時間の短縮化が実現できている事がわかる。これらの結果を用いて、横軸に位相ずれ、縦軸に引き込み時間を取ってプロットし直した。結果を第5. 2. 2. 3-3図に示す。提案型PLLではバイフェーズ移相器を用いた事により、1周期で2つの谷（最初から同期の取れている位相）が存在しており、全体的に短時間で集束している事がわかる。

次に入力信号とVCOフリーランニング出力信号の初期周波数差をパラメータとしてPLLキャプチャリング時間を比較評価した。ここで、3図からわかるように、各々で最も引き込み時間の長かった初期位相差（従来型で -0.45π 、提案型で -0.95π ）の計算結果をもとに評価した。結果を第5. 2. 2. 3-4図に示す。たとえば、100ビット内で引き込み可能な条件で比較すると従来型では周波数誤差が0であっても達成不可能であるのに対し、本提案のPLLでは30MHz程度のずれであっても引き込みが可能である事がわかる。

最後に本提案PLL回路を用いた場合の外部入力信号ジッターに対する耐性を評価した。結果を第5. 2. 2. 3-5図に示す。ここでも初期入力位相差は最悪条件下とした。また、2.5G-RZ信号におけるクロック信号成分と雑音のレベル差を27dB（分解能：4.8MHz）と仮定し、これに見合う雑音量をキャプチャリング後の安定状態にあるPLLに付加した。この結果から、提案するPLL回路では入力信号ジッターに対して約 $\pm 0.028\pi$ （ $\pm 5^\circ$ に相当）でPLL出力信号を安定化できることがわかった。

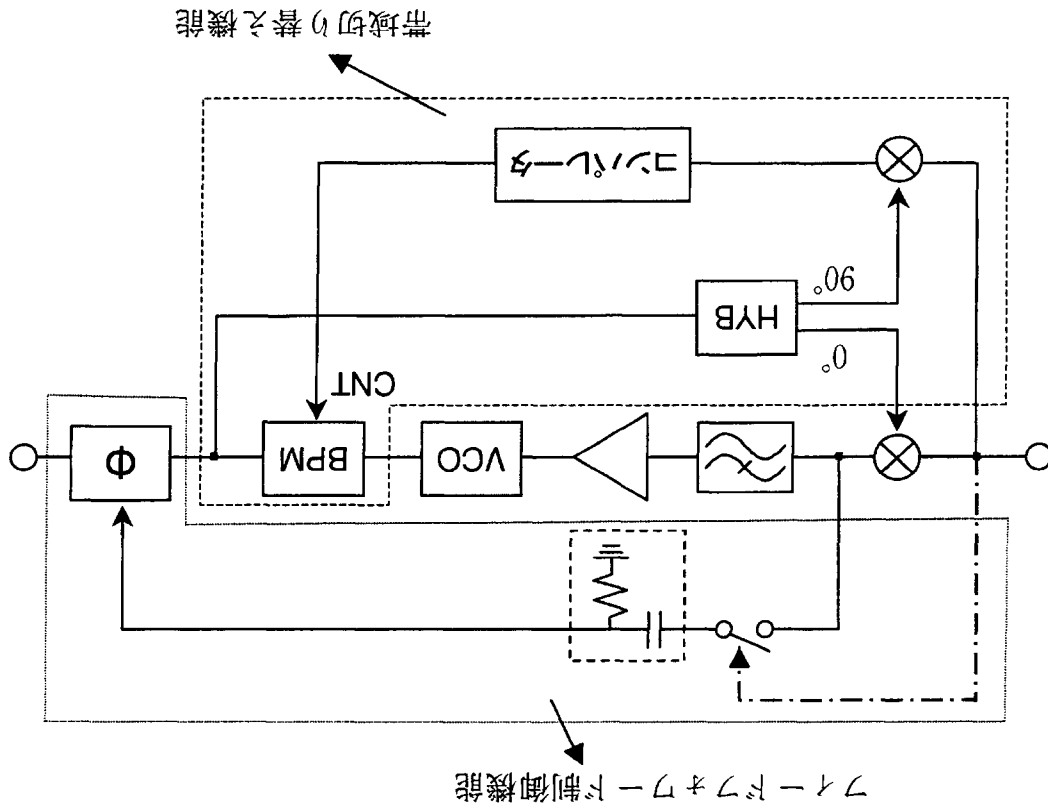
従来のPLLシステムに移相器を用いたフィードフォワード制御機能とバイフェーズ変調器を用いた位相切り替え制御機能を付加する事を提案し、シミュレーションにより、実現性を検討した。フィードフォワード制御機能により、VCOの持つ、位相変動応答時間より、十分短い時間で同期引き込みが可能である事を実証した。また、位相切り替え制御機能により、確率的に半分の入力信号に対して引き込み時間の短縮化が図れる事を示した。さらにVCOフリーランニング出力信号との初期周波数差、同期後の

外部入力信号ジッター耐性についても評価し、本提案のPLL回路が良好に動作する事を明かとした。しかしながら、シミュレーションでの同期引き込み時間は15ns程度必要であり、机上検討ほどの成果は上がらなかった。これは移相器を用いたフィードフォワード制御機能の定数設定に原因があると考えられ、今後、詳細に検討し、更なる高速同期引き込みを実現したい。

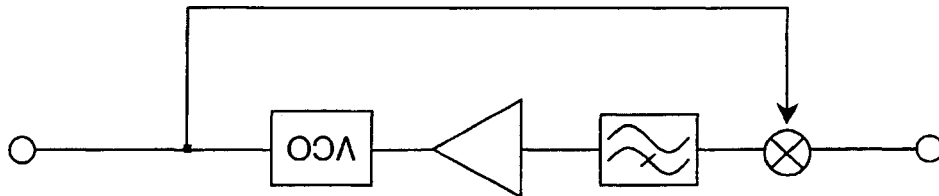
第5. 2. 2. 3-1表 シミュレーションパラメータ

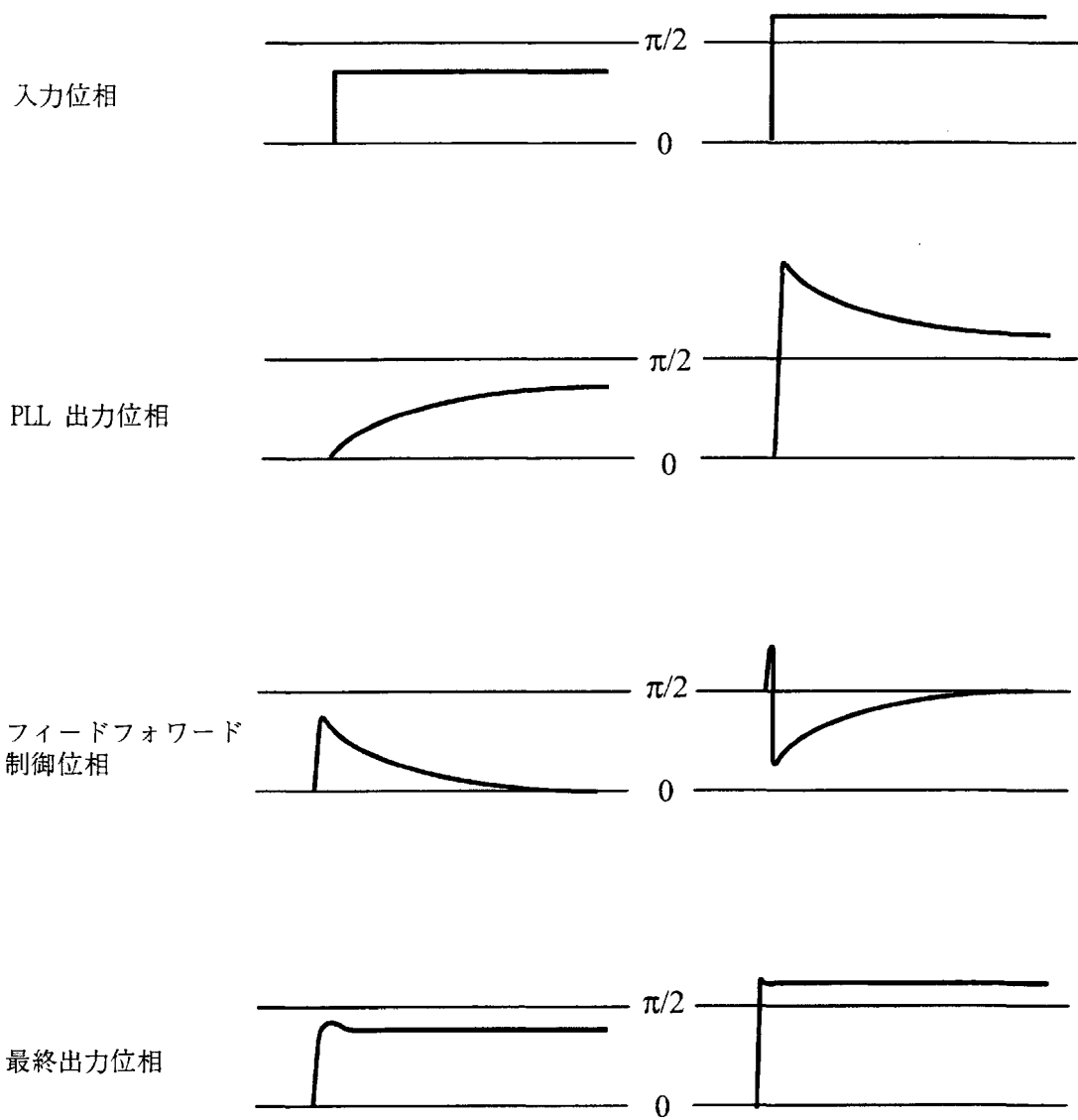
デバイス	項目	設定値	備考
全体設定	時間単位 周波数単位 ロック時間 入力周波数 初期位相	ns GHz 0.1π 以下 2.49GHz $0\sim0.9\pi$	厳密ではない グラフ内に記載
VCO	周波数レンジ 発振器周波数 電圧レンジ 可変効率 位相変動応答	2.4~2.5G 2.45GHz ~3V 0.035GHz/V ~160MHz	市販VCOパラメータ 160MHzで計算
ミキサ	周波数帯域	2GHz	
増幅器	利得	5 dB	開ループ応答より
PLL開ループ応答	クロスオーバー 周波数	32MHz	VCO帯域以下
バイフェーズ 変調器	応答遅れ時間 帯域制限	0.5ns 2GHz	ロジック回路による データ処理遅延 回路応答帯域
位相変調器	位相／電圧 変換効率	51deg/V	

第5.2.2.2図 今回提案のPLL回路構成

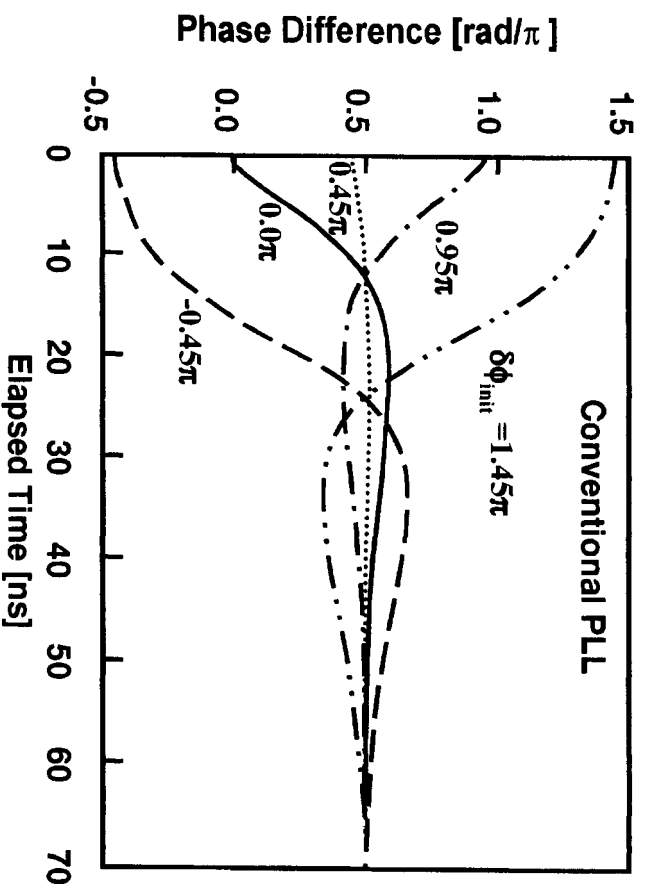


第5.2.2.1図 通常のPLL回路構成

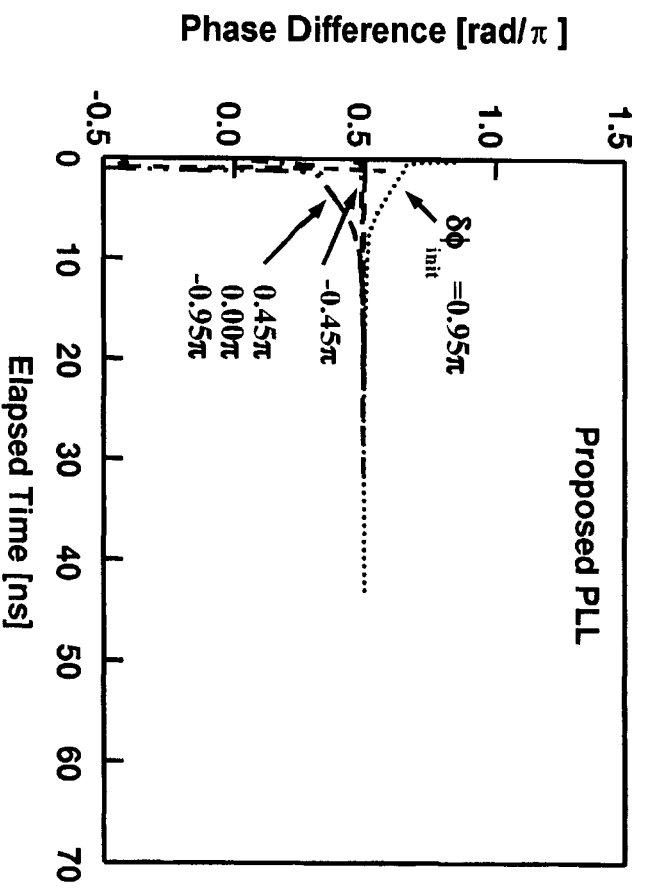




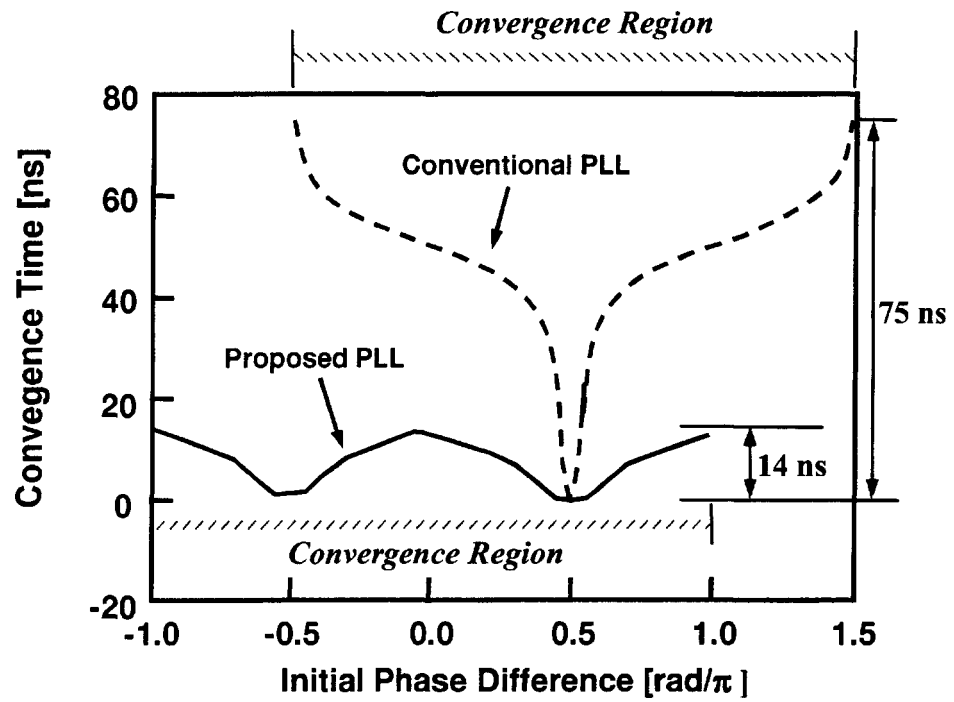
第 5. 2. 2. 2 - 3 図 同期引き込みタイムチャート



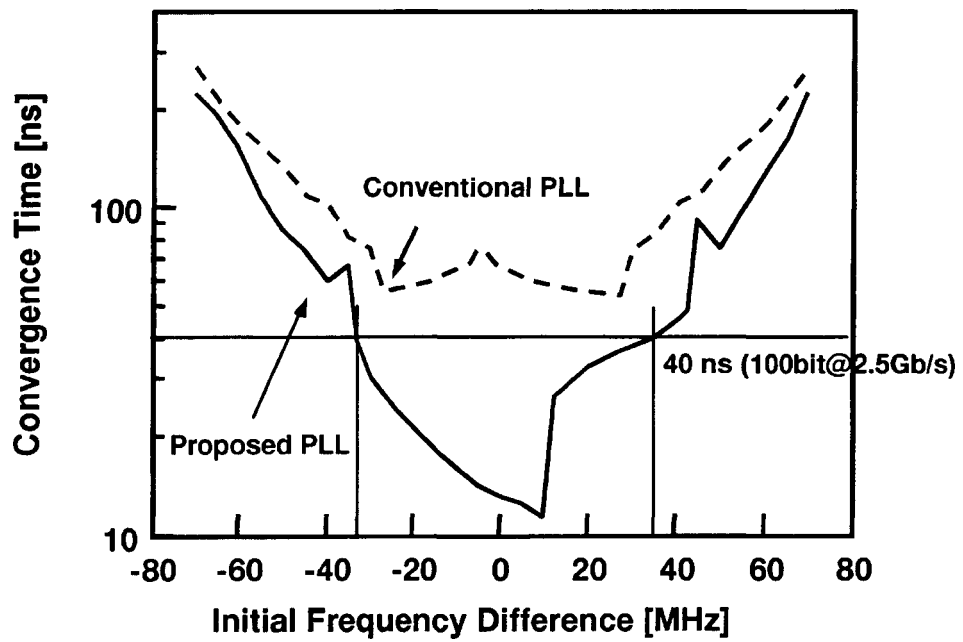
第5. 2. 2. 3-1図 従来PLL回路の過渡応答特性



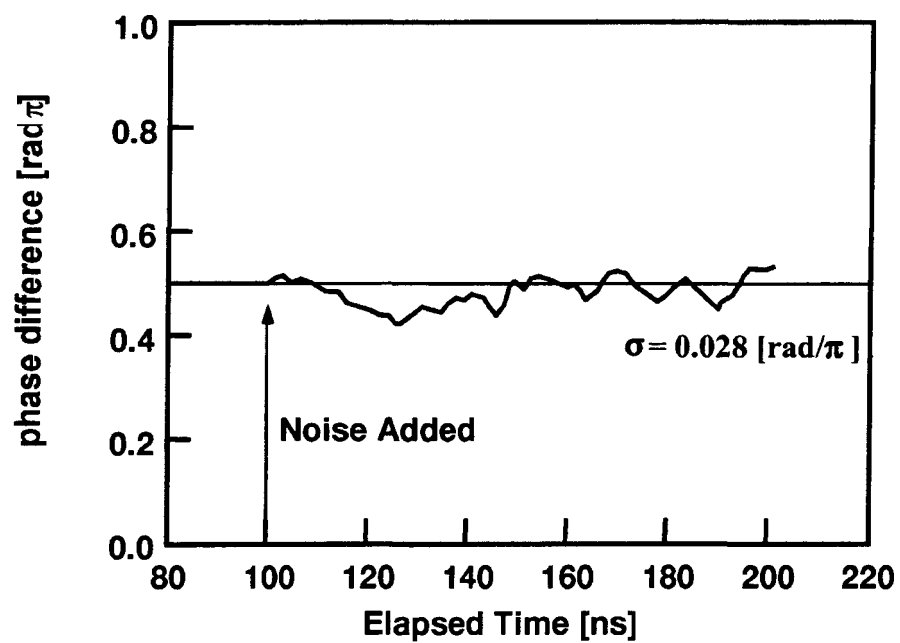
第5. 2. 2. 3-2図 提案PLL回路の過渡応答特性



第 5. 2. 2. 3 - 3 図 応答時間の位相差依存性



第 5. 2. 2. 3 - 4 図 初期周波数差依存性評価



第 5 . 2 . 2 . 3 - 5 図 本提案PLLのジッター耐性評価

第6章 高速化に向けての検討

6. 1 光パケット圧縮方式の高速化

近年、光ファイバー通信における時分割多重(OTDM)技術が飛躍的に進歩し、100 Gbps を越える伝送速度で 100km 以上の伝送を行なうことも可能となっている(参考文献1)。この超高速伝送技術を次世代光ネットワークシステムに適用するために、ビットレート変換器を用いて各地の Local Area Network(LAN)と基幹伝送路とを接続する、新しい OTDM システムが提案されている(参考文献2-4)。このような超高速システムを有効に利用するためには、光信号を電気信号に変換することなくビットレートを変換する必要がある。我々はビットレート変換器として、遅延ファイバーループを用いたパケット圧縮器/伸張器を提案した(参考文献4)。ここでは、遅延ファイバーループを用いたパケット圧縮器について行った検討結果について述べる。

パケット圧縮器の構成を第6. 1 1 図に示す。圧縮器は、光増幅器(OA)、光バンドパスフィルター(OBPF)、ディレイライン(DL)、光スイッチ(SW1)からなるファイバーループと、光スイッチ(SW2)から構成される。圧縮動作を第6. 1 2 図に示したタイミングチャートを用いて説明する。ビットレート $1/T_{in}$ 、長さ N のパケットを圧縮器に入力する(A)。SW1 の分岐比を適当な値にしておくと、パケットのパワーの一部が遅延ループに入力される。ここでパルスの周回遅延時間 T_r が $T_{in} - T_{out}$ となるように DL を調整すると、後続のパルスはループ中のパルス列の T_{out} だけ後ろに位置することになる(B)。この動作を繰り返すことにより、繰返し周波数 $1/T_{out}$ の圧縮パルス列がループ中に生成される。この時の SW1 の分岐比は、後で述べるように出力光パケットの光 SN 比が最大となるように調整しておく。全てのパルスが遅延ループに入った後、SW1 をクロス状態にしてループ中の全パワーを出力する(C)。最後に SW2 により、ビットレートが $1/T_{out}$ に圧縮された長さ N のパケットパルス列を取り出す(E)。

本パケット圧縮器は、マッハ ツェンダー型遅延路を用いたパケット圧縮器(参考文献5)と比べて必要部品数が少なく、一ヶ所の遅延ループ長の調整で所望のパケット圧縮率 T_{in}/T_{out} を得ることができるという特長がある。しかしながら、パケット長が圧縮率より大きくなると、パケットパルスがファイバーループから溢れてしまうために、圧縮できるパケット長は圧縮率以下に制限される。例えば 622Mbps の入力パケットを 80Gbps に圧縮する場合、パケット長はわずか 128 ビット以下にしなければならない。出力ビットレート程度の応答速度を有する光スイッチを用いなければ、パケット長はさらに短くする必要がある。この問題に対しては、第6. 1 3 図のように、圧縮器を多段接続することによって解決できる。この場合、1 段目の圧縮器で間隔 T_{out} 、 N/M 個の M ビットパケットとし、2 段目の圧縮器で N/M 個のパケットを接続して目的の圧縮パケットを得る。

提案したループ型パケット圧縮器では、遅延ループ中に光増幅器があるため、圧縮パケット長、すなわちファイバーループ周回数が増加すると自然放出光雑音(Amplified Spontaneous Emission; ASE)が蓄積される。そこで、出力パケットの光 SN 比(OSNR)の計算を行なった。SW1 のポート A での入力パルスと出力パルスの平均

パワーを、それぞれ P_{in} 、 P_{out} 、SW1 の各ポート AD、BC、BD 間の挿入損失をそれぞれ α_{AD} 、 α_{BC} 、 α_{BD} 、DL と、OBPF の挿入損失を α_f 、増幅器のパワー利得を G とする。圧縮時の SW1 の分岐比を η ($\eta = 0$ でバー状態、 $\eta = 1$ でクロス状態) とする。 G は、遅延ループに入力されるパルスのパワーとループを周回した後のパルスのパワーが等しくなるように設定するので、式 6. 1 1 が成り立つ。また、出力でのパワー P_{out} は、式 6. 1 2 となる。

一方、光搬送波周波数を ν とすると、単一偏光の場合、EDFA 直後の ASE 雑音のスペクトル密度 S_{ASE0} は式 6. 1 3 と表される。ここで h 、 n_{sp} はそれぞれプランク定数、増幅器の反転分布係数を表す。今、信号光-ASE ビート雑音のみを考慮すると、 n_{sp} と雑音指数 NF の間には式 6. 1 4 なる関係がある。

以上の式から、 P_{out} 、出力パケットに含まれる ASE 雑音のスペクトル密度 S_{ASE} はそれぞれ式 6. 1 5、式 6. 1 6 と表せる。 $\Delta\nu$ を検出系の帯域幅とすると、出力の OSNR は式 6. 1 7 となる。この結果から、 η の値を大きくすると出力パルスの OSNR は大きくなることがわかる。しかしながら η を最大値 1 に近づけると、第 6. 1 1 式から増幅器の必要利得は無限大に近づく。一般に、 NF を下げるための特別な構成を用いない限り、 G の大きな増幅器は NF が大きい。したがって η は、遅延ループ中に用いる光増幅器の構成や特性に応じた最適値が存在することになる。

第 6. 1 4 図に第 6. 1 7 式から計算したパケット長 N と OSNR の関係を示す。計算に用いたパラメータは、 $P_{in} = 2$ mW、 $\alpha_f = 2$ dB、 $\Delta\nu = 125$ GHz ($\Delta\lambda = 1$ nm)、 $\nu = 193$ THz ($\lambda = 1553$ nm)、 $NF = 5$ dB、 $\alpha_{AD} = 4$ dB である。図からわかるように、 $N < 100$ であれば OSNR は 20dB 以上とれることがわかる。

1 段構成のパケット圧縮器を作成して 25 Mbit/s のパケットを 5 Gbit/s に圧縮する実験を行った。実験系を第 6. 1 5 図に示す。光源には波長 1552 nm、繰り返し周波数 25 MHz、パルス幅 1 ps のファイバーレーザを用いた。このレーザから発生した光パルス列を LiNbO₃ 光スイッチ (SW1) でスイッチングすることにより、 N ビットのパルスと X ビットの空白を持つパケットパルス列とした。 X ビットの空白は、圧縮したパルス列を出力した後、遅延ループ内の信号を消去するために必要である。

遅延ループは LiNbO₃ 光スイッチ (SW2)、エルビウム添加光ファイバー (EDF)、光アイソレータ、偏光コントローラ (PC)、3dB 帯域幅 10nm の光帯域フィルタ (OBPF)、ディレイラインにより構成した。入力パケットのビットレート 25 MHz から、ループ長は約 8 m である。また、ファイバーレーザの 25MHz の同期信号を $1/(N+X)$ に分周し、SW1、SW2 のスイッチング基準信号およびオシロスコープのトリガ信号として用いた。遅延ループ長の調整は以下のようにして行った。

まず SW1 を開放した状態で、SW2 を正弦波で駆動する。EDFA の利得を上げ、SW2 の駆動周波数を適当な値に設定すると、ファイバーループにはモード同期がかかり、光パルス列が発生する。第 6. 1 6 図に、rational harmonic mode-locking (参考文献 6) がかった状態で発生した光パルスの例を示す。この時は、基本モード同期周波数の二分の一の周波数で駆動している。このモードロック発振周波数と、圧縮に

必要となる遅延時間から計算される発振周波数とを比較すると、所望の圧縮率を得るために必要な補正ファイバーの長さがわかる。ファイバーループ長を粗調整した後、DLで目的の発振周波数に一致するよう微調整を行なった。

圧縮実験は、パケット長 $N = 10$ と 50 について行った。EDFA のポンプパワーは、圧縮されたパルスを送信機オシロスコープで確認して、先頭のパルスと最後のパルスの振幅が等しくなるように調整した。

10 ビットパケットを圧縮した様子を 500MHz 帯域のアナログオシロスコープで観測した結果を第 6. 1 7 図に示す。これは第 6. 1 2 図の C を観測したものに相当する。左から 10 個までのパルスは第 6. 1 5 図の SW2 を透過した繰り返し周波数 25MHz のパルスに圧縮途中のパルス列が付随したものである。圧縮パルス列に比べて観測に用いたアナログオシロスコープの帯域が狭いため、透過パルスに付随する圧縮途中のパルス列は、一つのパルスとして観測されている。右端のパルスは、5GHz に圧縮された後にループから放出された圧縮後の出力パルス列である。振幅が他のパルスに比べて大きいのは、圧縮したパルスを取り出す時に SW2 の分岐比 η を 1 にしているためである。出力パルス部分においてノイズレベルがわずかに増加しているのがわかるが、圧縮動作による ASE 雑音の累積によるものと考えている。

圧縮後の出力パルス波形を送信機オシロスコープで観測した結果が第 6. 1 8 図である。実験系のトリガ回路の問題でジッターが観測されているものの、10 個のパルスが 200ps 間隔で並んでいることから、パケット圧縮が行なわれていることがわかる。

50 ビットパケットを圧縮した時の出力パルスの観測結果を第 6. 1 9 図に示す。ループ内の EDFA 利得は先頭と最後のパルスの振幅が等しくなるように調整したが、この時、パケット中央部分のパルスの振幅が小さくなっている。これは、圧縮中に EDFA 利得が変化することで生じていると考えている (第 6. 1 10 図)。

すなわち、遅延ループに入って周回したパケット前部のパルスについては利得が大きいため、周回数の多い最前部のパルスの振幅が大きくなる。EDFA 利得がループ損失を補償する最適値より小さくなると、周回数の少ない最後部のパルスの振幅が大きくなる。今回の実験 ($T_{in} = 25$ ns, $N = 50$) では、パケット持続時間は $1.25\mu\text{s}$ であり、EDFA 利得の緩和時間に比べて十分短い、周回を重ねるためにその影響が現れるものと考えられる。したがって、特にパケット長が長い時には、パケット圧縮中の EDFA 利得の変化を抑制するような機構が必要である。

また、提案したパケット圧縮器はファイバーループを用いているため、温度変化等によるループの光路長変化が出力パケットのビットレートを変化させる。実験に用いた圧縮器では、ファイバー中の光路長の温度係数を 1×10^{-5} と仮定すると、温度変化 0.1°C の時、出力パケットの周波数は 6MHz シフトする。したがって、圧縮器には温度制御が必要であると考えられる。

[参考文献]

- (1) M. Nakazawa, K. Suzuki, E. Yoshida, E. Yamada, T. Kitoh, M. Kawachi, "160Gbit/s soliton data transmission over 200 km," Electron. Lett., vol. 31,

- pp. 565-566 (1995).
- (2) P. Toliver, I. Glesk, R. J. Runser, K-L Deng, B. Y. Yu, and P. R. Prucnal, "Routing of 100 Gb/s words in a packet-switched optical networking demonstration (POND) node," *IEEE/OSA J. Lightwave Technol.*, vol. 16, pp. 2169-2180 (1998).
 - (3) V. W. S. Chan, K. L. Hall, E. Modiano, and K. A. Rauschenbach, "Architectures and technologies for high-speed optical data networks," *IEEE/OSA J. Lightwave Technol.*, vol. 16, pp. 2146-2168 (1998).
 - (4) A. Hasegawa and H. Toda, "A feasible all optical soliton based inter-LAN link using time division multiplexing," *IEICE Transactions on Communications*, vol. E81-B, pp. 1681-1686 (1998).
 - (5) K. -L. Deng, K. I. Kang, I. Glesk, P. R. Prucnal, and S. Shin, "Optical packet compressor for ultra-fast packet-switched optical networks," *Electron. Lett.*, vol. 33, pp. 1237-1239 (1997).
 - (6) N. Onodera, A. J. Lowery, L. Zhai, Z. Ahmed, and R. S. Tucker, "Frequency multiplication in an actively mode-locked semiconductor lasers," *Appl. Phys. Lett.*, vol. 62, pp. 1329-1331 (1993).

$$\text{式 6.1.1} \quad G = \frac{1}{\alpha_f \alpha_{BD}(1-\eta)}$$

$$\text{式 6.1.2} \quad P_{out} = P_{in} \alpha_{in} \eta G \alpha_f \alpha_{out}$$

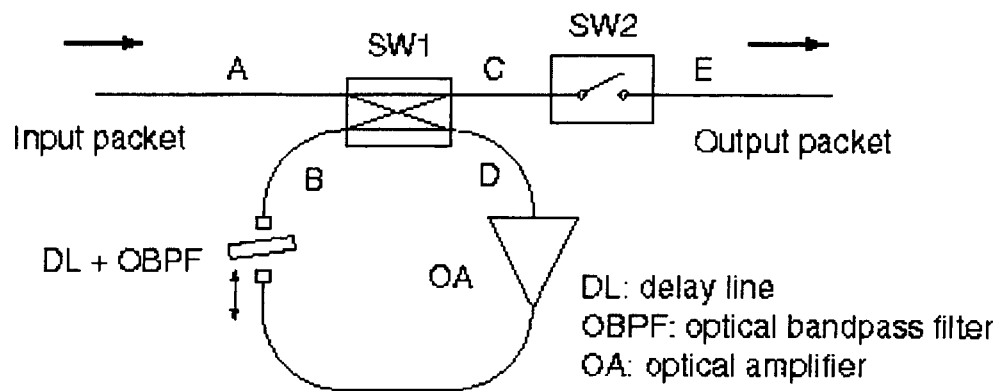
$$\text{式 6.1.3} \quad S_{ASE} = h\nu n_{sp} (G-1) \alpha_f \alpha_{out} (N+1)$$

$$\text{式 6.1.4} \quad n_{sp} = \frac{GNF}{2(G-1)}$$

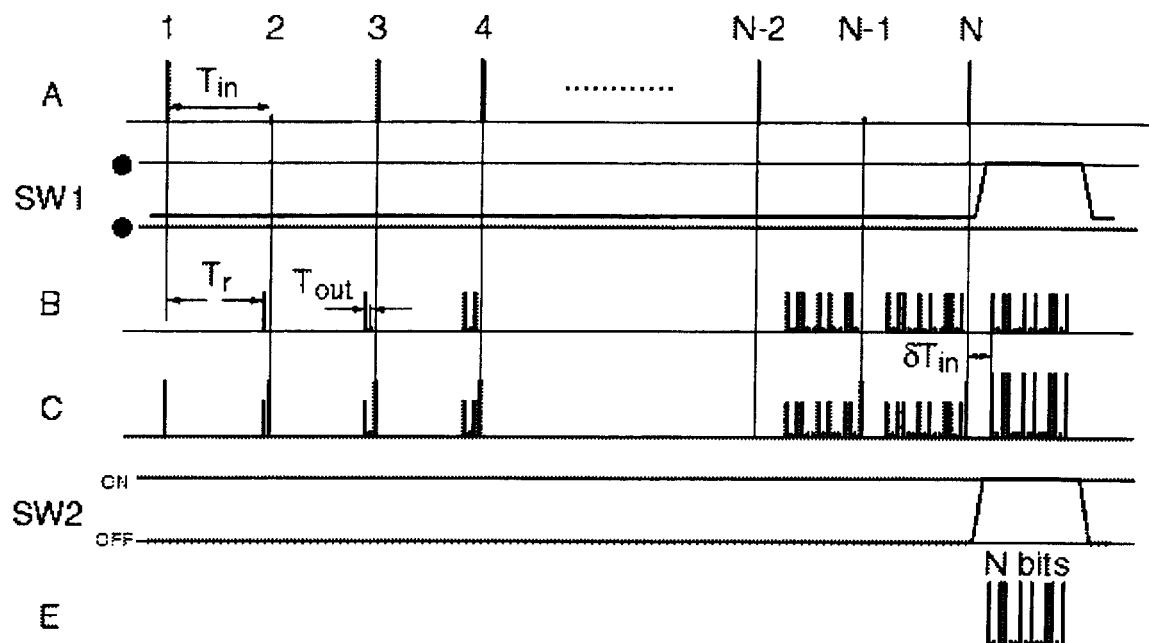
$$\text{式 6.1.5} \quad P_{out} = \frac{\alpha_{AD} \eta \alpha_{BC}}{(1-\eta) \alpha_{BD}} P_{in}$$

$$\text{式 6.1.6} \quad S_{ASE} = \frac{h\nu N F \alpha_{BC}}{2(1-\eta) \alpha_{BD}} (N+1)$$

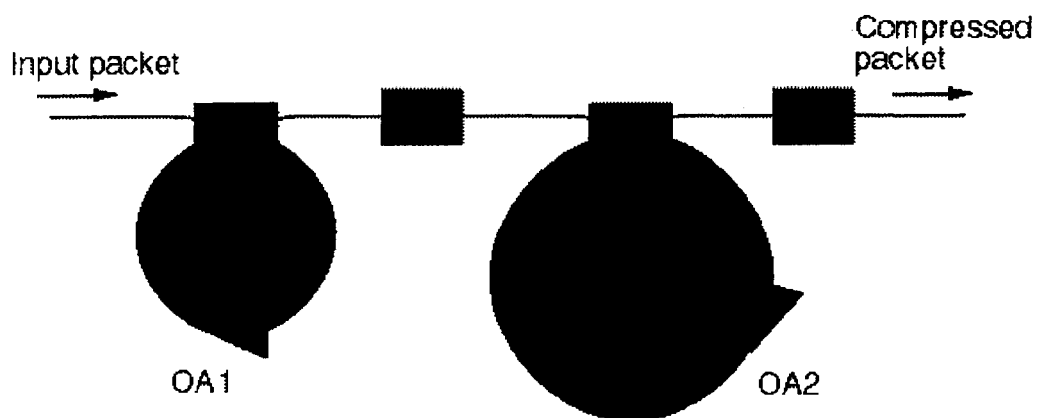
$$\text{式 6.1.7} \quad OSNR = \frac{P_{out}}{S_{ASE} \Delta\nu} = \frac{2\alpha_{in} \eta}{h\nu \Delta\nu N F (N+1)} P_{in}$$



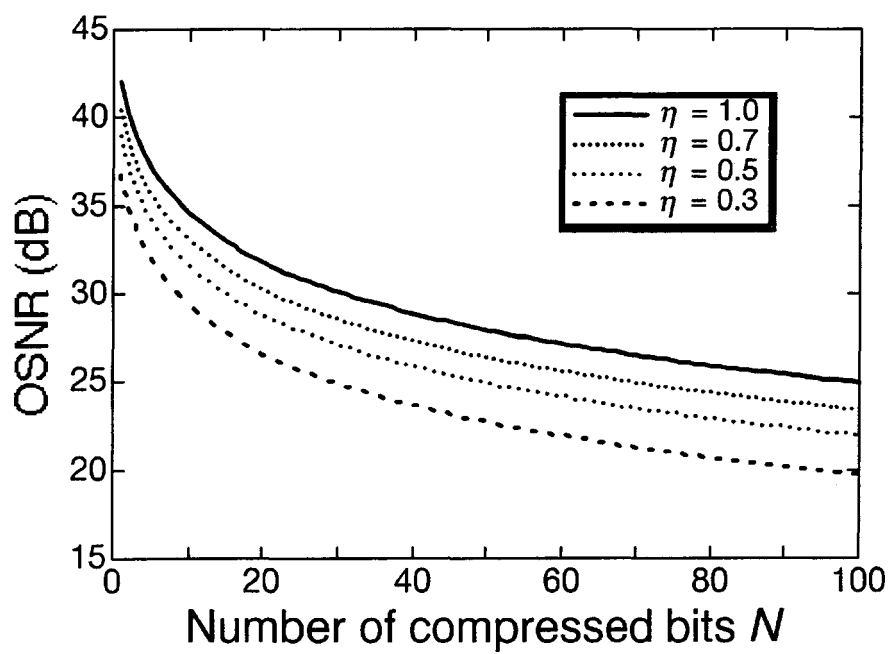
第6. 1 1図 ファイバーループを用いた光パケット圧縮器の構成



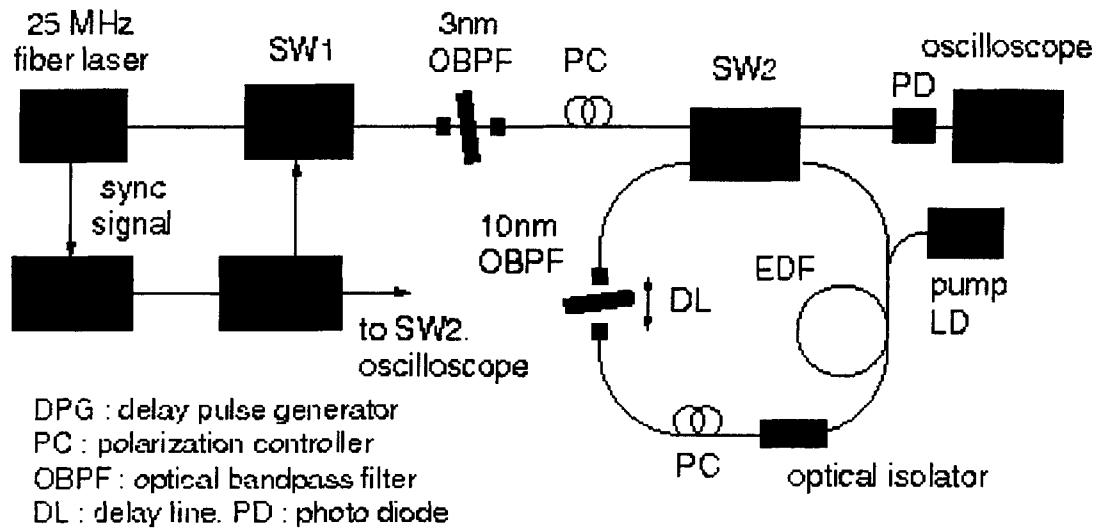
第6. 1 2図 光パケット圧縮のタイミングチャート



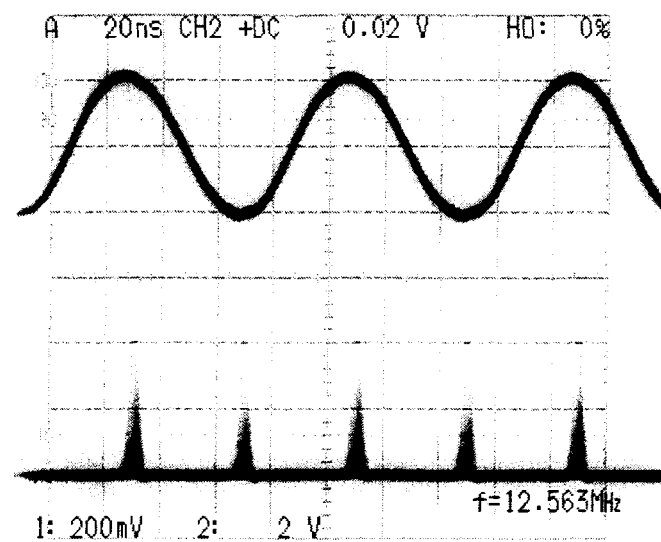
第6. 1 3図 圧縮器の多段接続



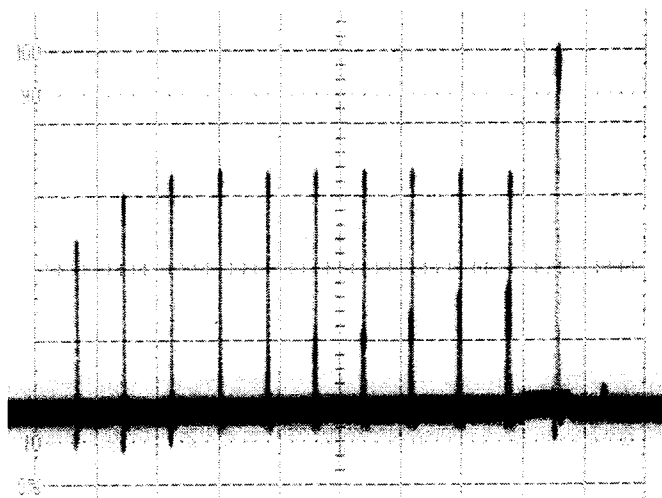
第6. 1 4図 圧縮ビット数 N に対する出力パケットの光 SN 比の変化



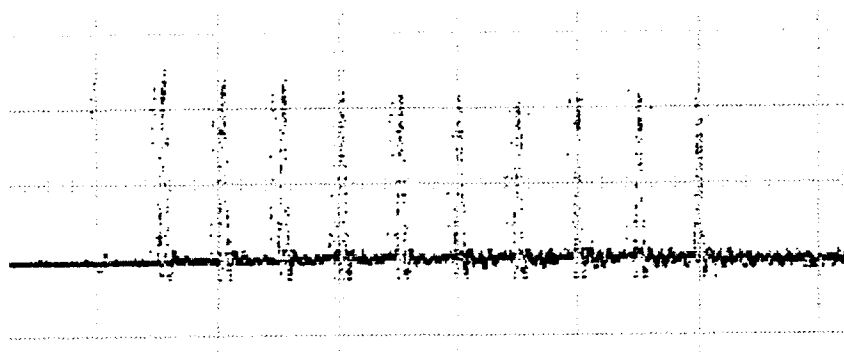
第6. 1 5図 実験系



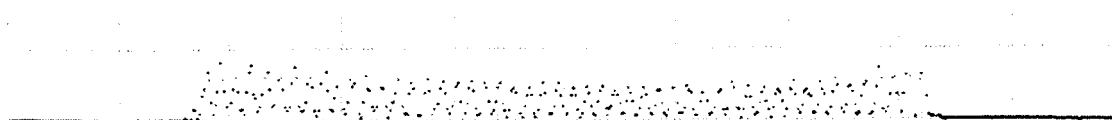
第6. 1 6図 ファイバーループの rational harmonic mode-locking で発生した光パルス列



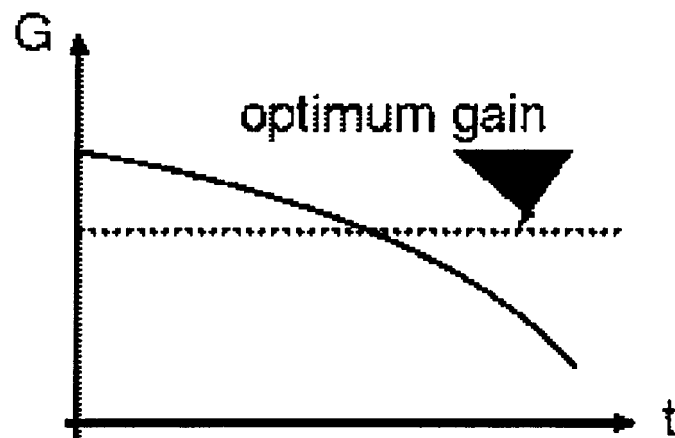
第6. 1 7図 アナログオシロスコープで観測した10ビット圧縮の様子



第6. 1 8図 10ビット圧縮後の波形 (400ps/div)



第6. 1 9図 50ビット圧縮後の波形 (1.6ns/div)



第6. 1 10図 パケット圧縮中のEDFA利得の変化

6. 2 電気圧縮伸張方式

6. 2. 1 目的

本章では、提案する COPM ネットワークの更なる高速化・長パケット化に向けた、電気圧縮伸張方式の検討結果について報告する。

COPM 光ノードの構成を第 6. 2. 1-1 図に示す。今後、光パケット信号の変調速度として数 10 から数 100Gbps を目標とするとき、元となる電気信号が数 100Mbps 程度と低速な場合、光パケット圧縮伸張に要する光学回路が大型化し、装置コストの上昇、装置安定度の低下が問題となる。それを解決するには、電気信号レベルでのパケット信号の高速化、長パケット化が必要となる。このため、本検討においては電気信号レベルで、動作速度として 10Gbps、パケット長として 1K バイトを目的とした。今回は、汎用電子回路部品を使ってどこまで高速化できるかを主眼に置き、電気パケット圧縮伸張を FIFO (First-inFirst-out) メモリを使って行うこととした。

6. 2. 2 10Gbps 電気圧縮伸張回路設計

今回新たに設計した 10Gbps 電気多重分離回路の構成を第 6. 2. 2-1 図に示す。低速側の入出力信号としては 155Mbps の CBR を仮定した。入力信号はまず、1:8DMUX により並列展開され、8 チャンネルの 19.44Mbps 信号として圧縮伸張部に渡される。圧縮伸張部は、8 個の PLD (Programmable Logic Device) -IC により構成される。この PLD-IC の詳細回路図を、この第 6. 2. 2-2 図に示す。19.44Mbps 信号は PLD-IC 内ではさらに 16 に並列展開された後に、1.215Mbps として FIFO メモリに入力される。ここで、第 6. 2. 2-3 図に示すようなタイミングチャートを元に、FIFO メモリからの読み出しクロック速度を 1.215MHz の 64 倍の動作速度である 77.76MHz とすることにより、パケット長 64bit、動作速度 77.76Mbps のパケットデータを得る。この 77.76Mbps 信号はまず 16 チャンネル毎に 16:1MUX により、パケット長 1024bit、動作速度 1.24416GHz の信号となり、更に 8:1MUX により多重化された後に、パケット長 8192bit (=1K バイト)、動作速度 9.95832Gbps の電気パケット信号となる。

伸張側ではこれと逆の操作を行うが、このとき入力パケット信号を確実に同期するためには、パケット信号検出を行わなければならない。このため、今回設計した PLD-IC 内部には、入力パケット信号の到着が周期的だと仮定したパケット検出回路を内蔵した。これにより、別途同期信号を用意することなく、安定した動作が可能となる。また、本 PLD-IC 内部には、テストパタン発生回路、およびループバック機能を内蔵しており、動作検証を正確に行えるようになっている。

6. 2. 3 実験結果

設計した電気圧縮伸張回路の評価結果に関して以下に報告する。第 6. 2. 3-1 図は、155Mbps 信号を DMUX した後の PLD-IC 入力信号である。

ここで、図中最下段に示すものが、パケット信号を生成するタイミングを決めるための 18.9kHz の同期信号 (Sync) である。第 6. 2. 3-2 図は、PLD-IC の出力であり、52.7 μ sec 置きに 64bit 長のパケット信号 (長さ 820 nsec) が出力されていることがわかる。各ビット毎の波形は最下段に示すように、良好な 77.76Mbps での応答が得られている。この PLD-IC の出力は第 6. 2. 3-3 図に示すように 2 段階の bit-MUX を行い、パケット長を 1024bit、8192bit と拡張していく。第 6. 2. 3-4 図は、Si-ECL 回路を用いた 1.244Gbps での出力波形であり、良好な応答が得られている。この 1.244Gbps を 8 チャンネル多重化したものが、第 6. 2. 3-5 図に示す 9.958 Gbps 出力波形である。若干の劣化はあるものの、十分適用可能な波形が得られた。

この 9.958Gbps 電気パケット信号を逆の操作により、155Mbps の CBR 信号に復元した。この信号の誤り率を測定したところ、数 10 分間の測定時間中誤り無くパケット伸張圧縮動作を行っていることを確認した。

以上試作した電子回路基板の消費電力を評価したところ、第 6. 2. 3-1 表の通りであった。現状では全消費電力としては高いものの、この数値は今後の専用 IC 設計により十分装置化が可能な程度までの低消費電力化が可能であると見積もられる。

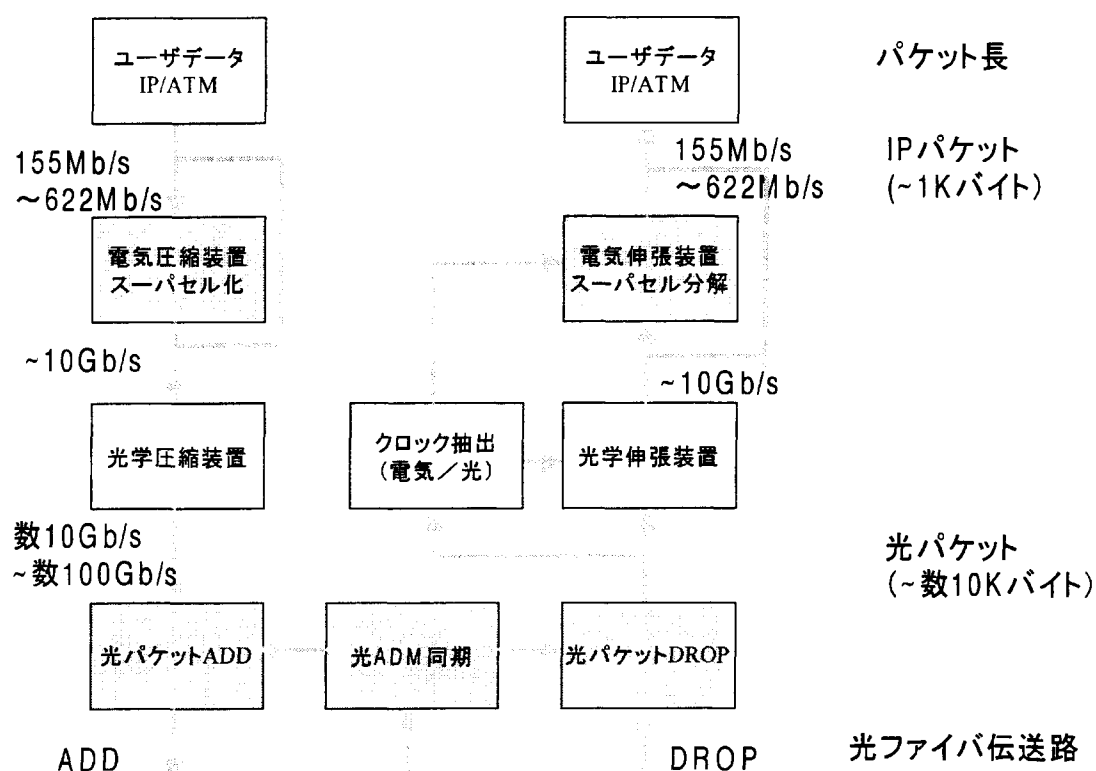
今回設計した高速電子回路を用いた圧縮伸張方式では、10Gbps 光信号レベルでのパケット受信動作を行わなければならない、これに関しては更に検討が必要である。ただし文献 1 のように、符号形式に何らかの改良を加えることにより、10Gbps でのバースト光受信が可能であることが現在では明らかになっている。

[参考文献]

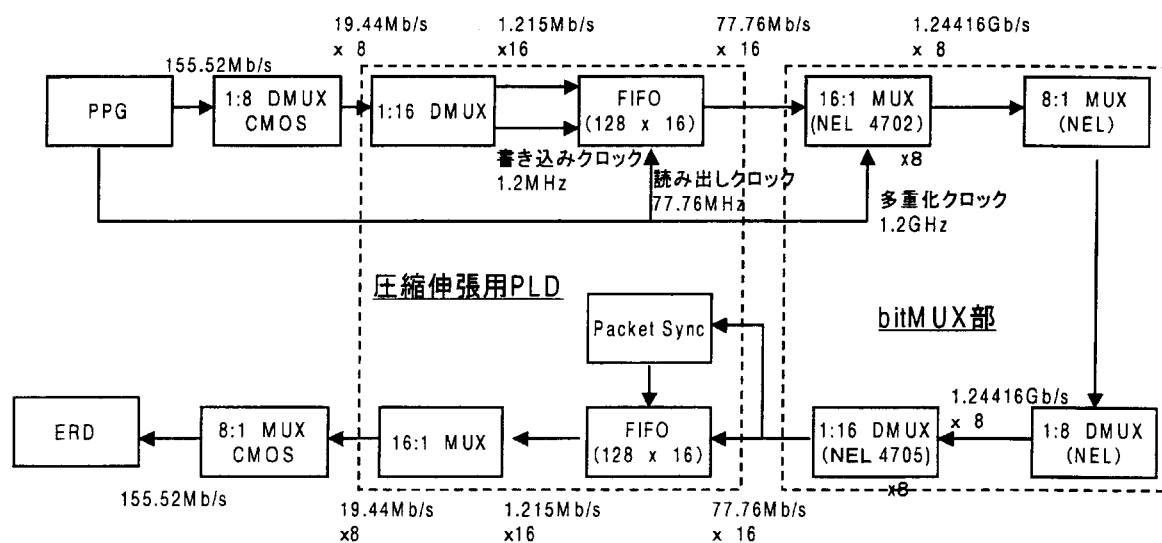
- (1) 山田他、「10Gbit/s バーストモード光受信器用 O/E モジュール」、1999 年電子情報通信学会通信ソサエティ大会、B-12-1、1999

第 6 . 2 . 3 - 1 表 電気圧縮伸張回路 消費電力

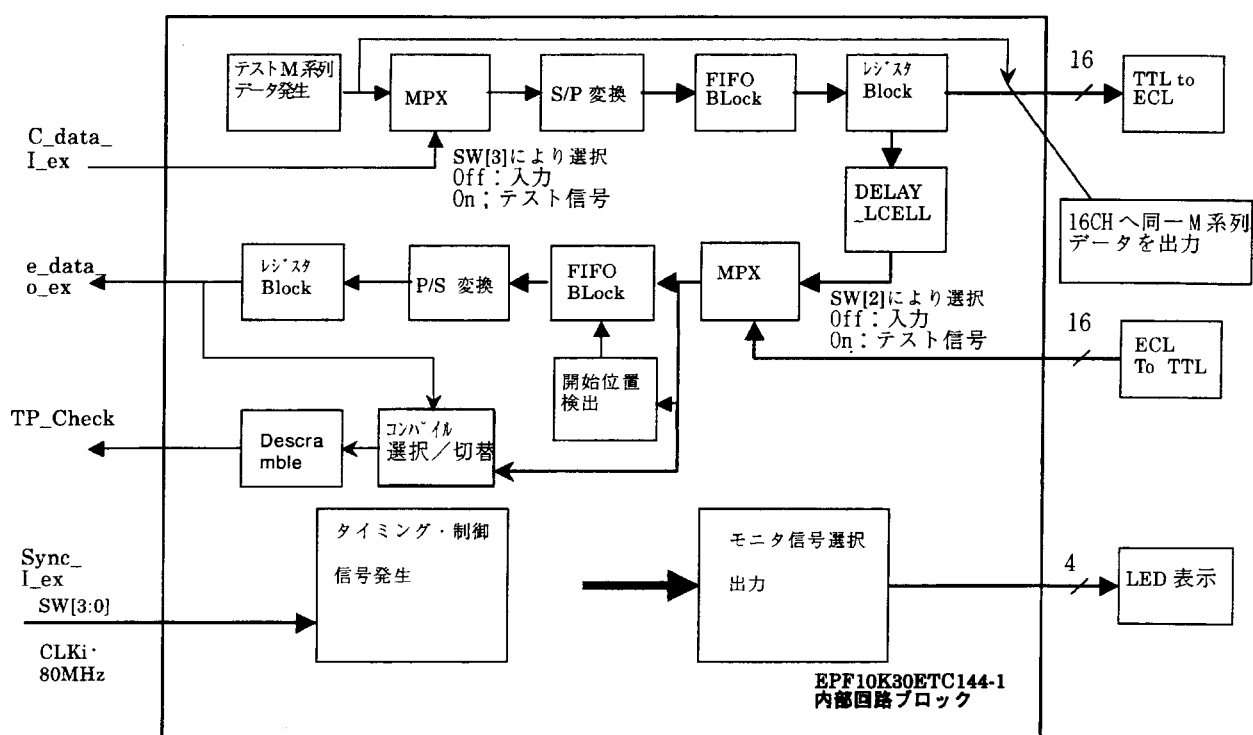
基板	消費パワ	所要数
圧縮伸張	4 . 5 W	8
1.2G MUX	3 . 6 W	8
1.2G DMUX	4 W	8
10G MUX	7 W	1
10G DMUX	8 W	1



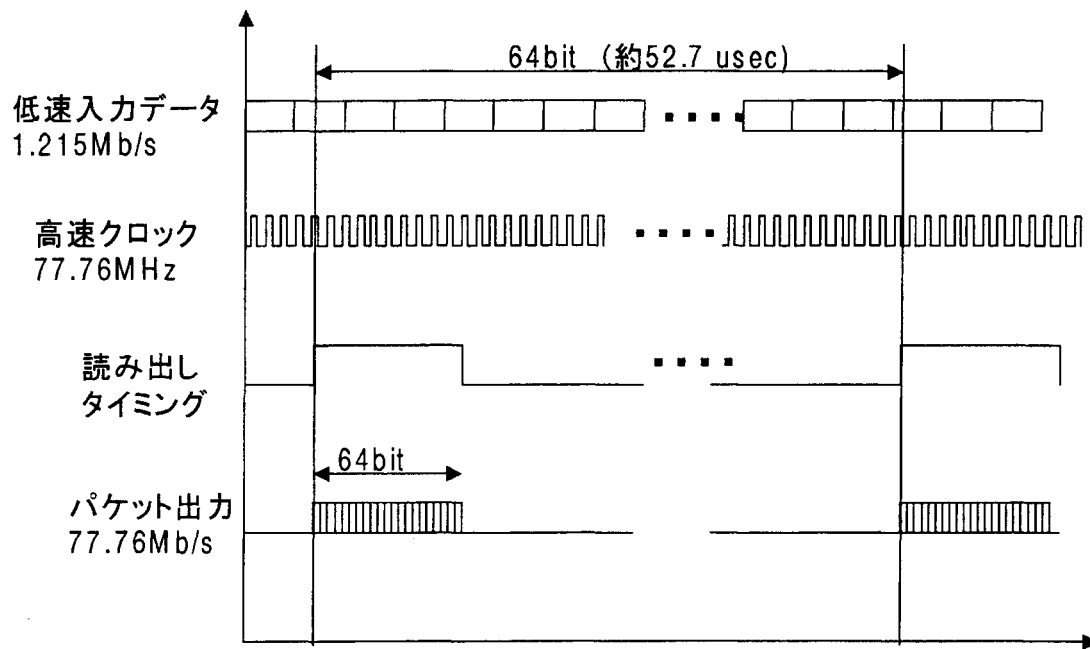
第 6 . 2 . 1 - 1 図 COPM 光ノード構成例



第 6. 2. 2 - 1 図 電気圧縮伸張回路構成

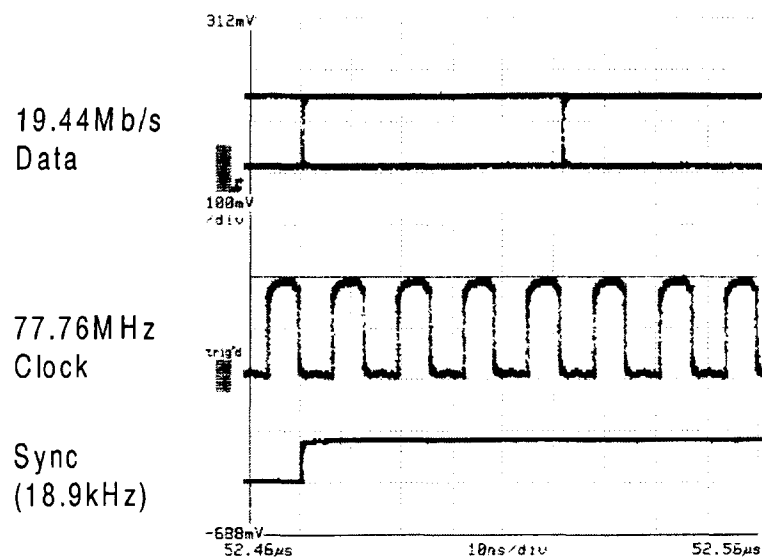


第 6. 2. 2 - 2 図 PLD-IC 内部回路詳細

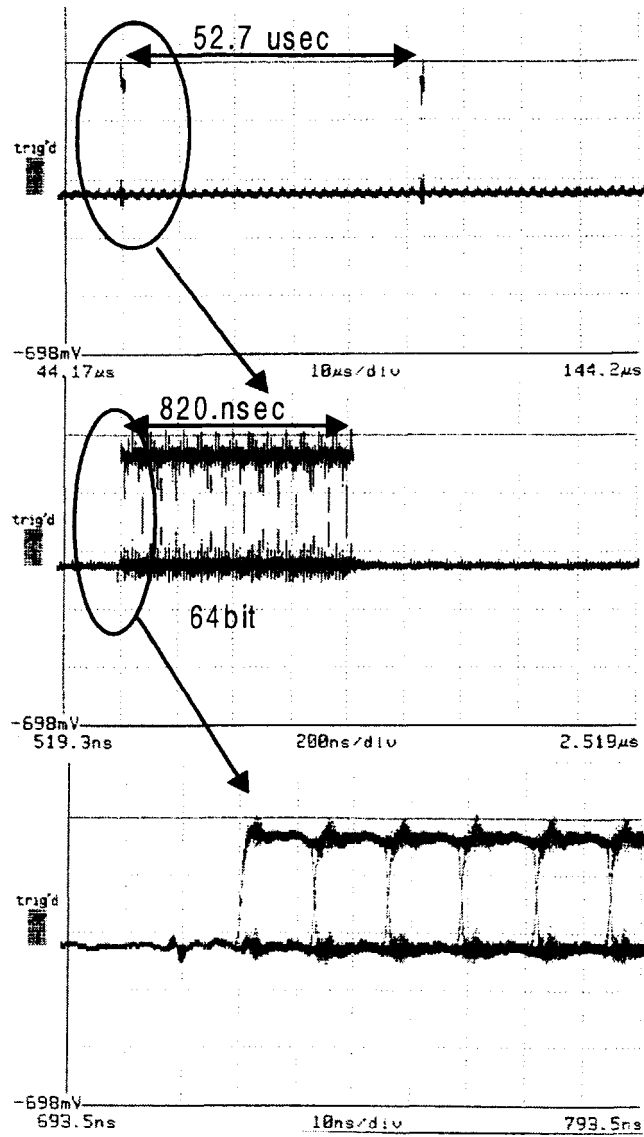


$$\text{FIFO 部圧縮比} = 77.76\text{MHz} / 1.215\text{MHz} = \underline{64}$$

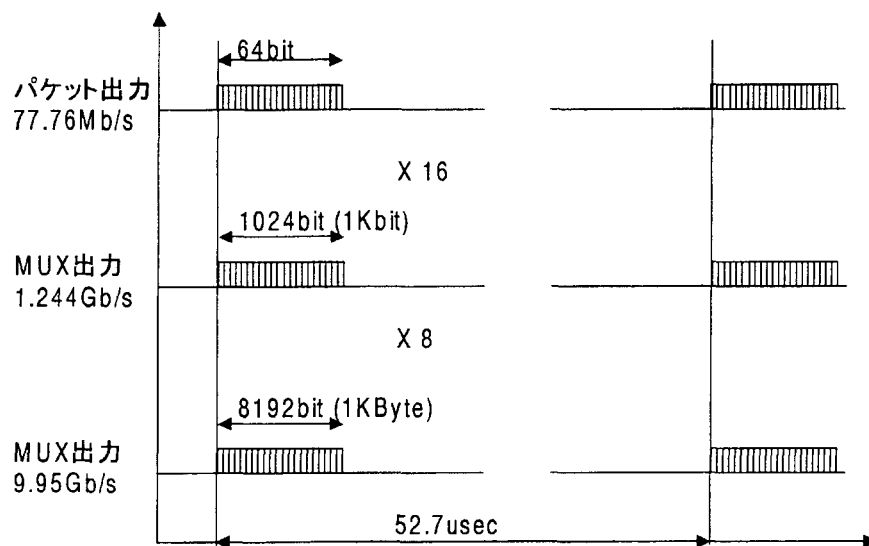
第 6 . 2 . 2 - 3 図 圧縮回路タイミングチャート



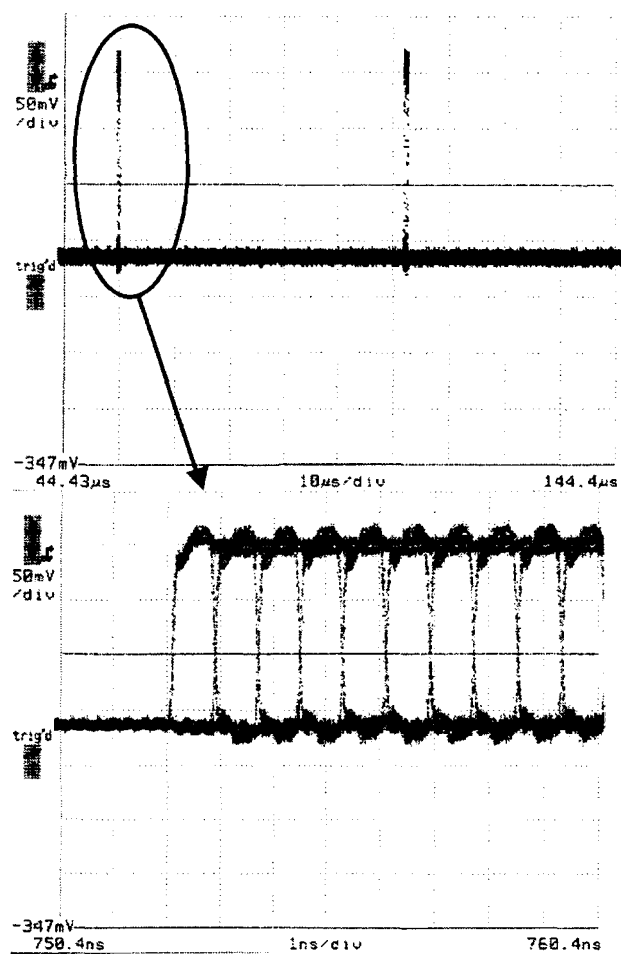
第 6 . 2 . 3 - 1 図 PLD-IC 入力波形



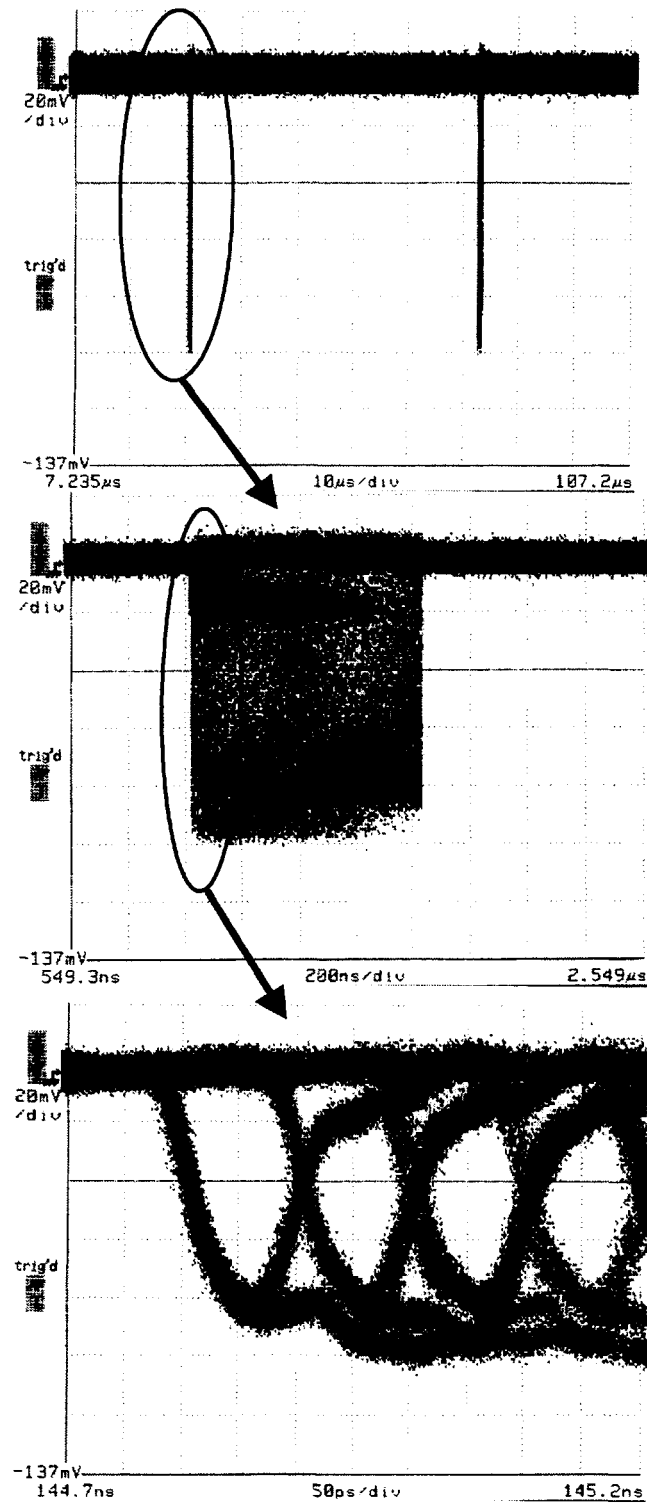
第 6 . 2 . 3 - 2 图 PLD-IC 出力信号



第6. 2. 3-3 図 bit-MUX 部タイミングチャート



第6. 2. 3-4 図 1.244Gb/s 1:16MUX 出力



第6. 2. 3 - 5 図 9.958Gb/s パケット出力波形

6. 3 高速同期方式

従来の光信号処理では、Phase-Locked-Loop (PLL) 方式が利用されているが、同期信号が抽出されるまでにある程度長い時間が必要である。従って、将来の超高速光パケットをノード処理する場合、同期方式が重要課題の1つとなる。例えば160-Gbps 8,000ビット光パケットの先端がクロック抽出器に入力してから終端まで入力しきるまでに要する時間は、わずかに50 nsしかない。従って、50 nsより充分速い速度でクロックを抽出しない限り、クロック信号を取り出すことができない。

以下では、高速クロック抽出方式と高速非同期受信方式の2つの高速同期方式を報告する。6. 3. 1項で第1の方式に関する成果を報告する。6. 3. 2項では第2の方式に関連する最新結果として、新エネルギー・産業技術総合開発機構(NEDO)の委託を受けてフェムト秒テクノロジー研究機構(FESTA)で行われているフェムト秒テクノロジープロジェクトの研究成果の1つを紹介する。

6. 3. 1 高速クロック抽出方式

高速同期方式の1つとして、Symmetric-Mach-Zehnder (SMZ)-Loop 型全光クロック抽出器[1]を提案する。構造図を第6. 3. 1-1図に示す。主な構成要素は、SMZ-DISC型全光スイッチ(波長変換器)、エネルギー分配用マッハツェンダー光回路(ED-MZI)、CW光源、及び、ループ光回路である。

SMZ-DISC型全光スイッチは、半導体光増幅器(SOA)とMZIと波長フィルターからなる。SMZ-DISCのMZIでは干渉位相調整用の位相シフターが必要である。ED-MZIでは位相シフターは必要無い。なお、SMZ-DISCとCW-LDを2セット組み込むことにより、偏光無依存な構造とすることも可能である。

SMZ-Loop型全光クロック抽出器専用の高精度シミュレーターを開発して行った動作シミュレーションの結果を第6. 3. 1-2図～第6. 3. 1-5図に示す。第6. 3. 1-2図は、160-GHz光クロックの発生例を示す。ここではループ光回路自体の作用を調べるため入力=0とし、ループ内部の初期状態は“11110101”が繰り返す64ビットパルス列(第6. 3. 1-2(a)図)とし、ループ内部を周回し続けるものとした。パルス列が周回を繰り返すと、過渡的な状態(第6. 3. 1-2(b)図、(c)図)を経て、32周程度で安定状態に収束した(第6. 3. 1-2(d)図)。安定状態に達すると、全ての“0”信号位置に“1”信号が発生し、過渡期に発生したノイズ成分が除去され、均一なピーク高さとパルス幅を持つ160-GHz光クロックが形成された。

第6. 3. 1-3図は、40-GHz分周クロックの発生例を示す。ここでも入力=0とし、光パルスが内部を周回し続けるものとした。初期状態は先の動作例と同じ160-GHz “11110101”パルス列である(第6. 3. 1-2(a)図)。これらの光パルス列が周回を繰り返すと、4-8周程度は過渡的な状態(第6. 3. 1-2(b)図、(c)図)である。最初は64-bitパルス列の先頭部に大きな乱れが発生し、次第に後方へ移動しつつ小さくなる(第6. 3. 1-2(c)図)。16周程度で乱れが消滅し、かつ、パルス列全体が安定状態に収束した(第6. 3. 1-2(d)図)。すなわち、40-GHz間隔の分周クロックパルスだけが生き残り、その他の光パルスは消滅した。このように、本

クロック抽出器は、光パルス列の周波数を分周する作用を備える。

第6.3.1-2図と第6.3.1-3図が示すループ光回路の作用を明らかにした上で、クロック抽出分周動作の比較的良好な動作条件を見出した。160-Gbps 擬似ランダム信号光パルス（ワード長は $2^{15}-1$ 、マーク率= 1/2）を入力し、40-GHz クロック光パルスを取り出すものとした。代表的な動作例を、第6.3.1-4図と第6.3.1-5図に示す。

第6.3.1-4(a)図が良好な動作例である。参考まで、動作条件が不適当な例を第6.3.1-4(b)図に示した。図の実線は、周回毎の40-GHz クロックの特定ビットのピーク位置（位相）を示す。破線は、160-Gbps 入力信号の位相である。入力信号位相に意図的な変動を与え（250 周後にジャンプ、400 周目からドリフト）、周回光パルスが入力信号に追従するか否かを調べたところ、良好なクロック抽出動作を示した（第6.3.1-4(a)図）。すなわち、周回光パルスが50 周前後で入力信号にロックし、入力信号の位相変化に最後まで追従した。位相ジャンプに対する応答も50 周前後であった。従って、クロック抽出時間= 50 周 $\times$ 160-GHz 64bit = 160-GHz 3,000 bit 相当= 20 ns、であった。なお、入力信号周波数は厳密には160 GHz ではなく159.950 GHz とした。

さらに、少なくとも159.93~159.95 GHz の範囲で第6.3.1-4(a)図と同様なクロック抽出動作および位相の追従を確認した。従って、入力周波数許容範囲（ロッキングレンジ） $> \pm 5E-5$ 、であった。

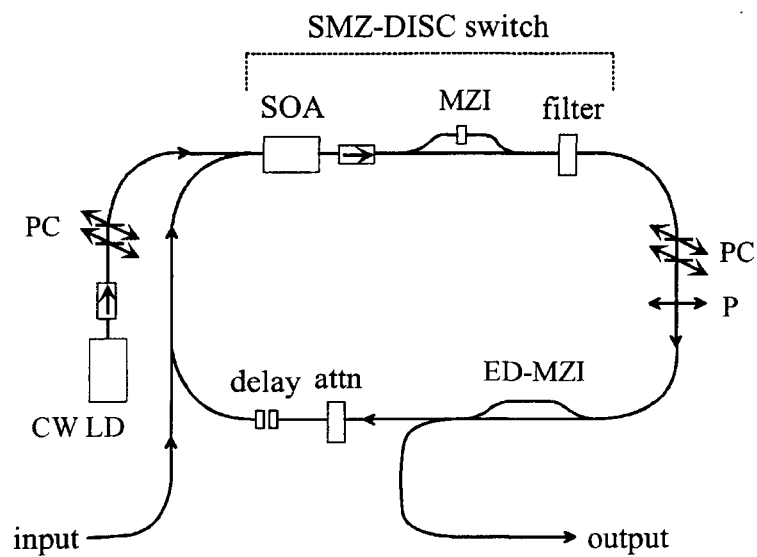
第6.3.1-4(a)図の動作例で抽出した40-GHz 光クロックの波形と RF スペクトルを、それぞれ、第6.3.1-4(a)図と(b)図に示す。光クロックの強度とパルス幅は第6.3.1-3(d)図に示したものに等しい。消光比も、良好であった。

なお、抽出分周した40-GHz 光クロックの波形には10-GHz サブハーモニック成分がわずかに重畳し、クロック波高のゆらぎや RF スペクトルのサイドモードとなって現れた。原因は、10 GHz という周波数がループ周波数（シミュレーションの都合で、40 GHz/16= 2.5 GHz とした）のハーモニクスに合致したためである。今後はクロック周波数とループ周波数の比（本動作例では16）を素数とする（例えば、ループ周波数= 40 GHz/17= 2.3529 GHz とする）ことにより、サブハーモニック成分の混入を抑制できるものと考えられる。

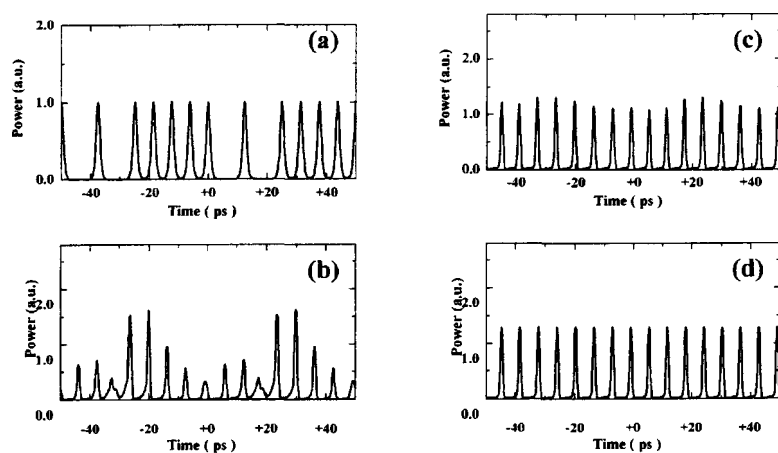
以上により、SMZ-Loop 型全光クロック抽出分周器が備えるロッキング速度の高速性(< 20 ns)、出力消光比、周波数レンジ等、良好な基本性能を明らかにした。

[参考文献]

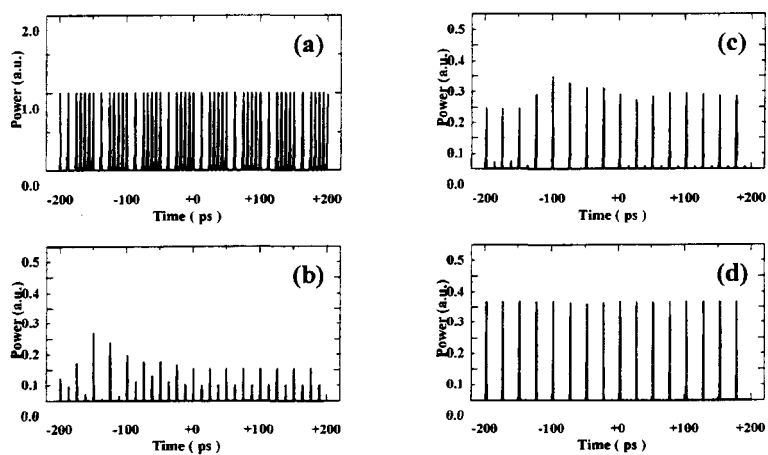
- (1) Y. Ueno, S. Nakamura, and K. Tajima, "All-optical divided-clock extractor using an ultrafast all-optical symmetric-Mach-Zehnder-type semiconductor switch embedded in an optical loop," submitted to Jpn. J. Appl. Phys.



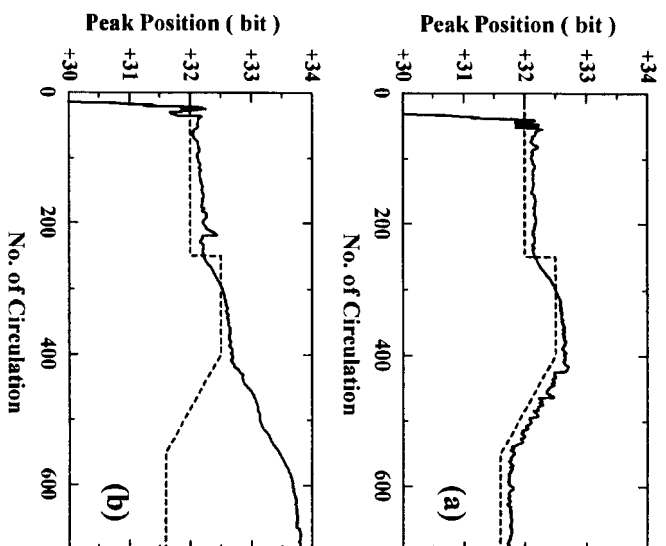
第6. 3. 1-1 図 SMZ-Loop 型全光クロック抽出器



第6. 3. 1-2 図 160-GHz 光パルス発生



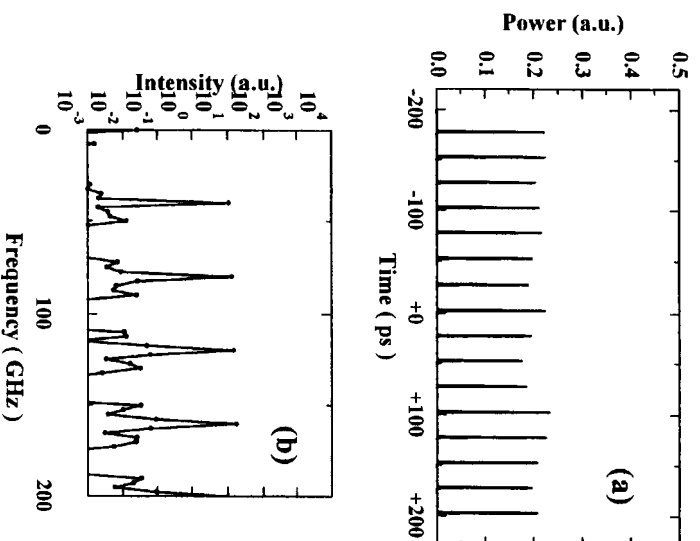
第6. 3. 1-3 図 40-GHz 光パルス発生



第6. 3. 1-4図 クロック抽出分周の動作例

(a) 良好な動作の例

(b) 動作条件が不適当な場合



第6. 3. 1-5図 クロック抽出分周の動作例

(a) 出力クロックの波形 (b) 出力クロックパルスのRF スペクトル

6. 3. 2 高速非同期受信方式

超高速光パケットノードを同期するもう1つの方式は、非同期受信方式である。この方式の各ノードシステムは、ローカルクロック周波数で動作する。各ノードが光パケットを受信すると、入力光パケットをローカルクロックに同期した光パケットに変換し、その後にDemultiplexingなどのノード処理を行う。入力光パケットの信号ビットレートとローカルクロック周波数の間の誤差 Δf が $f_p/(2 \times N_p)$ 以内であれば良い。 f_p は入力パケットの信号周波数、 N_p はパケットのビット数とした。

入力光パケットをローカルクロック同期光パケットに変換するデバイスの有力候補は、対称マッハツェンダー型(SMZ型)全光スイッチである。対称マッハツェンダー型全光スイッチで変換を行うには、ローカルクロックに同期した連続光パルス列を全光スイッチの信号入力ポートへ、入力光パケットを全光スイッチの制御入力ポートへ入力する。入力光パケットの各信号ビットは、全光スイッチのスイッチ窓を開閉する(信号ビットが"0"のときスイッチが閉じ、"1"のときスイッチは開く)。スイッチ窓の幅は、ビット間隔の1/2とする。以上により、入力光パケットのデジタル符号に従って全光スイッチが開閉し、ローカルクロック光パルスが符号化されて出力される。光パルス幅に比べてスイッチ窓幅が広い場合、入力光パケットのビットレートとローカルクロック周波数の誤差 $[\Delta f < f_p/(2 \times N_p)]$ が許容される。

本同期方式にとって、全光スイッチの高速性能、と、全光スイッチが入力光パケットのデジタル論理符号に応じて動作(ランダムスイッチ動作)すること、の2つが重要である。フェムト秒テクノロジープロジェクトで、最近、全光スイッチが168-Gbpsで論理的に動作することが実証された。以下、この成果を簡単に紹介する。

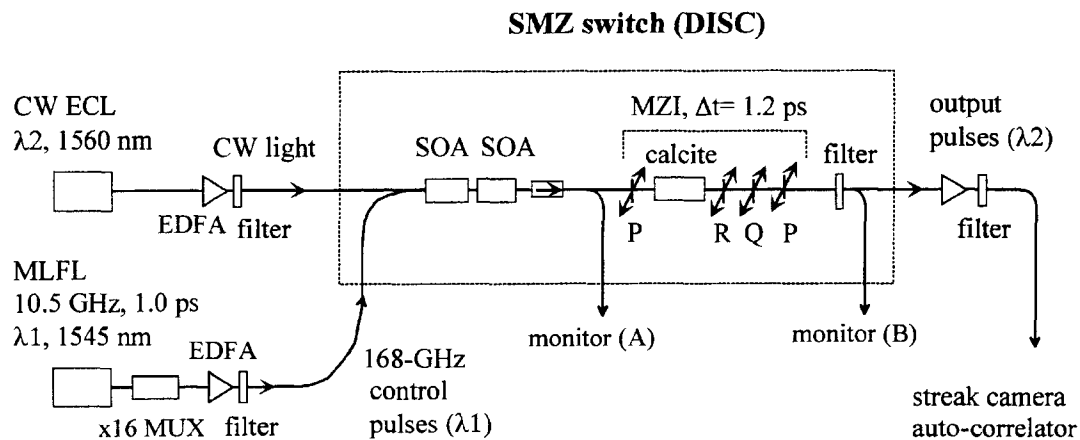
第6. 3. 2-1図に示す実験セットアップを用い、168-Gbps 準ランダム信号光パルス(波長=1545 nm)をSMZ全光スイッチの制御入力ポートへ、波長1560 nmの連続光(モニター光)を信号入力ポートへ、それぞれ入力した。準ランダム信号入力パワーは、84 μ W (1 fJ/pulse)ときわめて低パワーである。モニター光出力を観測すると、モニター光が準ランダム信号光パルスに従ってスイッチされたことがわかった(第6. 3. 2-2図)。スイッチ窓の立上がり/立下りは1 ps以下と高速であった。スイッチ消光比も良好であった。

以上により、対称マッハツェンダー型全光スイッチの168-Gbps ロジック動作が原理的に可能なことが明らかになった。160-Gbps以上の高速光パケットを非同期受信する同期方式の実現可能性は高いと考えられる。

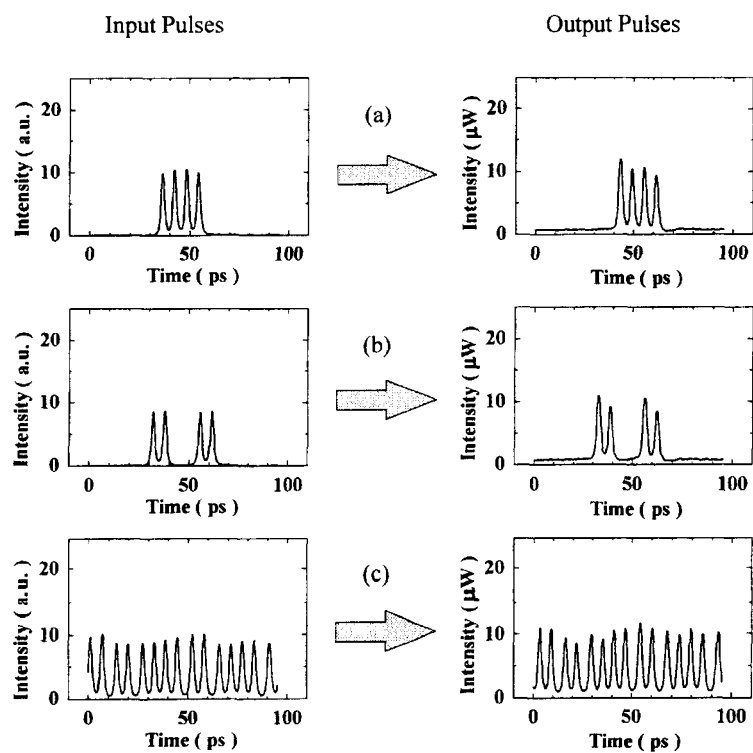
今回、各部の光ゲートスイッチには高速スイッチング速度、高消光比、および低偏波依存性の観点から、電界吸収型半導体光変調器(EAM)を用いる事とし、良好なパケット圧縮動作を実現した。

さらなる高速化、大容量パケット化を目的として、155.52Mbps $\rightarrow$ 2.6Gbps、256ビットパケット圧縮を622Gbps $\rightarrow$ 10.6Gbps、1024ビットパケット圧縮に拡張する検討を行った。既存の光パルス発生装置の155.52Mbps 光短パルスを、EAMを用いて約1/4

のパルス幅に狭窄する。続いて、光TDM MUXにより、擬似的に10.6Gbps、4ビットパケットを生成する（第5．1．2．4－2図）。その光信号を遅延マツハ・ツェンダ回路を用いて10.6Gbps、64ビットパケットに圧縮し、ループ周回型圧縮器により10.6Gbps、1024ビットパケットにデータを積み上げる。本検討により、10Gbpsへの拡張性を確認し、40Gbps実現に向けた可能性を見出した。



第6. 3. 2-1 図 超高速全光準ランダムスイッチ動作の実験セットアップ



第6. 3. 2-2 図 168-Gbps 全光準ランダムスイッチ動作
(フェムト秒テクノロジープロジェクトの研究成果)

6. 4 超高速ノードデバイス評価技術

超高速光通信用ノードにおける光パルス分岐・挿入機能の実現には、高性能かつ小型で低消費電力のフェムト秒全光スイッチ素子の開発が不可欠である。フェムト秒全光スイッチングは超高速・高効率非線形効果による光ゲート動作に基づくものであり、光ゲートの動作自体は非線形吸収の過渡特性により支配されている。超高速屈折率変化を利用する場合においても屈折率変化は吸収変化のクラマースクロニッヒ成分に他ならないことをあわせて考えると、超高速非線形吸収の効率向上は、上記フェムト秒全光スイッチの開発ひいては超高速光通信ノードの実現にむけた最重要課題である。本研究では、インジウム燐の2光子吸収に基づく非線形ブラッグ反射器を用いた新しい超高速ノードデバイス評価技術を開発した。以下ではその概要を述べる。

半導体中の二光子吸収は超高速かつ高効率の非線形吸収である。光ファイバー通信に使われる波長領域である1500nm付近ではInP系材料の二光子吸収係数が特に高い。よって、InP系材料を周期的に分布させた光閉じ込め型ブラッグ反射器（文献1）を第6. 4-1図の非線形ブラッグ反射器（NBR）の構成で作製すると、ブラッグ反射器内での多重反射による光強度の増強により高効率二光子吸収光ゲートが実現できる（文献2）。二光子吸収ゲート特性は、スペクトル分解ポンププローブ計測により評価した。吸収の超高速変化はクラマースクロニッヒ成分である屈折率変化を引き起こし、これが光パルスの自己位相変調による波形歪みを引き起こす。したがって、時間特性と同時にスペクトル特性を評価することが必要になる。高速スキャン型スペクトル分解ポンププローブ計測技術により、時間・スペクトル特性が短時間に効率良く取得できる（文献2）。

第6. 4-2図にNBRの過渡吸収時間特性を示す。この特性がNBRの光ゲート動作の性能を支配する。吸収変化は最大で12%程度である。遅延時間ゼロでの鋭いピークが二光子吸収によるもので、その後の遅い変化は二光子遷移により励起されたキャリアが引き起こすバンド端低下による吸収である。光パルスのピーク波長を1510nm付近とする、吸収はすべて200fs程度以内に回復するため、テラビット光ゲート動作を可能とする応答速度が達成される。吸収変化にともなう周波数（スペクトル）変調は第6. 4-3図に示した特性となり、使用したフーリエ変換極限の光パルスの帯域幅（約3THz）と比較して十分小さく時間的にはほぼ線形チャープと見なせる。よって、光パルス歪みはその後の分散補償により除去できる。

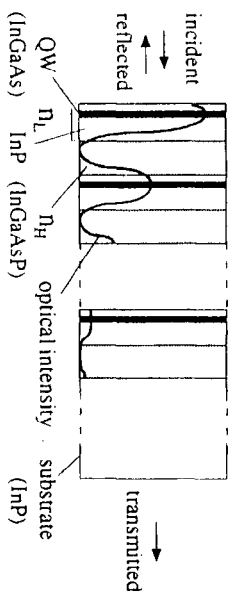
第6. 4-2図の時間特性において使用した光パルスの積算平均パワーは300mWであり、それにともなう吸収量変化は10%程度である。二光子吸収強度はパワーの自乗で増加するから、光ゲートの消光比を20dB以上とするには入力パワーを3倍程度増幅すれば良い。飽和出力30dBm（1W）の光ファイバーアンプを用いると光パルスを3倍程度増幅できる。そこで、30-dBm光ファイバーアンプによる増幅後の光パルスがこの目的に使用可能か否かをチェックするべく、増幅後の光スペクトルを測定した（第6. 4-4図）。入射光パルスのピーク波長は1551nmでスペクトル幅は15nmである。増幅後の光パルス波形には、ソリトンペダスタルと思われるスパイク状の多重線がピーク付近にあらわれ、1520~1600nmにわたる領域にバックグランド成分が存在するなど、光ファイバーアンプ内での光パルス増幅が最適化不十分であることを示している。

NBR 自体は消光比 20dB 程度を達成する性能を有しており、今後の光パルス増幅の最適化によりフェムト秒全光スイッチ動作を実証できる。

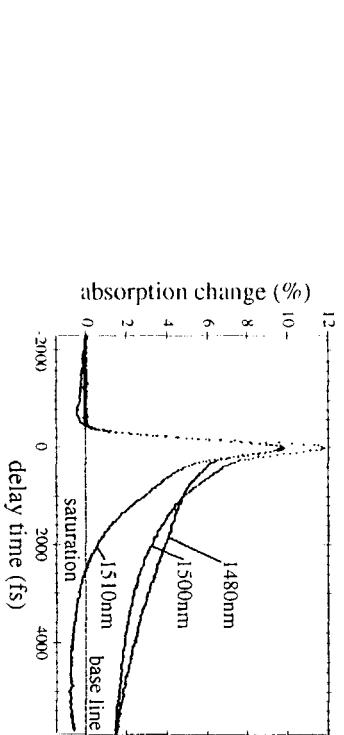
以上述べたように、超高速通信ノードデバイスの特性を正確に評価するための技術として、インジウム燐の2光子吸収に基づく非線形ブラッグ反射器を用いる方法を開発した。本技術では、フェムト秒領域のパルス特性観測が達成され、光非線形材料の応答特性、および超高速光スイッチ内部のパルス伝播特性など、超高速ノードデバイス特性の正確な評価への適用可能性が示された。

[参考文献]

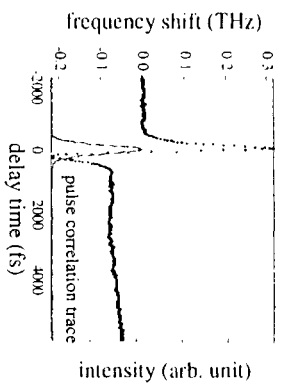
- (1) " Time-frequency spectroscopy of an InGaAs/InP quantum-well exciton Bragg reflector" , K. Ogawa and Y. Matsui, Appl. Phys.Lett., vol. 74, p. 2569 (1999).
- (2) " Ultrafast nonlinear absorption of quantum well excitons in a Bragg reflector" , K. Ogawa, . J.Lumin., vol.83-84 p. 7 (1999).



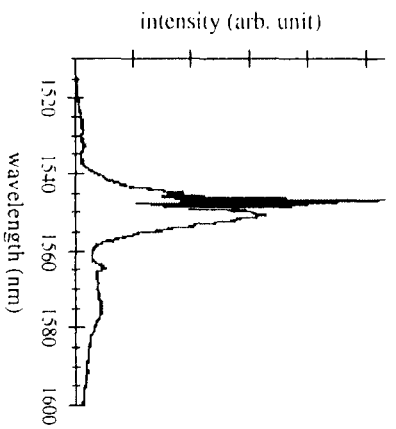
第6. 4－1図 吸収型光ゲート用非線形ブラッグ反射器。



第6. 4－2図 過渡吸収の時間特性。



第6. 4－3図 過渡吸収の周波数特性。



第6. 4－4図 30-dBm増幅後の光パルスのスペクトル。

6. 5 超高速伝送

COPM を効果的に利用するためには、80Gbps 以上の光幹線が必要とされる。これには高密度分散マネージド・ソリトン (DDMS) が最も適していると考えられる。高密度分散マネージド・ソリトン (DDMS) は、分散強度 $S (= (k_1'' l_1 - k_2'' l_2) \tau^2, k_1'', k_2''$ は各々

長さ l_1, l_2 のファイバーの群速度分散値、 τ はパルス幅) を隣接するパルスの相互作用

を最小にする値 1.6 程度にとることにより、分散マネージド・ソリトンの超高速化を可能にするものである。具体例として、分散スロープを充分小さくすることにより、160Gbps の DDMS の伝送が 2,000km 以上の距離に渡って可能であることがシミュレーションで示された。 S の値を大きくするとパルス形は線形に、小さくするとソリトン形に近づくが $S > 1.6$ 程度での DDMS は 1 チャンネル当たりの伝送量を最大にするのみでなく、WDM にもまた偏波モード分散 (PMD) の抑制に対しても適していることが分かったことで COPM 用の光幹線には $S = 1.6$ 程度の分散強度の伝送路が最適と考えられる。

ソリトン効果を用いると 2 つの偏波モードがそれぞれの作る非線形ポテンシャルにトラップされるため、群速度の違いがそれほど大きくなければ基本的には PMD によるパルスの広がりには起らない。この場合に、最近の Haus らの計算によるとパルス幅の広がり

りは、 $\sqrt{\ln Z / Z_d}$ 程度のゆるやかなものになると云う。これは非線形トラップが完全に

起っても線形波の放射でゆるやかにソリトンの振幅が低下することによるものだ。実

際、我々のシミュレーションではパルス幅の広がり Z が大きいところでは $\sqrt{Z / Z_d}$ よ

りゆるやかになっていることが示されており、DM ソリトンの PMD に対する有効性が極めて大きいことが示された。

Appendix

Appendix 成果結果リスト

Appendix 1. 平成10～11年度成果報告リスト

(1)研究発表、論文リスト（新聞発表含む）

発表題目	著者	発表先&形態	発表期日	受付番号
An optical packet compressor for a feasible all optical inter-LAN TDM network	A. Hasegawa H. Toda	・NOC'99	1999年 6月24日	HP-99-01
光ファイバループを用いた光パケット圧縮器	鈴木 真生 中田 文利 戸田 裕之 児玉 祐治 長谷川 晃	・電子情報通信学会 OPE 研究会	1999年 5月13日	HP-99-02
160 Gb/s soliton transmission in a densely dispersion-managed fiber in the presence of variable dispersion and polarization-mode dispersion	T. Hirooka F. Nakada A. Liang A. Hasegawa	・NLGW'99	1999年 9月1日	HP-99-03
An optical packet compressor using fiber loop for a feasible all optical TDM network	H. Toda F. Nakada M. Suzuki A. Hasegawa	・ECOC'99	1999年 9月26日	HP-99-04
High speed optical transmission with dense dispersion managed soliton	A. Liang H. Toda A. Hasegawa	・ECOC'99	1999年 9月29日	HP-99-05
光パケット圧縮伸張技術を用いた通信ノード方式の検討(1)-動作検証実験-	州崎 哲行 四方 誠 上野 芳康 稲田 喜久	・電子情報通信学会 秋研大会	1999年 9月7～10日	HP-99-06
光パケット圧縮・伸張技術を用いた通信ノード方式の実証(Ⅲ)-パケット伸張回路-	上野 芳康 州崎 哲行 四方 誠 田島 一人 中村 滋	・電子情報通信学会 秋研大会	1999年 9月7～10日	HP-99-07
高密度分散マージメントを用いた超高速光パケット伝送	廣岡 俊彦 中田 健 梁 安輝 長谷川 晃	・電子情報通信学会 光通信システム研究会	1999年 6月25日	HP-99-08

発表題目	著者	発表先&形態	発表期日	受付番号
10GHz 光パルス列に対する波長シフトを伴わない位相共役光の発生	守田 武生 縣 亮 鈴木 聡人 丸田 章博 長谷川 晃	・電子情報通信学会 秋エティ大会	1999年 9月7～10日	HP-99-09
分散マネージド伝送系におけるソリトンに対する複屈折の影響	西岡 到 R. Tasgal 長谷川 晃	・電子情報通信学会 秋エティ大会	1999年 9月7～10日	HP-99-10
新多重分離方式のソリトン光通信を実証ー光パルスの圧縮多重・分離伸張によるソリトン光リング方式のノード機能を実証ー	長谷川 晃 鹿田 實	・日本経済新聞社 ・新聞発表	1999年 6月 2日 (記事掲載日： 6.28)	HP-99-11
光パケット圧縮伸張技術を用いた通信ノード方式の実証(2)ーパケット圧縮装置ー	四方 誠 州崎 哲行 上野 芳康 尾関 幸宏	・電子情報通信学会 秋エティ大会	1999年 9月7～10日	HP-99-12
ファイバ・ループを用いた光パケット圧縮器	鈴木 真生 中田 文利 戸田 裕之 長谷川 晃	・電子情報通信学会 秋エティ大会	1999年 9月7～10日	HP-99-13
ファイバ・ループを用いた超高速光ネットワーク用パケット圧縮器	鈴木 真生 中田 文利 戸田 裕之 長谷川 晃	・輻射科学研究会	1999年 12月13日	HP-99-14
An optical packet compressor based on fiber delay Loop	H. Toda F. Nakada M. Suzuki A. Hasegawa	・IEEE Photonics Technology Letters	2000年 6月 日	HP-99-15
All-optical divided-clock extractor using ultrafast All-optical symmetric-Mach-zender-type semiconductor switch embedded in optical loop	Y. Ueno S. Nakamura K. Tajima	・ Japanese Journal of Applied Physics Letters	2000年 5月15日	HP-99-16

(2)特許の状況

発明の名称	発明者	出願日	出願番号
光パルス発生装置	上野 芳康	平成11年 9月1日	平成11年特許願 第246843号
光パルス発生装置及びそれを用いた光クロック抽出装置と光クロック分周装置と光クロック抽出分周装置	上野 芳康	平成11年12月8日	平成11年特許願 第348269号

本報告書の内容を公表する際は、あらかじめ
新エネルギー・産業技術総合開発機構
応用技術開発室の許可を受けて下さい。

電話 03-3987-9355